

**UNIVERSIDAD AUTÓNOMA DE BAJA CALIFORNIA
INSTITUTO DE INGENIERÍA**

MAESTRÍA Y DOCTORADO EN CIENCIAS E INGENIERÍA



**“CALIFICACIÓN Y TRANSFERENCIA DE UN PROTOTIPO ADHESIVO
CONDUCTIVO PARA EL PROCESO DE ENSAMBLE DE CIRCUITOS
INTEGRADOS SEMICONDUCTORES”**

**TESIS PARA OBTENER EL GRADO DE:
MAESTRO EN INGENIERÍA**

PRESENTA

IVONNE LIZETH ARAUJO GONZALEZ

DIRECTOR

DR. BENJAMIN VALDEZ SALAS

Mexicali, B. C. febrero 2019.

RESUMEN

CALIFICACIÓN Y TRANSFERENCIA DE UN PROTOTIPO ADHESIVO CONDUCTIVO PARA EL PROCESO DE ENSAMBLE DE CIRCUITOS INTEGRADOS SEMICONDUCTORES

Actualmente, una empresa de circuitos integrados semiconductores presenta problemas de calidad y alto costo en su proceso de ensamble. Gracias a la problemática que presentan algunos insumos utilizados para el ensamble de los semiconductores; como es el ejemplo de los adhesivos conductivos, los cuales por sus características químicas tienen un proceso estricto de almacenamiento, manejo y funcionalidad. Debido a estas importantes desventajas, surgió la necesidad de desarrollar un nuevo adhesivo conductivo, el cual será fuertemente utilizado en un proceso de ensamblaje de semiconductores. La presente investigación consistió en la calificación del nuevo adhesivo conductivo dentro de una empresa de semiconductores, el cual se buscó que cumpliera con los parámetros de manufacturabilidad para el ensamble de circuitos integrados. Para cumplir el objetivo, se llevó a cabo la evaluación de la funcionalidad del adhesivo en condiciones de manufactura como son: dispensado, viscosidad, die shear, tiempo de curado, confiabilidad y análisis de falla. Los resultados obtenidos, cumplieron satisfactoriamente con los estándares requeridos para manufacturabilidad. En conclusión, el adhesivo evaluado cuenta con importantes ventajas fisicoquímicas y mecánicas en comparación a los existentes en el mercado, sin requerir un especial manejo y almacenamiento para cumplir con las estrictas demandas solicitadas en la industria de los semiconductores.

Palabras clave: adhesivo conductivo, die shear, die attach, circuito integrado.

ABSTRACT

QUALIFICATION AND TRANSFER OF A CONDUCTIVE ADHESIVE PROTOTYPE FOR THE ASSEMBLY PROCESS OF SEMICONDUCTOR INTEGRATED CIRCUITS

A microelectronic integrated circuits manufacturing company presented serious high cost and quality problems in its assembly process. The analysis performed to find the possible sources of the problem indicates that some raw materials such as conductive and non-conductive adhesives were involved. The adhesives mentioned above needs special storing due to their chemical features, handling during process in order to maintain the functionality. To avoid this, a new conductive adhesive was developed to fullfil the needs according to the volume demand and the quality. In order to resolve part of the above mentioned manufacturing problems, in the present work was evaluated the beneficial properties and functionality of a new developed conductive adhesive in a process semiconductor company. The special properties obtained from the new conductive adhesive were easier handling and storage with promoted adhesion capabilities. The parameters evaluated for stablishing and validating the adhesiveness properties of the conductive adhesive during the manufacturing of integrated circuits were: dispensing, viscosity, die shear, curing time, reliability and failure analysis. The obtained results showed that the new tested adhesive achieve satisfactory standars required for manufacturability. In conclusion, the experimental adhesive illustrated important physicochemical and mechanical properties, without the need of special handling and storage conditions for the industry of semiconductors.

Keywords: Conductive adhesive, die shear, die attach, integrated circuit.

ÍNDICE

1 INTRODUCCIÓN	1
1.1 Contexto de una empresa de semiconductores	1
1.2 Planteamiento del problema	2
1.3 Objetivos	3
1.4 Metodología	4
1.5 Esquema general de la tesis	4
2 PROCESO DE ENSAMBLE DE CIRCUITOS INTEGRADOS EN LA INDUSTRIA ELECTRÓNICA	6
2.1 Flujo del proceso de semiconductores	6
2.2 Proceso SMT	7
2.3 Proceso de ensamble Die Attach	8
2.4 Prueba eléctrica	11
2.5 Descripción del proceso de ensamble de circuitos integrados semiconductores de una industria electrónica de alta tecnología	14
2.5.1 Flujo actual de operación de montado de circuitos integrados	17
2.5.2 Flujo propuesto de operación de montado de circuitos integrados	18
3 ESTÁNDARES EN LA INDUSTRIA ELECTRÓNICA PARA CALIFICACIÓN DE DISPOSITIVOS SEMICONDUCTORES	19
3.1 Estándares relacionados a la confiabilidad (JEDEC/Mil-Std)	19
3.1.1 Métodos de prueba de confiabilidad	20
3.2 Métodos de prueba de manufacturabilidad	22
3.3 Estándares en una industria electrónica de alta tecnología	23
4 ADHESIVOS EXISTENTES PARA EL ENSAMBLE DE CIRCUITOS INTEGRADOS	24
4.1 Clasificación de los adhesivos	24
4.2 Descripción en base a clasificación	26
4.3 Adhesivos utilizados en una empresa de alta tecnología	30
4.4 Adhesivo prototipo propuesto	33

4.4.1 Antecedentes	33
4.4.2 Características del adhesivo	33
5 CALIFICACIÓN DE ADHESIVO EN CONDICIONES DE MANUFACTURA	34
5.1 Selección de producto para corrida piloto	34
5.2 Selección de estándares a calificar en manufacturabilidad	37
5.3 Selección de estándares a calificar en confiabilidad	37
5.4 Descripción de la muestra para calificación	38
5.5 Calificación de adhesivo en manufacturabilidad	38
5.6 Análisis de resultados	40
5.7 Calificación de adhesivo en confiabilidad	41
6 CONCLUSIONES	59
REFERENCIAS BIBLIOGRÁFICAS	60
ANEXOS	63

ÍNDICE DE FIGURAS

Figura 2.1. Flujo del proceso de semiconductores	6
Figura 2.2. Flujo del proceso back-end de semiconductores	7
Figura 2.3. Los tres ensambles de montaje de superficie en la tecnología de montaje superficial	8
Figura 2.4. Flujo de proceso ensamble en parte inferior (SMT tipo III)	10
Figura 2.5. Flujo de proceso para montaje superficial total (SMT tipo I)	11
Figura 2.6. Flujo de proceso para tecnología mixta (SMT tipo II)	12
Figura 2.7. Prueba para detectar CI falsificados utilizando equipos de banco. (CHASE Center, University of Connecticut)	13
Figura 2.8. Verigy ocelot ZFP ATE (CHASE Center, University of Connecticut). a) Verigy ocelot ZFP, b) load board	14
Figura 2.9. Primer proceso de ensamble de circuitos integrados de una empresa de semiconductores	16
Figura 2.10. Segundo proceso de ensamble de circuitos integrados de una empresa de semiconductores	17
Figura 2.11. Tercer proceso de ensamble de circuitos integrados, prueba eléctrica de una empresa de semiconductores	18
Figura 2.12. Flujo actual de montado de circuitos integrados de una empresa en semiconductores	19
Figura 2.13. Flujo propuesto de montado de circuitos integrados de una empresa en semiconductores	20
Figura 3.1. La jerarquía para los procedimientos de prueba de EIA / JEDEC	21
Figura 4.1. Chip individual con adhesivo y alambrado	28
Figura 4.2. Proceso de montado de dado utilizando pasta adhesiva	29
Figura 4.3. Proceso de montado de dado utilizando film	31
Figura 4.4. 1) Resina epóxica tradicional y 2) Resina epóxica con microcápsulas	35
Figura 5.1. STR para obtener parámetros base en el proceso de montado	36
Figura 5.2. STR para obtener parámetros base en el proceso de montado	37
Figura 5.3. Pruebas de patrones de huella de epoxy conductivo	40
Figura 5.4. Patrones de huella sobre tablero PCB	40
Figura 5.5. Ensamble de dado sobre huella de epoxy	40

Figura 5.6. Ensamble de dado sobre huella de epoxy después de un tiempo de 10 minutos	41
Figura 5.7. Resultados de prueba de die shear en una muestra de 20 dados	
Figura 5.8. Flujo del proceso de Confiabilidad	42
Figura 5.9. Flujo del proceso de Análisis de Fallas	43
Figura 5.10. Trazador de curvas	50
Figura 5.11. Banco de prueba	51
Figura 5.12. Equipo de Rayos-X	52
Figura 5.13. Equipo C-Sam	53
Figura 5.14. Microscopio Electrónico SEM	54
Figura 5.15. Muestras inspeccionadas visualmente bajo microscopio. a) Parte frontal del dispositivo y b) Parte posterior del dispositivo	54
Figura 5.16. Resultados de las lecturas (línea roja) de las muestras tienen un comportamiento similar de la referencia (línea azul)	56
Figura 5.17. Imágenes de 5 muestras analizadas en rayos-X.	57
Figura 5.18. 1 y 2 muestras de circuitos integrados decapsulados	58

ÍNDICE DE TABLAS

Tabla 3.1. Requerimientos para calificación de manufacturabilidad	24
Tabla 3.2. Tipo de pruebas de confiabilidad y condiciones para calificación de adhesivo conductivo	25
Tabla 4.1. Pastas utilizadas en una industria de semiconductores	32
Tabla 4.2. Películas de silicón (film) utilizadas en una industria de semiconductores	33
Tabla 5.1. Parámetros obtenidos de manufacturabilidad	39
Tabla 5.2. Pruebas de confiabilidad para producto	46
Tabla 5.3. Resultados de prueba de confiabilidad	47

1. INTRODUCCIÓN

1.1 Contexto de una empresa de circuitos integrados semiconductores

Las empresas de manufactura en circuitos integrados (CI) semiconductores enfrentan necesidades de mayor competitividad, mejores precios y mejor calidad en sus productos. Además, las necesidades competitivas requeridas para estar a la vanguardia en las nuevas tecnologías requieren del desarrollo de nuevos materiales funcionales y que impacten positivamente en su cadena de valor. Las industrias en CI se encuentran con problemas y limitaciones en sus procesos productivos, debido a que algunos insumos utilizados para la elaboración de sus productos resultan ser complicados de administrar y ponerse a punto. Por otra parte, presentan altos costos al ser utilizados, ya que estos son importados por proveedores extranjeros que en su mayoría son los únicos fabricantes, desventaja la cual impacta negativamente a la productividad de las empresas de manufactura de CI. Tal es el caso de un adhesivo conductor en presentación pasta que es utilizado para el ensamble de microcircuitos semiconductores, el cual por sus propiedades químicas requiere de almacenamiento, manejo y uso crítico para la funcionalidad efectiva del mismo. De no seguirse estos estrictos y complicados parámetros de uso se pone en riesgo la calidad del producto, generando altas pérdidas en la productividad y ganancia de las empresas.

Actualmente, no existen en el mercado nacional e internacional diversificación de estos adhesivos conductivos que se ajusten a las necesidades de los procesos y productos de CI semiconductores. Por este motivo, se desarrolló la presente tesis, la cual tuvo como objeto de estudio la calificación y transferencia de un adhesivo conductor para el proceso de ensamble de CI con los parámetros factibles para un desempeño efectivo en las pruebas de manufacturabilidad y confiabilidad. Este adhesivo fue formulado por dos Investigadores de Universidades reconocidas

en el País con quienes se ha trabajado en conjunto en diferentes investigaciones para la industria electrónica.

1.2 Planteamiento del Problema

En la actualidad, el adhesivo conductivo utilizado como insumo en la industria electrónica para el ensamble de CI semiconductores, presenta algunas desventajas en cuestión de calidad y costo. Además, cuenta con la importante limitante de poder ser adquirido por otras opciones debido a que son muy escasos en el mercado de proveedores de adhesivos, lo cual representa un riesgo ya que son proveedores únicos quienes suministran este insumo.

Entre los principales problemas de calidad al utilizar los adhesivos conductivos en presentación pasta durante el proceso de ensamble de CI son:

1. Variación en cantidad de adhesivo colocado sobre el Printed Circuit Board (PCB).
2. Variación en la forma de la huella del adhesivo colocado sobre el PCB.
3. Inconsistencia de adhesivo por tiempo expuesto.
4. Inconsistencia de adhesivo por tiempo de vida (presenta fecha de expiración).
5. Escurrimiento del adhesivo o también llamado sangrado.
6. Tiempo de curado del adhesivo.

Entre las principales desventajas en cuestión de costos son:

1. Requiere un proceso de almacenamiento crítico debido a las características químicas.
2. Se presenta un desperdicio de hasta el 40% debido a los residuos que se dejan en las jeringas.

3. Se requiere de personal para el proceso de administración y logística del adhesivo.
4. Cuenta con tiempo de expiración de hasta 72 horas.
5. Representa un alto costo para la industria.

Debido a los enormes problemas y desventajas expuestos en el manejo de polímeros conductivos actuales, se decidió trabajar en la evaluación y calificación en manufactura de un adhesivo conductivo formulado con el apoyo de investigadores de la Universidad Autónoma de Guadalajara y el Instituto de Ingeniería de la Universidad Autónoma de Baja California. Investigadores que cuentan con experiencia en este ramo y quienes anteriormente han trabajado en adhesivos para otros sectores.

1.3 Objetivos

Objetivo General

Calificar un adhesivo conductivo en el proceso de ensamble de circuitos integrados semiconductores que cumpla con los estándares requeridos de calidad, manufacturabilidad y confiabilidad, para aumentar la productividad y disminuir el costo de operación.

Objetivos específicos

Analizar el proceso actual de ensamble de circuitos integrados semiconductores.

Evaluar el desempeño del nuevo adhesivo conductivo en el proceso de ensamble de circuitos integrados.

Analizar los resultados obtenidos de la calificación del adhesivo conductivo.

1.4 Metodología

- a) Análisis del proceso de ensamble de circuitos integrados semiconductores.
- b) Revisión de los requerimientos establecidos en la empresa electrónica para la calificación de un nuevo adhesivo.
- c) Revisión de los tipos de adhesivos existentes para el ensamble de circuitos integrados semiconductores.
- d) Evaluación del prototipo de adhesivo conductivo en condiciones de manufactura.
- e) Análisis los resultados obtenidos de evaluación de prototipo adhesivo conductivo.
- f) Ajustes al prototipo en caso de ser necesario, con base a los resultados obtenidos en la evaluación.
- g) Calificación del prototipo mejorado en condiciones de manufactura ya establecidas anteriormente.

1.5 Esquema general de la tesis

El resto del documento está organizado de la siguiente manera:

En el capítulo 2, se realiza el análisis de literatura sobre el proceso de ensamble de circuitos integrados semiconductores; así mismo, se describe el proceso de ensamble que se lleva a cabo actualmente en una empresa de alta tecnología como referencia en este trabajo de tesis.

En el capítulo 3, se revisan los requerimientos y estándares de confiabilidad y manufacturabilidad establecidos en la industria electrónica para la calificación de dispositivos semiconductores.

En el capítulo 4, se revisan los adhesivos existentes para el ensamble de circuitos integrados semiconductores. Así mismo, se describen los adhesivos utilizados en una empresa de alta tecnología como referencia en este trabajo de tesis. Finalmente, en este capítulo se describe el adhesivo prototipo desarrollado por dos Investigadores de Universidades del País.

En el capítulo 5, se describe como se llevó a cabo la calificación del prototipo de adhesivo en condiciones de manufactura y los resultados obtenidos.

Por último, en el capítulo 6, se describen las conclusiones del trabajo de tesis.

2. PROCESO DE ENSAMBLE DE CIRCUITOS INTEGRADOS EN LA INDUSTRIA ELECTRÓNICA

2.1 Flujo del proceso de semiconductores

De acuerdo con [Quadt, 2004](#), el proceso de fabricación de semiconductores generalmente se divide en cuatro etapas principales de producción: fabricación de wafer, sonda, ensamblaje y prueba final.

La fabricación del wafer y de la sonda constituyen el front-end, donde se produce la llamada "oblea". Una oblea es un disco delgado de silicio y contiene varios circuitos integrados. Durante la sonda de la oblea, la oblea se prueba y los circuitos integrados defectuosos se marcan con tinta negra. El back-end, que combina las operaciones de ensamblaje y prueba, a menudo se encuentra físicamente en un lugar diferente, con frecuencia incluso en otro continente. En los pasos de ensamblaje, la oblea se corta y se producen chips individuales. La siguiente fase de prueba inspecciona los chips individuales antes de enviarlos al cliente. La figura 2.1, muestra una visión general del flujo del proceso.

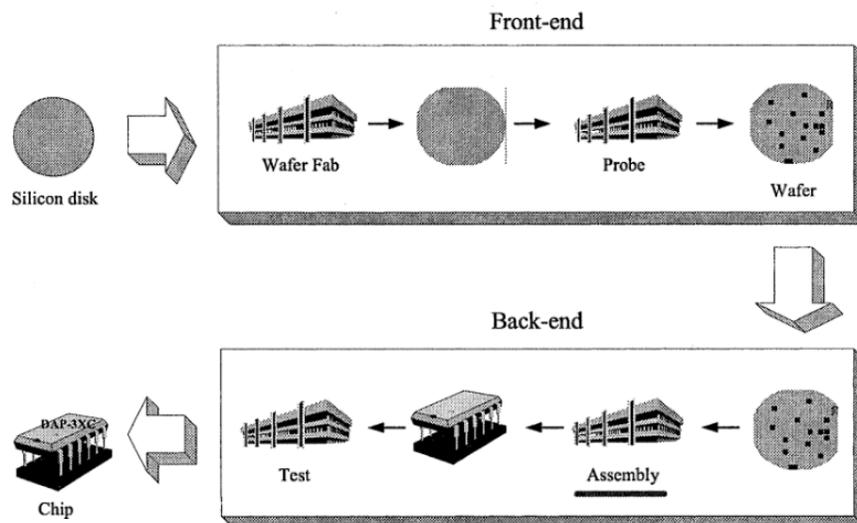


Figura 2.1. Flujo del proceso de semiconductores

Las principales etapas de producción de back-end son ensamble de dados, unión de alambre y moldeo. Después del corte de las obleas, los circuitos integrados individuales son montados en los marcos de plomo. El proceso de unión de cables conecta alambres de oro ultrafinos entre cada almohadilla de unión en el circuito integrado y un conector del marco principal, para crear la ruta eléctrica entre el circuito integrado y los dedos guía. La siguiente operación de moldeo, a menudo también llamada "encapsulación", encierra los circuitos integrados individuales en paquetes de plástico o cerámica para protegerlos del entorno. Después del moldeo, las etapas de producción posteriores incluyen post mold cure, corte, etcétera. Finalmente, los chips individualizados se entregan a la operación de prueba. La figura 2.2, ilustra el flujo del proceso de back-end.

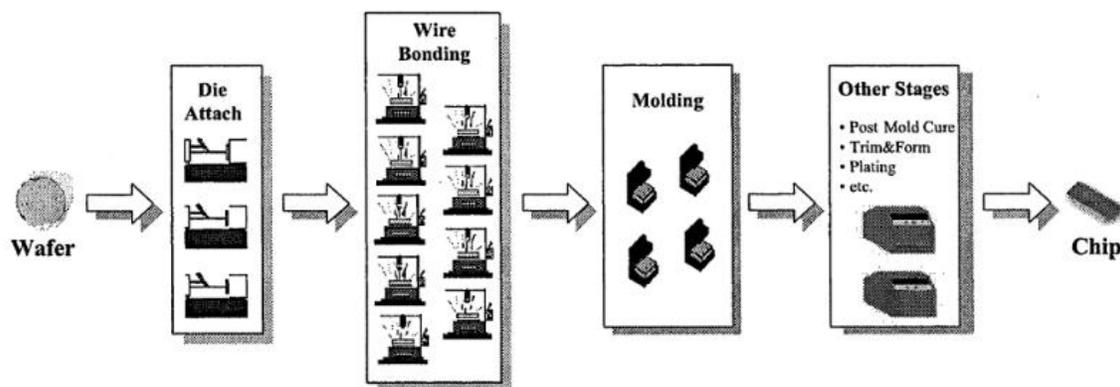


Figura 2.2. Flujo del proceso back-end de semiconductores

2.2 Proceso SMT (Surface Mount Technology)

De acuerdo con (Prasad, 1989) los componentes de montaje en superficie, activos y pasivos, cuando se unen al sustrato forman tres tipos principales de ensamblajes SMT, comúnmente denominados tipo I, tipo II y tipo III, como se muestra en la figura 2.3.

Las secuencias de proceso son diferentes para cada tipo y todos los tipos requieren diferentes equipos.

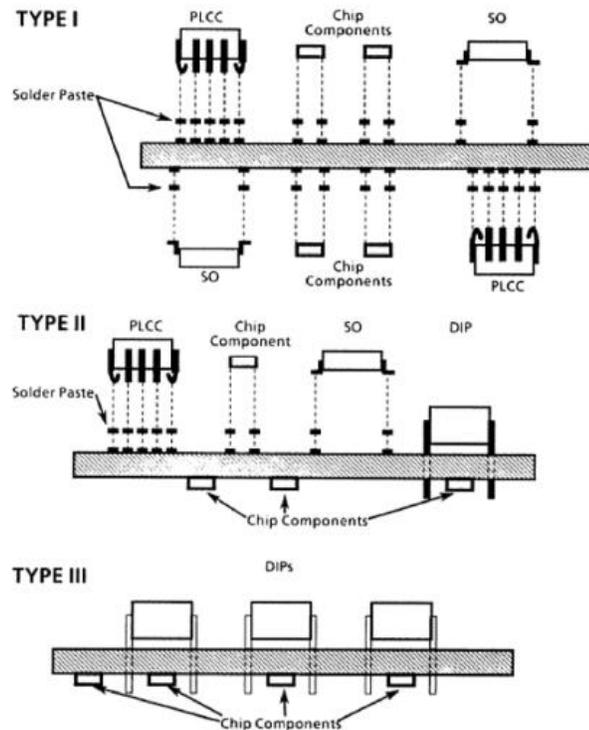


Figura 2.3. Los tres ensambles de montaje de superficie en la tecnología de montaje superficial

El ensamble SMT tipo III, contiene solo componentes discretos de montaje en superficie (resistencias, condensadores y transistores) pegados al lado inferior. El ensamble tipo I contiene solo componentes de montaje superficial, este puede ser de una cara o de doble cara. El tipo II es una combinación de tipo III y tipo I. Generalmente no contiene ningún dispositivo de montaje de superficie activo en el lado inferior, pero muchos contienen componentes discretos de montaje en superficie pegados al lado inferior.

Con base al tipo de embalaje, se tienen tres flujos de proceso según (Prasad, 1989). Los cuales se describen a continuación:

La secuencia de proceso para SMT tipo III que se muestra en la figura 2.4. En primer lugar, los componentes del orificio pasante se insertan automáticamente y se sujetan utilizando el equipo de inserción de agujeros pasantes existente. A continuación, se voltea el tablero y se aplica adhesivo. Como los cables de los componentes insertados automáticamente están asegurados, no se caen del tablero. Entonces, los componentes de montaje en superficie son colocados por máquinas de "pick and place", las cuales recogen el componente y lo colocan, el adhesivo se cura en un horno de convección o infrarrojo, el tablero se voltea y los componentes se soldan por medio de una ola de soldadura en una sola operación. Los componentes discretos en el lado inferior de la placa se mantienen en su lugar mediante el adhesivo durante la soldadura por ola. Si no se utiliza el equipo de inserción automática, los cables no están asegurados y la secuencia del proceso debe reservarse: el adhesivo se dispensa primero; los componentes discretos de montaje superficial se colocan en su lugar; el adhesivo se cura; el tablero se voltea y todos los componentes del orificio pasante se insertan manualmente; y el conjunto está soldado por ola, limpiado y probado.

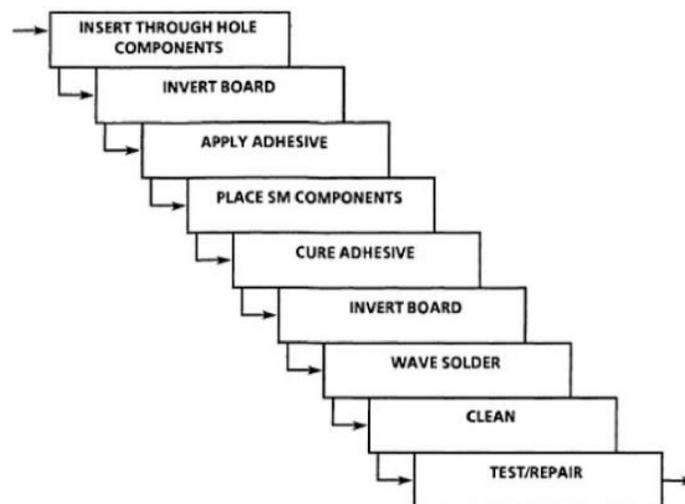


Figura 2.4. Flujo de proceso ensamblaje en parte inferior (SMT tipo III)

El montaje tipo I (figura 2.5) no utiliza componentes de orificio pasante. La primera pasta de soldadura se tamiza, los componentes se colocan y el conjunto se hornea en un horno de convección o infrarrojo para expulsar los volátiles de la pasta de soldadura. Finalmente, el conjunto se solda por reflujo (fase de vapor o infrarrojo) y se limpia con solvente. Para los ensamblajes SMT de doble cara tipo I, la placa se gira y se repite la secuencia de proceso que se acaba de describir. Las juntas de soldadura en el lado superior de la placa se reflujean de nuevo. Durante el segundo flujo, los componentes se mantienen en su lugar por la tensión superficial de la soldadura previamente refluida.

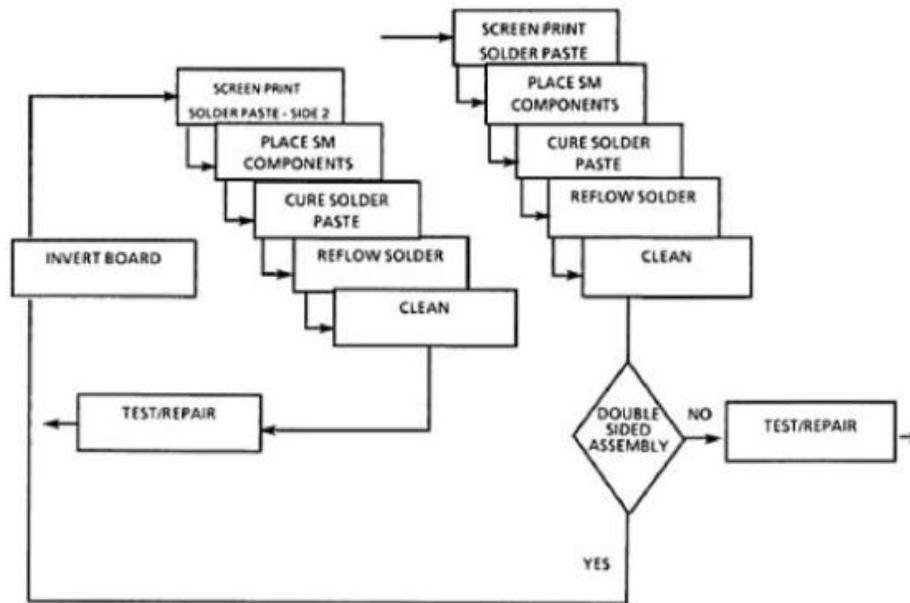


Figura 2.5. Flujo de proceso para montaje superficial total (SMT tipo I)

La secuencia de proceso para SMT tipo II se muestra en la figura 2.6. Dado que un conjunto de tipo II es una combinación de tipo I y tipo III, utiliza todos los procesos necesarios para ambos. Es el ensamblaje más difícil de fabricar porque tiene la mayoría de los pasos del proceso. El ensamblaje de Tipo II pasa por la secuencia de proceso de tipo I seguido por la secuencia de

proceso para el tipo III. Tenga en cuenta que un conjunto de tipo II puede no tener componentes discretos de montaje en superficie en el lado inferior. En ese caso, se omitirá la secuencia de proceso de tipo III de adhesivo de dispensado y curado y colocación de componentes de montaje de superficie en el lado inferior, pero el ensamblaje seguirá utilizando dos operaciones de soldadura: soldadura de reflujo para los componentes activos de montaje superficial en la parte superior y soldadura por ola para los componentes del orificio pasante también en el lado superior.

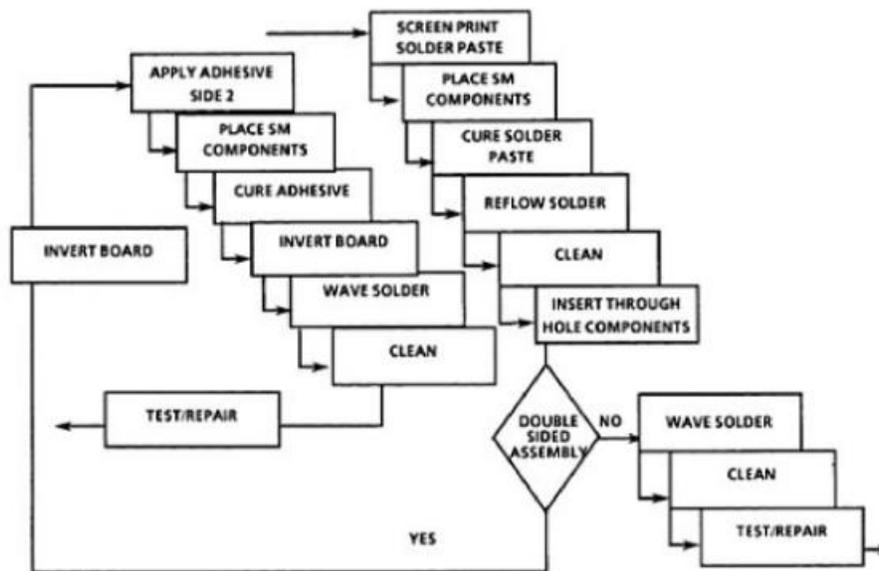


Figura 2.6. Flujo de proceso para tecnología mixta (SMT tipo II)

2.4 Prueba eléctrica

A diferencia de las pruebas físicas, las pruebas eléctricas capturan la funcionalidad de un componente que se puede utilizar para detectar más falsificaciones (Tehranipoor, Guin & Forte, 2015). De hecho, la mayoría de los defectos falsificados enumerados en la categoría eléctrica, que no se detectaron mediante pruebas físicas, se pueden detectar eficazmente mediante pruebas eléctricas.

Equipo de prueba

El equipo utilizado para las pruebas eléctricas proporciona señales eléctricas al componente bajo prueba y recoge la respuesta del componente. Hay dos tipos: (i) el equipo de banco se utiliza para mediciones más especializadas y únicas para componentes simples, mientras que (ii) el equipo de prueba automático (ATE) se usa para componentes más complejos y grandes (FPGA, ASIC, microprocesadores, memorias, etc.)

(i) Equipo de banco

El equipo de banco como el que se muestra en la figura 2.7, se usa generalmente para medir los parámetros eléctricos de un componente, como voltaje, corriente, frecuencia, etc. Estos son dispositivos de medición independientes que pueden realizar la medición de forma independiente. Algunos de los equipos de banco incluyen amperímetro, ohmímetro, voltímetro, generador de forma de onda, osciloscopio, trazador de curva, analizador de red, analizador de espectro, etc.

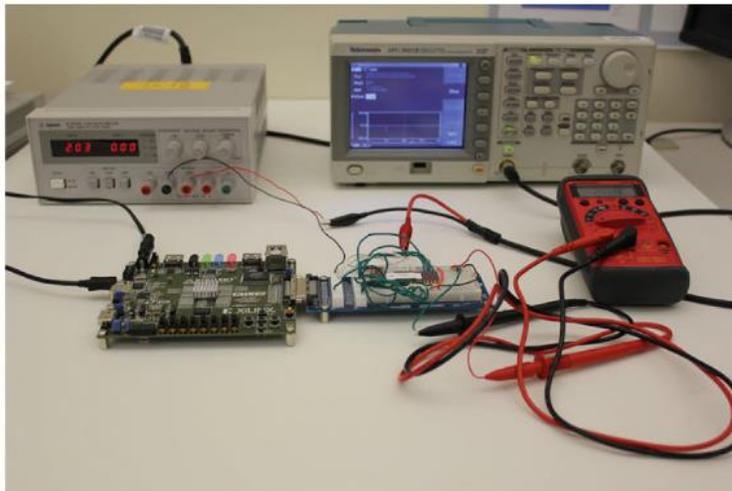


Figura 2.7. Prueba para detectar CI falsificados utilizando equipos de banco. (CHASE Center, University of Connecticut)

(ii) Equipo de prueba automático (ATE)

El ATE es un instrumento utilizado para aplicar patrones de prueba a un circuito integrado. Analiza las respuestas del CI y lo marca como aprobado si las respuestas coinciden con las respuestas auténticas y falla si las respuestas no coinciden con las respuestas auténticas almacenadas en la memoria ATE. El ATE está controlado por una estación de trabajo UNIX central o una computadora personal basada en Windows. Algunos vendedores típicos de ATE son Teradyne, Agilent Technologies, Advantest, Metric, Credence Systems Corporation y National Instruments. Los equipos de prueba automáticos comerciales se pueden dividir aproximadamente en varias categorías según los tipos de circuitos integrados que se usan para probar. Por ejemplo, pueden requerirse ATE separados para probar sistemas en chips (SoCs), circuitos integrados analógicos, circuitos integrados de señal mixta y memorias. La figura 2.8 muestra un equipo ATE típico utilizado para la prueba y detección de circuitos integrados falsificados.

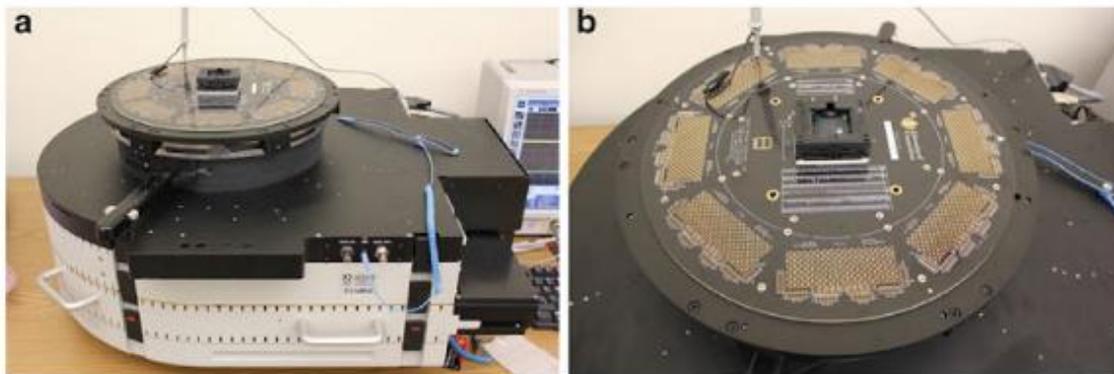


Figura 2.8. Verigy ocelot ZFP ATE (CHASE Center, University of Connecticut). a) Verigy ocelot ZFP, b) load board

2.5 Descripción del proceso de ensamble de circuitos integrados semiconductores de una industria electrónica de alta tecnología

El proceso de ensamble de circuitos integrados semiconductores se compone de líneas de producción altamente automatizadas asistidas por personal altamente calificado para la operación de los equipos, el proceso en general se compone de tres partes principales: los primeros dos como procesos de ensamble: SMT y Die attach y el tercero, de prueba eléctrica del producto final.

El proceso inicia con la impresión de una capa de soldadura (pasta) sobre el tablero PCB para posteriormente realizar el proceso de montaje de componentes (resistores, capacitores, entre otros) sobre la soldadura por medio de líneas automatizadas de SMT. Las líneas de SMT realizan el proceso de “pick and place”. A continuación, los tableros son introducidos a un horno con temperatura controlada para soldar por completo los componentes en el tablero e introducirlos a una limpieza para remover y eliminar partículas de soldadura e impurezas. Finalmente se realiza una inspección de calidad. El siguiente proceso es el montaje o pegado de dados, el cual se lleva a cabo con equipos especializados los cuales cuentan con un sistema de dispensado para el adhesivo en pasta. En el proceso de montaje, se coloca una huella (patrón) sobre el PCB para después colocar el dado por medio de “pick and place” creando una especie de sándwich. Posteriormente, es enviado al proceso de curado donde el PCB estará expuesto en un horno a 175°C por 3 horas. El tiempo de curado comprende de 1 hora de calentamiento, 1 hora de curado y 1 hora de enfriamiento. A continuación, se realiza una prueba llamada die shear la cual consiste en evaluar la adherencia del dado sobre el tablero, de acuerdo con los estándares para el número de parte del producto. El proceso previamente descrito se vio positivamente impactado con la implementación del nuevo adhesivo conductivo, el cual se explicará a detalle en este mismo

capítulo. Consecutivamente, se aplica plasma al proceso de limpieza del PCB para remover pequeñas contaminaciones y facilitar la adherencia para el proceso de alambrado de los circuitos integrados en el PCB.

El proceso de alambrado de circuitos integrados al PCB, consiste en las uniones de alambre de oro o cobre al tablero, por medio de equipo especializado. Al terminar el alambrado, los tableros son enviados a inspección visual donde el material es revisado para detectar fallas de las operaciones anteriores.



Figura 2.9. Primer proceso de ensamblaje de circuitos integrados de una empresa de semiconductores

El siguiente proceso, consiste en cubrir completamente el Módulo Multi Chip (MCM), el cual compone todos los circuitos integrados alambrados y es cubierto por un plástico que es inyectado por la parte superior por medio de un equipo de inyección. Posteriormente, el material es enviado a curado de plástico para eliminar la humedad y que el plástico sea solidificado por medio de altas temperaturas. Al terminar el curado, el producto es enviado a la operación de marcado láser donde se imprime la identificación de los productos por medio de equipos de rayo láser. La identificación contiene información requerida en las especificaciones del producto y del cliente tales como: logotipo de la empresa, número de parte, número de lote y fecha de fabricación. Consecutivamente, los tableros son enviados a la operación de singulado donde los circuitos son individualizados y colocados en charolas para ser entregados a inspección donde estos son revisados al 100% para contener cualquier problema de calidad. Con esta operación se finaliza la primera etapa del proceso de ensamble.



Figura 2.10. Segundo proceso de ensamblado de circuitos integrados de una empresa de semiconductores

Después de realizar la inspección del producto, estos son enviados al proceso de prueba eléctrica (figura 2.11) en donde se realiza una verificación a cada uno de los MCM para asegurar el buen funcionamiento, por medio de un ATE. Al término de esta operación, son enviados a

secado/horneado para retirar la humedad que haya quedado dentro del circuito integrado, para lo cual se le aplica altas temperaturas y finalmente son enviados a la estación de embobinado donde son colocados en rieles para el cliente final.

En la operación de embobinado los MCM son colocados en un empaque de carrete, en donde el equipo simultáneamente posiciona e inspecciona para detectar si existen productos mezclados o con orientación errónea, al terminar esta operación son enviados a la estación de empaque.

En empaque, los MCM son colocados en bolsas antiestáticas, selladas al vacío y se empaquetan en cajas con etiqueta de identificación, listos para ser enviados al cliente final.



Figura 2.11. Tercer proceso de ensamblaje de circuitos integrados, prueba eléctrica

de una empresa de semiconductores

2.5.1 Flujo actual de operación de montaje de circuitos integrados

La empresa actualmente utiliza dos tipos de adhesivos para el proceso de montaje (pegado) de circuitos integrados semiconductores, los cuales son: 1) Pasta y 2) Film. De acuerdo con el flujo de la figura 2.12, la pasta antes de ser utilizada en el proceso debe ser ambientada 1 hora, ya que

el adhesivo se encuentra almacenado debido a sus propiedades químicas a -40°C , de lo contrario podría ocasionar problemas de calidad y de dispensado. Posterior al proceso de ambientación, se procede con la aplicación del adhesivo a través de un equipo especializado el cual cuenta con un sistema de dispensado y coloca el patrón (huella) de adhesivo para proceder con el montaje del circuito integrado en el tablero a través del módulo de pick and place, enseguida continúa con la operación de curado en un horno para la solidificación del adhesivo a 175°C por 3 horas, en este proceso el adhesivo se solidifica y posteriormente se realiza la prueba de adherencia llamada die shear, la cual consiste en probar la adherencia del dado al tablero, de acuerdo a los estándares para el número de parte del producto. Consecutivamente, a esta prueba continúa con el proceso de alambrado del dado al tablero a través de alambre de oro o cobre.

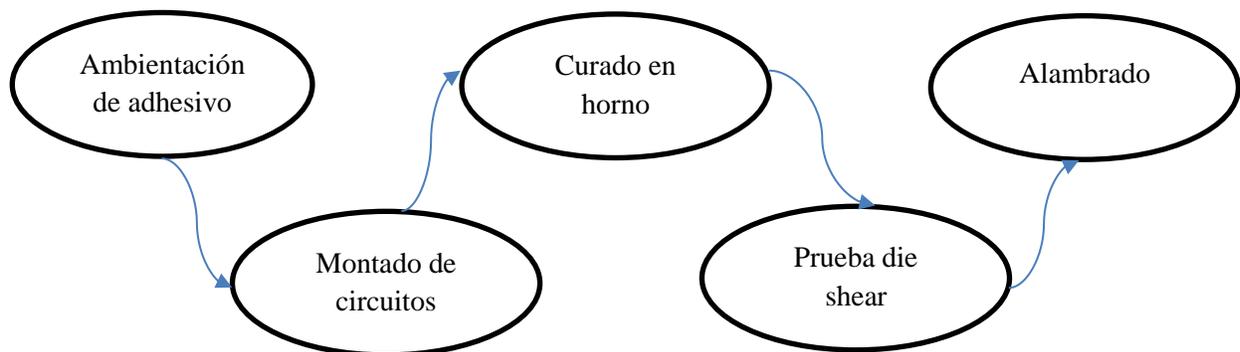


Figura 2.12. Flujo actual de montaje de circuitos integrados de una empresa en semiconductores

2.5.2 Flujo propuesto de operación de montaje de circuitos integrados

Con el desarrollo de adhesivo conductivo a temperatura ambiente, se elimina el proceso de ambientación del adhesivo y por consiguiente las actividades y gastos de logística, transporte y almacenaje con los que cuenta actualmente la industria. De esta forma, se disminuyen las pérdidas

por reducción de desperdicios por aproximadamente un 20%. Continuando con los procesos posteriores como se muestra en la figura 2.13, los cuales son: curado en horno por 3 horas, prueba de die shear para asegurar que la adherencia del microcircuito se encuentre dentro de los parámetros de acuerdo con el número de parte del producto y se procede con el proceso de alambrado y procesos posteriores.

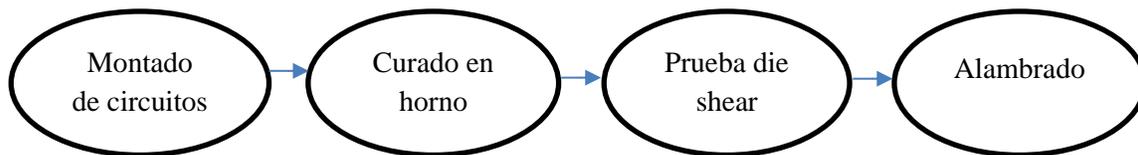


Figura 2.13. Flujo propuesto de montaje de circuitos integrados de una empresa en semiconductores

3. ESTÁNDARES EN LA INDUSTRIA ELECTRÓNICA PARA CALIFICACIÓN DE DISPOSITIVOS SEMICONDUCTORES

3.1 Estándares relacionados a la confiabilidad (JEDEC/Mil-Std)

Existen numerosos estándares relacionados con la confiabilidad de dispositivos microelectrónicos (Jin Y., Wang Z. & Cheng J., 2011). Los estándares ampliamente utilizados son los militares (Mil-Std) y EIA (Electronic Industries Alliance) / JEDEC (Joint Electron Device Engineering Council). Mil-Std es una colección de pruebas y procedimientos de evaluación que están especialmente diseñados para calificaciones de confiabilidad para aplicaciones militares. Los estándares de EIA / JEDEC identifican los requisitos de prueba que varían de general a específico. Por ejemplo, todas las pruebas de paquetes de plástico deben seguir las pautas generales

especificadas por JESD 47, pero solo ciertos tipos de paquetes de dispositivos pueden requerir pruebas de estrés altamente acelerado (HAST). La Figura 3.1 ilustra los procedimientos de prueba de EIA / JEDEC de la jerarquía y sirve como modelo para productos microelectrónicos. La guía de calificación de circuitos integrados (JEDEC Std. 47) guiada por pruebas de tensión, determina a qué pruebas debe someterse un nuevo diseño y ayuda a los ingenieros de productos a identificar y corregir las fallas que puedan surgir. La guía también identifica requisitos de tamaño de muestra y calificaciones de prueba para nuevos dispositivos para ayudar a exponer los defectos del proceso.

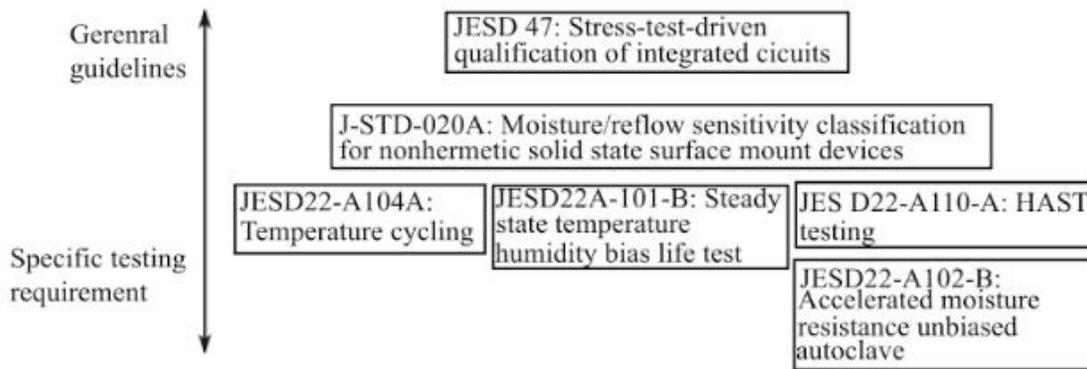


Figura 3.1. La jerarquía para los procedimientos de prueba de EIA / JEDEC

3.1.1 Métodos de prueba de confiabilidad

1. Pruebas de confiabilidad de dado/proceso

(1) Prueba de vida operativa a alta temperatura (HTOL)

En función a lo establecido por la JEDEC22-B-A108, la prueba de vida operativa a alta temperatura se realiza para acelerar los mecanismos de falla que se activan con la temperatura bajo polarización. Esta prueba, se usa para predecir las tasas de falla a largo plazo según el modelo de

aceleración de temperatura. Antes de HTOL, todas las muestras de prueba se seleccionan a pruebas eléctricas estándar a baja temperatura y alta temperatura con quemado previo. A menos que se especifique lo contrario, la temperatura de la tensión se mantiene a 125 ° C. Los dispositivos se prueban en puntos de tiempo prescritos, tales como 96 h, 168 h. El mecanismo de falla de HTOL resulta de la falla aleatoria / algunas partes de desgaste temprano, principalmente de defectos de la superficie del chip, metalización, óxido, granel, paquete, interconexión, contaminada iónica y enlace de cable.

2. Pruebas de confiabilidad del embalaje

(1) Prueba de esfuerzo altamente acelerado (HAST)

De acuerdo con la JEDEC22B-A110, la prueba de esfuerzo altamente acelerada combina constantes condiciones de estrés múltiple que incluyen temperatura, humedad, presión y polarización eléctrica. Se aplica para evaluar rápidamente la confiabilidad de los dispositivos no herméticos que operan en ambientes húmedos. La prueba HAST se realiza a 130°C y 85% de humedad relativa con polarización aplicada.

(2) Prueba de ciclo de temperatura (TCT)

De acuerdo con JEDEC22-BA104, la prueba de ciclo de temperatura se realiza para determinar la resistencia de los dispositivos microelectrónicos a temperaturas extremas altas y bajas. Esta prueba de esfuerzo tiene como objetivo simular las extensas fluctuaciones de temperatura a las cuales los dispositivos y paquetes pueden estar expuestos. Los cambios en la temperatura causarían daños entre los diferentes componentes dentro del molde específico y el sistema de empaque debido a un diferente coeficiente de expansión térmica.

(3) Prueba de preacondicionamiento (sensibilidad a la humedad)

La JEDEC22-B-A112, A113, establece que los paquetes de montaje en superficie pueden dañarse durante el proceso de reflujo de soldadura cuando la humedad en el paquete se expande rápidamente. Se utilizan dos mejores métodos para determinar qué paquetes pueden ser sensibles y qué nivel de sensibilidad existe. El método de prueba JEDEC A112 clasifica los dispositivos en tres grupos: 1. no sensible, 2. sensible a la humedad y 3. extremadamente sensible a la humedad. El método de prueba A113 de JEDEC verifica la confiabilidad de los dispositivos expuestos a un proceso de preacondicionamiento especificado en varios niveles de humedad al someter los dispositivos preacondicionados a HAST, PCT y TCT. Después de las pruebas, a los dispositivos se les asigna un nivel de sensibilidad a la humedad, que es útil para determinar el almacenamiento y manejo adecuados para garantizar la confiabilidad del proceso del paquete.

3.2 Métodos de prueba de manufacturabilidad

Los requerimientos para calificación de manufacturabilidad de un producto en una industria de semiconductores se describen a continuación en la tabla 3.1:

Prueba ¹	Cantidad	Criterios de Aceptación ²	Responsable
Rendimiento del Proceso	Todos	Por producto o diseño de ingeniería Cpk de los parámetros críticos ≥ 1.66	Ensamble
Dimensión física	10 unidades x 3 lotes	Por especificación física, Cpk > 1.66	Ensamble

¹ Electrical reject devices may be used for manufacturability testing when no electrical endpoint measurements are required. All stress tests are performed by the procedures referenced in SQ03-0024.

² In the event of sample failure, the cause of failure will be investigated.

(JESD22-B100)			
Soldabilidad (JESD22-B102)	5 unidades x 3 lotes	Prueba y criterio por JESD22-B102 0 Fallas	Ensamble
Bond Pull (MIL-STD-883 Método 2011.7)	Mínimo 10 alambres x 5 unidades x 3 lotes Todos los lados de todos los dados representados	Prueba por MIL-STD-883 Método 2011.7 $Cpk \geq 1.66$	Ensamble
Bond Shear (JESD22-B116)	Mínimo 10 alambres x 5 unidades x 3 lotes Todos los lados de todos los dados representados	Prueba por JESD22-B116 $Cpk \geq 1.66$	Ensamble
Die Shear (MIL-STD-883 Método 2019.5)	5 unidades x 3 lotes	Prueba por MIL-STD-883 Método 2019.5 $Cpk \geq 1.66$ 0 Fallas	Ensamble

Tabla 3.1. Requerimientos para calificación de manufacturabilidad

3.3 Estándares en una industria electrónica de alta tecnología

En la industria de semiconductores, donde se llevó a cabo la calificación del producto adhesivo conductivo considera dentro de sus estándares y métodos de pruebas de confiabilidad las siguientes:

1. Preacondicionamiento (PC)
2. Vida Operativa a Alta Temperatura (HTOL)
3. Pruebas de Estrés con Aceleramiento a Altas Temperaturas y Humedad (HAST)
4. Autoclave (AC)
5. Ciclos de Temperatura (TC)

Las pruebas de confiabilidad mencionadas anteriormente fueron sometidas bajo las siguientes condiciones de acuerdo con la aplicación del producto y las cuales se encuentran internamente documentadas:

No.	Prueba de Estrés	Duración	Condiciones
1	Preacondicionamiento (PC)	192 Horas	30°C / 60% HR / 260°C
2	Vida Operativa a Alta Temperatura (HTOL)	1000 Horas	125°C
3	Pruebas de Estrés con Aceleramiento a Altas Temperaturas y Humedad (HAST)	96 Horas	130°C / 85%HR
4	Autoclave (AC)	96 Horas	121°C / 100%HR
5	Ciclos de Temperatura (TC)	500 Ciclos	-65°C to 150°C

Tabla 3.2. Tipo de pruebas de confiabilidad y condiciones para calificación de adhesivo conductivo

4. ADHESIVOS EXISTENTES PARA EL ENSAMBLE DE CIRCUITOS INTEGRADOS

4.1 Clasificación de los adhesivos

El ensamblaje de componentes electrónicos modernos comenzó a principios de la década de 1960, después del surgimiento del circuito integrado en la década de 1950 (Alam and Bailey, 2011). Sin embargo, todos los primeros componentes electrónicos se conectaron mediante sistemas metálicos como la soldadura (por ejemplo, estaño y plomo) y la unión de cables (oro y aluminio), y se montaron en sustratos de cerámica hasta la década de 1980. De hecho, la mayoría de las aplicaciones para sistemas electrónicos en este momento eran para aplicaciones de alta confiabilidad, como defensa, y no estaban basadas en el costo. Con la introducción de la Electrónica en los productos de consumo, los sustratos y adhesivos poliméricos comenzaron a llamar la atención debido a su bajo costo y alto rendimiento de producción. Por lo tanto, los adhesivos de polímeros ahora se consideran materiales invaluable para los productos electrónicos de consumo miniaturizados de bajo costo actuales. Sin embargo, la introducción de polímeros y adhesivos en el envasado de semiconductores da como resultado una serie de problemas de fabricación y fiabilidad. Como consecuencia, la tecnología de adhesivo de polímero (ambos materiales y su procesamiento) ha mejorado significativamente durante el período. Debido al enorme crecimiento de la electrónica de consumo, la tecnología adhesiva ahora es un negocio de miles de millones de libras, lo que impulsa los esfuerzos continuos de investigación y desarrollo tanto de la industria como de la academia.

Los adhesivos se utilizan como materiales funcionales y estructurales en el embalaje electrónico. Proporcionan conexiones eléctricas, rutas térmicas para extraer calor de un semiconductor, y se pueden usar para proporcionar integridad estructural del paquete y del sistema. Se aplican como pasta o una película sólida. Los Barc chips, paquetes de un solo chip y múltiples módulos se pueden unir en el PCB con adhesivos sin soldadura o cableado. Algunos de los

adhesivos avanzados se utilizan en PCBs, optoelectrónicos y sensores flexibles, así como también en tarjetas inteligentes.

Según (Alam and Bailey, 2011), los adhesivos utilizados para empaquetar componentes electrónicos se clasifican con base a lo siguiente:

- 1) Forma física tales como pastas o películas.
- 2) Tipo químico como epoxis, acrílicos o poliimidas.
- 3) Estructura molecular tal como termoplástico o termoendurecible.
- 4) Método de curado tal como la función curable por calor, curable por UV.
- 5) Función como adhesivos eléctricos, adhesivos térmicos.
- 6) Aplicación tal como montado, relleno inferior.

4.2 Descripción con base a clasificación

Los adhesivos que se utilizan para unir dados (semiconductores sin empaquetar como transistores, diodos y circuitos integrados) o dispositivos de chips (condensadores sin empaquetar, resistencias) en un solo paquete o en un sustrato de interconexión y denominados adhesivos de fijación o adhesión de chip (Licari & Swanson, 2011). Pueden ser conductivos eléctricamente, utilizados cuando se requieren contactos óhmicos como en condensadores de conexión, resistencias y transistores, o eléctricamente aislantes, utilizados para conectar CI, chips apilados, conectores, disipadores de calor y sustratos. Como se muestra en la figura 4.1. Los adhesivos también se utilizan en el ensamblaje de microcircuitos híbridos y módulos multichip.

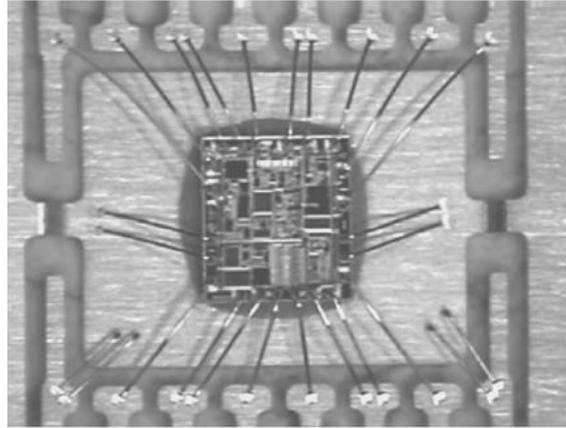


Figura 4.1. Chip individual con adhesivo y alambrado

Para el ensamble de dados se utiliza un adhesivo entre un chip de silicio (dato) y un sustrato (Lu & Won, 2009). Se mencionan los siguientes dos principales como adhesivos para este tipo de ensamble:

1) Pasta

Una pasta de fijación de dato se compone de una carga tal como plata, alúmina, y sílice y una resina básica tal como una resina epoxi, poliimida, poliacrilato y resina de silicona. Una carga se dispersa en una resina básica que tiene propiedades de flujo adecuadas para la trabajabilidad a temperatura ambiente. El montado con pasta se cura para fijar el chip de silicio en el marco de plomo. La mayoría de las pastas unidas por matriz, son pastas de plata compuestas por un relleno de plata y una resina epoxi. El relleno de plata tiene una forma única de tipo escama con un tamaño promedio de 2-10 μm . Una pasta de plata debe tener una buena capacidad de extensión, así como una reología deseable debido al tipo de escama de la carga y sus reactivos de revestimiento de superficie.

En la figura 4.2, se muestra el proceso de montaje que involucra tres etapas principales: dispensación, fijación y curado. Existen desafíos prácticos en el proceso de pegado por montaje; por ejemplo, sangrado de una pasta de baja viscosidad, apariencia de una pasta de alta viscosidad, sequedad de una pasta que incluye un disolvente de bajo punto de ebullición y desgasificación de una pasta con un reactivo diluido.

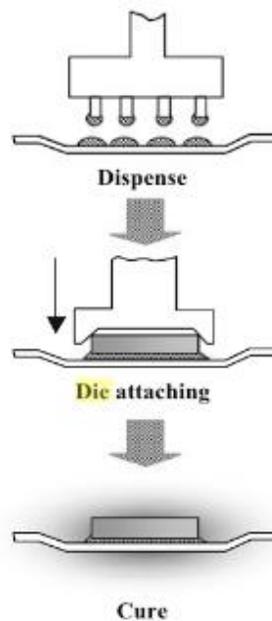


Figura 4.2. Proceso de montaje de dado utilizando pasta adhesiva

La resina base más popular, es un sistema de resina epoxi que muestra una buena fuerza de adhesión y exhibe propiedades ideales como material de unión. Contaminantes como el cloro y el sodio se incluyeron en una resina epoxi en los primeros años porque la resina se sintetizó a partir de epíclorohidrina y fenolato de sodio.

Se usa una pasta de relleno aislante con sílice como relleno para paquetes avanzados que incluyen BGA, CSP apilado, con el fin de mantener el aislamiento entre un chip de silicio y un patrón eléctrico en un sustrato de polímero.

Dado que se desarrollaron materiales altamente purificados para este campo de semiconductores, se resolvió el problema de contaminación.

En la década de 1990 se desarrolló una pasta de unión con poliacrilato como resina base. Los beneficios de una pasta de poliacrilato incluyen velocidad de curado rápida (1-2 min de curado) debido a la polimerización radical, una mayor vida útil debido a un iniciador de peróxido estable, así como buenas propiedades de manipulación debido a un material de baja viscosidad (monómero de acrilato).

Recientemente, varios tipos de pastas están siendo desarrolladas por los fabricantes de uniones para cumplir con los requisitos específicos del cliente. Los clientes pueden exigir una pasta resistente al reflujo con una mayor fuerza de adherencia y baja absorción de humedad, pasta de alta conductividad térmica y eléctrica con alto contenido de relleno y pasta de tipo no solvente sin vacío y de bajo estrés para cada requisito adecuado para su aplicación respectiva.

2) Film

La película de fijación se ha convertido en la tecnología clave para realizar paquetes más pequeños, más delgados y de alta densidad con una alta fiabilidad y rendimiento.

En 1998, Du Pont anunció una película de unión que consistía en una resina termoplástica y un relleno de plata. Por otra parte, Nitto Denko propuso un nuevo concepto que consiste en una película de corte de dados que redujo el número de pasos de procesamiento en 1191.

En 1994, Hitachi Chemical desarrolló una nueva película novedosa de montaje "HIATTACH" que permitía la fijación a baja temperatura y baja presión, y dentro de un corto tiempo (dentro de un segundo), y también muestra una excelente resistencia al agrietamiento durante la soldadura por reflujo. El rendimiento de confiabilidad de los dispositivos se ha mejorado considerablemente con la película de fijación de matriz. Además, el nuevo proceso de montaje con film, que incluye una nueva máquina de unión, es completamente diferente del proceso de montaje con pasta. Como se muestra en la figura 4.3.

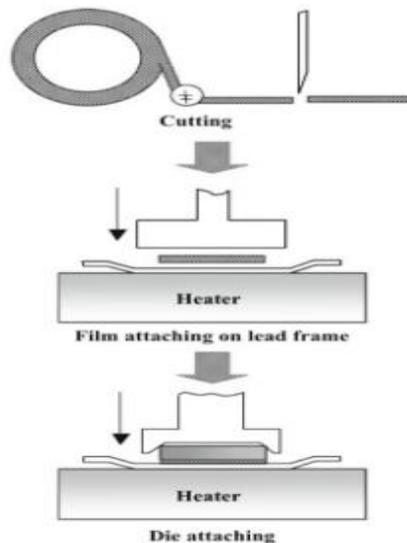


Figura 4.3. Proceso de montaje de dado utilizando film

4.3 Adhesivos utilizados en una empresa de alta tecnología

Actualmente una empresa de alta tecnología utiliza dos tipos de adhesivos para el proceso de montaje de circuitos integrados semiconductores, los cuales son:

- 1) Películas de silicon (film): Se clasifican en dos tipos de películas que son DAF (Die Attach Film) película no conductiva y CDAF (Conductive Die Attach Film) película conductiva.
- 2) Resinas epóxicas (pasta): Estas también se clasifican en dos tipos, conductivas y no conductivas.

En la tabla 4.1, se muestran las pastas de diferentes proveedores, el tiempo de vida para ser utilizadas y el tiempo necesario de ambientación.

Resina epóxica (Pasta)	Proveedor	Tiempo de vida	Tiempo de ambientación
Conductiva	Ablestik 2700HT	48 horas	1 hora
	Ablestik Ablebond	12 horas	1 hora
	84-1LMIS		
	Sumitomo CRM-M0209	20 horas	1 hora
	Sumitomo CRM-1290W	24 horas	1 hora
	Sumitomo CRM-1290WA	24 horas	1 hora
	Sumitomo CRM-1290WB	36 horas	1 hora
	Loctite Dexter QMI-536-HT	24 horas	1 hora
	Loctite QMI-538-NB	24 horas	1 hora

No conductiva	Sumitomo CRM- M0261	64 horas	1 hora
	Ablestik Ablebond 2025NS	24 horas	1 hora

Tabla 4.1. Pastas utilizadas en una industria de semiconductores

En la tabla 4.2, se muestra la película de silicón (film) utilizada de un único proveedor, el tiempo de vida para ser utilizadas y no requiere ambientación.

Película (Film)	Proveedor	Tiempo de vida	Tiempo de ambientación
Conductivo	Henkel	Hasta 3 meses	No requiere
No conductivo	Henkel	Hasta 3 meses	No requiere

Tabla 4.2. Películas de silicón (film) utilizadas en una industria de semiconductores

La empresa utiliza en un 70% de sus productos la pasta conductiva y el 30% restante utiliza no conductiva, así como film conductivo y no conductivo en menor escala debido a cambios en la tecnología.

4.4 Adhesivo prototipo propuesto

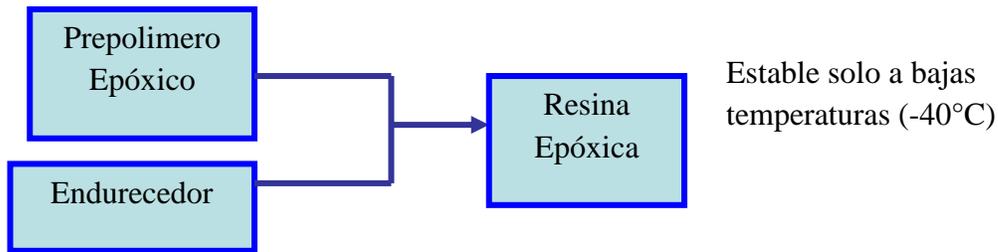
4.4.1 Antecedentes

Durante un período de tres años se trabajó en conjunto con un grupo de investigadores con especialidad en Química y Polímeros de la Universidad Autónoma de Guadalajara y la Universidad Autónoma de Baja California dentro de un programa llamado verano científico en una industria de semiconductores con el desarrollo de un adhesivo no conductivo estable a temperatura ambiente con tecnología de microencapsulado, modificando su formulación logrando un adhesivo no conductivo con curado UV, de los cuales se realizaron pruebas correspondientes de funcionalidad a nivel laboratorio. Sin embargo, debido al cambio de tecnología que sufrió la empresa de microcircuitos semiconductores, se optó por desarrollar un adhesivo conductivo con microcápsulas debido a las características del proceso y producto de aplicación.

4.4.2 Características del adhesivo

A continuación, se presentan los dos adhesivos, 1) resina epóxica utilizada en la industria de semiconductores y 2) resina epóxica con microcápsulas que fue validado en esta investigación.

1) Resina Epóxica Tradicional



2) Resina Epóxica c / Microcápsulas

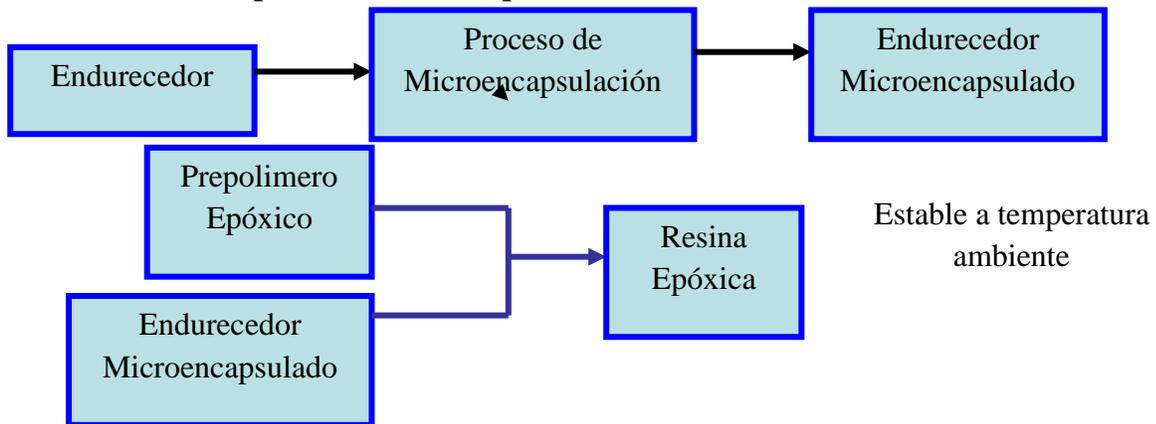


Figura 4.4. 1) Resina epóxica tradicional y 2) Resina epóxica con microcápsulas.

5. CALIFICACIÓN DE ADHESIVO EN CONDICIONES DE MANUFACTURA

5.1 Selección de producto para corrida piloto

Para llevar a cabo el proceso de calificación del adhesivo prototipo, se seleccionaron tres números de parte y se elaboró un STR (Special Test Request) para obtener los parámetros base en el proceso de ensamble de dados, el cual se muestra en la figura 5.1 y 5.2.

a) Instructions for SMT.

No SMT.

b) Instructions for Die attach.

Sera ensamblado por JAVIER QUINTERO.

ParamSection	ParameterName	LowLimit	HighLimit	TestLimit
Accuracy Mode	Accuracy mode	0	0	OFF
Bond Position	Substrate >> Bonding Position Rotary Position	0	0	Verificar en Diagrama de alambrado y orientacion de wafer
Component	Wafer mapping			On
Component Camer	Component Camer ID mask	0	0	Ver sección de Poka Yoke
Component Camer Adjust	After each change	0	0	Off
Component Camer ID Specification	Map ID Mask	0	0	Ver sección de Poka Yoke
Component Geometry	Component thickness	0	0	Espeor del dado en mm
Component Geometry	Wafer circle radius	0	0	Calculo Automatico
Component Pick Up	Component pickup delay	40	50	
Component Pick Up	Component pickup overtravel distance	0.1	0.2	
Component Placement	Component placement delay	40	50	
Component Placement	Component placement overtravel distance	0.2	0.35	
Component Placement	N2 blowing time during bonding	40	50	
Component Placement	Slow Travel Distance Before Bonding	0	0	0.1,20
Component Placement	Vacuum switching off delay	15	20	
Ejection	Ejection speed	15	30	
Ejection	Needle end position	0.3	0.85	
Ejection	Synchronous ejection	0	0	on
Epoxy Application	Dispense scale	0	0	Lado Largo 1.572, Lado Corto 0.903
Epoxy Application	Dispenser lead time	50	50	
Epoxy Application	Dispenser Pattern	0	0	Flatboan1
Epoxy Application	Dispenser Pre-disable Time	20	20	
Epoxy Application	Pattern movement speed	20	30	
Epoxy Application	Tear-off speed	1000	1000	
Epoxy Application / Auto Epoxy Control	Carry out auto epoxy control	0	0	ON
Epoxy Application / Auto Epoxy Control	Dispense pattern area tolerance	2	2	
Epoxy Application / Auto Epoxy Control	Initial Pressure	90	100	
Epoxy Application / Auto Epoxy Control	Maximum number of auto epoxy control trials	5	5	
Epoxy Application / Auto Epoxy Control	Nr of Samples	5	5	
Epoxy Application / Auto Epoxy Control	Pattern Deviation	10	10	
Epoxy Application / Auto Epoxy Control	Pattern target area	0.7	0.75	
Epoxy Application / Auto Epoxy Control	Pressure range for correction	0	0	50% +/-125%
Epoxy Application / Auto Epoxy Control	Dispense pressure	65	170	AUTO COMPENSACION (No Aplica)
Handling	Autonun at start/alignment die			off
Handling	Component Feed Rate	0	0	100%
Handling	Component pickup attempts	0	1	
Handling	Intermediate jump steadying time	25	30	
Handling	Maximum number of components without search	3	3	
Handling	Number of failed searches before message	0	2	
PBI Area	Greyvalue threshold (Area)	75	85	
PBI Area	Minimum/Max Object color area	40	80	
PBI Area	PBI Quality Evaluation Method (Area)	0	0	Minimum found
PBI for die	PBI error limit (X, Y)	0	0	Tolerancias de acuerdo a bonding diagram
PBI for die	PBI Interval	0	0	Número de paquetes por tira (1x tira)
PBI for die	PBI Method	0	0	With reference search
PBI for die	PBI Quality Evaluation Method (Die)	0	0	Mean
Position Search	Camera steadying times	25	110	
Position Search	Minimum Quality (Pos. Search)	0	0	70%
Position Search	Standard search (Method reference)	0	0	Pattern Search
Recognition Dataset	Search Window	0	0	Simply Repeat
Reference Die	Minimum Quality (Ref. Die)	0	0	95%
Tool / Dispenser	Vakuum pressure	-4	-1	
Tool \ Predispensing	Dispense Pattern	0	0	Cross
Wafer Mapping Options	Reference die options	0	0	Reference Die as alignment die

ParamSection	ParameterName	LowLimit	HighLimit	TestLimit
Accuracy Mode	Accuracy mode	0	0	OFF
Bond Position	Substrate >> Bonding Position Rotary Position	0	0	Verificar en Diagrama de alambrado y orientacion de wafer
Component	Wafer mapping			On
Component Camer	Component Camer ID mask	0	0	Ver sección de Poka Yoke
Component Camer ID Specification	Map ID Mask	0	0	Ver sección de Poka Yoke
Component Pick Up	Component pickup delay	40	40	
Component Pick Up	Component pickup overtravel distance	0.1	0.2	
Component Pick Up	Slow travel distance before component pickup	0	0	0.4,20
Component Placement	Component placement delay	40	40	
Component Placement	Component placement overtravel distance	0.15	0.35	
Component Placement	N2 blowing time during bonding	40	40	
Component Placement	Slow Travel Distance Before Bonding	0	0	0.1,20
Component Placement	Vacuum switching off delay	15	15	
Ejection	Ejection speed	15	20	
Ejection	Needle end position	0.15	0.68	
Ejection	Synchronous ejection	0	0	on
Epoxy Application	Dispense scale	0	0	0.678, 1.176
Epoxy Application	Dispenser lead time	50	50	
Epoxy Application	Dispenser Pattern	0	0	Flatboan1 vet
Epoxy Application	Dispenser Pre-disable Time	30	30	
Epoxy Application	Pattern movement speed	25	45	
Epoxy Application	Tear-off speed	1000	1000	
Epoxy Application / Auto Epoxy Control	Carry out auto epoxy control	0	0	ON
Epoxy Application / Auto Epoxy Control	Dispense pattern area tolerance	2	2	
Epoxy Application / Auto Epoxy Control	Initial Pressure	90	100	
Epoxy Application / Auto Epoxy Control	Maximum number of auto epoxy control trials	5	5	
Epoxy Application / Auto Epoxy Control	Nr of Samples	5	5	
Epoxy Application / Auto Epoxy Control	Pattern Deviation	10	10	
Epoxy Application / Auto Epoxy Control	Pattern target area	0.5	0.55	
Epoxy Application / Auto Epoxy Control	Pressure range for correction	0	0	-50% +/-125%
Epoxy Application / Auto Epoxy Control	Dispense pressure	90	160	AUTO COMPENSACION (No Aplica)
Equipo	Blower de Substrato	0.2	0.3	
Equipo	Blower de Wafer	0.04	0.08	
Handling	Autonun at start/alignment die	0	0	ON
Handling	Component Feed Rate	0	0	100%
Handling	Component pickup attempts	0	1	
Handling	Intermediate jump steadying time	25	30	
Handling	Number of failed searches before message	0	2	
PBI Area	Greyvalue threshold (Area)	75	85	
PBI Area	Minimum/Max Object color area	50	80	
PBI Area	PBI error limit	0	0	Quality 50%
PBI Area	PBI Quality Evaluation Method (Area)	0	0	Minimum found
Position Search	Camera steadying times	25	35	
Position Search	Standard search (Method reference)	0	0	Pattern Search
Recognition Dataset	Search Window	0	0	Simply Repeat
Tool / Dispenser	Vakuum pressure	-4	-1	
Tool \ Predispensing	Dispense Pattern	0	0	Cross

Figura 5.2. STR para obtener parámetros base en el proceso de montaje

5.2 Selección de estándares a calificar en manufacturabilidad

Como parte de la calificación del adhesivo conductivo, por requerimientos de la industria de semiconductores fueron evaluados los siguientes parámetros:

- ✓ Huella de la resina.
- ✓ Viscosidad.
- ✓ Sangrado de resina (bleeding).
- ✓ Fluides por aguja.
- ✓ Adherencia.

5.3 Selección de estándares a calificar en confiabilidad

Con base a los requerimientos apegados de la industria electrónica de acuerdo con los estándares JEDEC, para la evaluación de confiabilidad de un producto cuando se realizan cambios en sus componentes, se requiere llevar a cabo las siguientes pruebas:

- ✓ Preacondicionamiento (PC).
- ✓ Vida Operativa a Alta Temperatura (HTOL).
- ✓ Pruebas de Estrés con Aceleramiento a Altas Temperaturas y Humedad (HAST).
- ✓ Autoclave (AC).
- ✓ Ciclos de temperatura (TC).

5.4 Descripción de la muestra para calificación

Se realizaron los ensambles en 3 diferentes productos con la resina epóxica conductiva los cuales son: SKY1, SKY2 – SKY3. Denominados de esa manera debido a la confidencialidad con la empresa.

5.5 Calificación de adhesivo en manufacturabilidad

A continuación, se muestran los parámetros óptimos de manufacturabilidad, los cuales fueron obtenidos en base a repetitividad del proceso de ensamble:

Parámetro	Patrón
Aplicación de epoxy	Presión por aire
Presión del dispensador	150 psi
Tipo de huella	Cruz
Dispensado en escala X	0.5
Dispensado en escala Y	0.5
Altura de dispensado	0.065
Velocidad del patrón en movimiento	20
Aguja	30

Tabla 5.1. Parámetros obtenidos de manufacturabilidad

Patrones de huella. Se presentaron casos de huellas incompletas, esto debido a las burbujas de aire en la jeringa. Se utilizaron diferentes valores en los parámetros de velocidad de dispensado de huella y altura del dispensado, hasta encontrar el parámetro óptimo.



Figura 5.3. Pruebas de patrones de huella de epoxy conductivo

Huella en el tablero PCB. Todas las huellas siguieron el patrón como se muestra a continuación.



Figura 5.4. Patrones de huella sobre tablero PCB

Ensamble de dado. Exposición de epoxy (llamado bleeding) o sangrado alrededor de dado dentro de especificaciones.

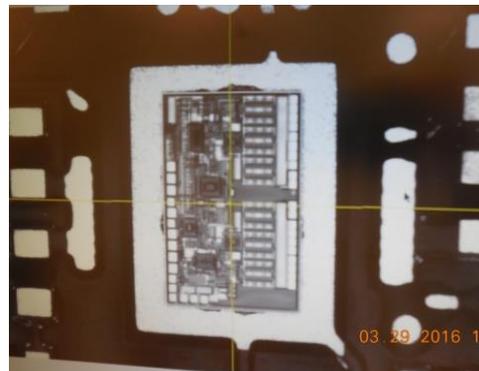
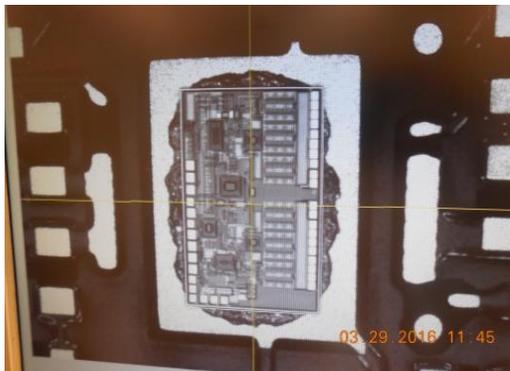


Figura 5.5. Ensamble de dado sobre huella de epoxy.

Ensamble de dado (después de 10 minutos de aplicación de epoxy). Esta prueba para medir la coagulación y tiempo de secado de epoxy. Se aprecia una exposición de epoxy mínima alrededor de dado.

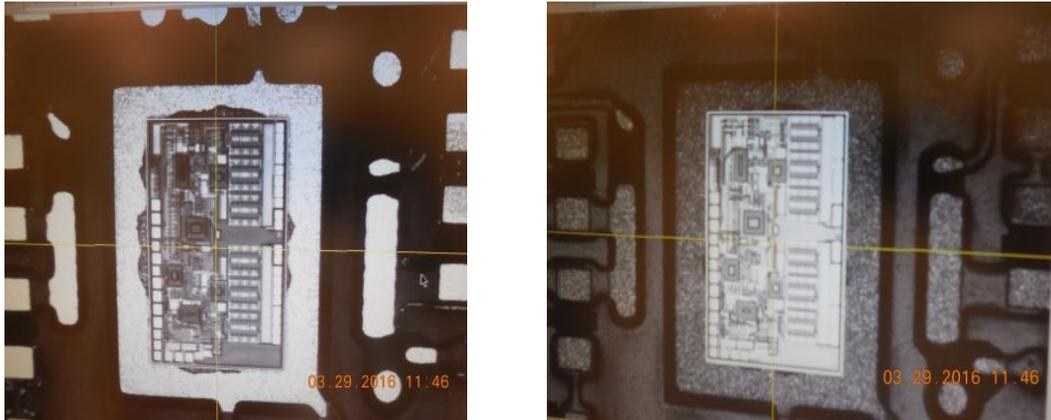


Figura 5.6. Ensamble de dado sobre huella de epoxy después de un tiempo de 10 minutos.

Posterior al ensamble, se realizó el curado en un horno a 175°C por 3 horas y posteriormente se realizaron las pruebas de die shear (desprendimiento de dado) a una muestra de 20 dados para evaluar la adherencia del adhesivo conductivo en el tablero. Obteniendo los resultados mostrados a continuación:

5.6 Análisis de resultados

Los resultados de la prueba de die shear realizada a los microcircuitos con el epoxy conductivo posterior al proceso de curado en un horno por 3 horas, mostraron buenos resultados, como se muestra en la figura 5.7. Resultaron 18 piezas con fuerza mayor de 1.500 Kg. De acuerdo con la dimensión del microcircuito 1.1x1.65mm, el estándar requiere 1.500 Kg, por lo tanto, resultaron 2 piezas fallidas en esta prueba.

EPOXY UABC

Test Group	zproto14_DS100 Pass>1.5kg Dest	No. de Parte	EPOXY UABC
Operator		No. de Lote	
Date saved	3/30/2016 14:34:36	Tipo de Paquete	MCM
Sample number	408	Modelo_No. Maquina.	
Total number of tests	20	Dado.	
		No. de Parte Epoxy.	

Destructive Tests Summary

Number of tests	20	Mean - 3*StdDev	0.877 Kg
Minimum load	1.290 Kg		
Maximum load	2.742 Kg		
Mean	2.089 Kg		
StdDev	0.404 Kg		

Pass / Fail Analysis

Pass / Fail limit	1.500 Kg
Tests above preset	18
Tests below preset	2
Tests over range	0

Grade Detail

Grade	Description	Number	Mean	StdDev
1	Se desprende el dado con epoxy.	18	2.168 Kg	0.339 Kg
2	Se desprende el dado sin epoxy.	2	1.376 Kg	0.121 Kg

Test Detail

Test	Force	Type	Grade	Description	Comment
1	2.344 Kg	Pass	1	Se desprende el dado	
2	1.815 Kg	Pass	1	Se desprende el dado	
3	2.299 Kg	Pass	1	Se desprende el dado	
4	2.022 Kg	Pass	1	Se desprende el dado	
5	1.462 Kg	Fail	2	Se desprende el dado	
6	2.423 Kg	Pass	1	Se desprende el dado	
7	2.529 Kg	Pass	1	Se desprende el dado	
8	2.418 Kg	Pass	1	Se desprende el dado	
9	2.135 Kg	Pass	1	Se desprende el dado	
10	2.473 Kg	Pass	1	Se desprende el dado	
11	2.742 Kg	Pass	1	Se desprende el dado	
12	2.211 Kg	Pass	1	Se desprende el dado	
13	1.846 Kg	Pass	1	Se desprende el dado	
14	1.504 Kg	Pass	1	Se desprende el dado	
15	1.818 Kg	Pass	1	Se desprende el dado	
16	1.733 Kg	Pass	1	Se desprende el dado	
17	2.203 Kg	Pass	1	Se desprende el dado	
18	1.930 Kg	Pass	1	Se desprende el dado	
19	1.290 Kg	Fail	2	Se desprende el dado	
20	2.577 Kg	Pass	1	Se desprende el dado	

Figura 5.7. Resultados de prueba de die shear en una muestra de 20 dados

5.7 Calificación de adhesivo en confiabilidad

El proceso de confiabilidad está formado por varias pruebas que son aplicadas a los circuitos integrados en la industria electrónica para determinar su fiabilidad. Las pruebas que forman parte del proceso de confiabilidad consisten en calificar el producto en diferentes condiciones de estrés, para exponer el producto en ambientes extremos como son: calor, frío, humedad y envejecimiento. Con estas pruebas se asegura el funcionamiento del producto; ya que como se mencionó al inicio de la propuesta del proyecto, los productos son para diferentes aplicaciones en todo el mundo donde las condiciones ambientales varían. Algunas de las

evaluaciones que conforman el proceso de confiabilidad están basadas en el estándar JEDEC, y algunas de ellas son modificadas con base a los requerimientos de los clientes, para que sus productos sean más competitivos al lanzarlos al mercado. A continuación, en la Figura 5.8 se muestra el flujo del proceso de confiabilidad de una empresa de semiconductores, donde se llevó a cabo la calificación del adhesivo epóxico microencapsulado a temperatura ambiente.

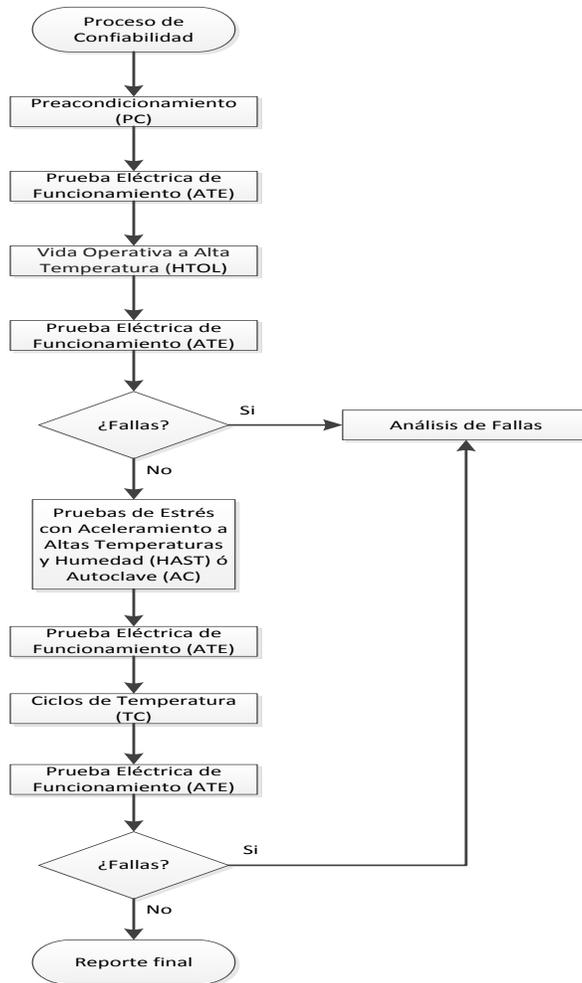


Figura 5.8. Flujo del proceso de Confiabilidad

A continuación, se describe en que consiste cada una de las 5 pruebas que conforman el proceso de confiabilidad:

1. Preacondicionamiento (PC): Está basado en el estándar JEDEC: JESD22A113. Esta prueba consiste en someter los circuitos integrados a hornear durante un tiempo predeterminado, posterior a este proceso los circuitos integrados son colocados en una cámara de humedad a cierta temperatura y humedad relativa; finalmente se realiza el proceso de reflujo para retirar la humedad que pudiera haber quedado del proceso anterior.

Se realiza el proceso de horneado en un equipo, por un lapso de 24 horas a 125°C.

Posteriormente, los circuitos integrados son introducidos a una cámara de humedad por 192 horas a 30° C y una humedad relativa (HR) de 60% específicamente para el producto ensamblado con el adhesivo epóxico microencapsulado a temperatura ambiente, pero existen diferentes programas y pueden variar dependiendo el producto.

El siguiente proceso es colocar los circuitos integrados en un horno de reflujo a 260°C, el cual consiste en ofrecer una atmósfera con una temperatura homogénea que permita que la pasta de soldadura depositada se fusione para permitir la conexión de los componentes a la placa de circuito impreso.

2. Vida Operativa a Alta Temperatura (HTOL): En esta prueba el circuito integrado es elevado a alta temperatura, alta tensión y funcionamiento dinámico durante un período de tiempo predefinido. El circuito integrado se controla normalmente bajo tensión y se prueba a intervalos intermedios. Esta prueba de esfuerzo se refiere a veces como una "prueba de vida", "prueba de vida del dispositivo" o "extendida quemadura de prueba" y se utiliza para activar los modos de falla potenciales. El objetivo principal de la HTOL es para envejecer el dispositivo de tal manera que un corto experimento permitirá que el tiempo de vida del

circuito impreso que se predijo (por ejemplo, 1,000 horas HTOL deberán predecir un mínimo de "X" años de funcionamiento).

- 3. Pruebas de Estrés con Aceleramiento a Altas Temperaturas y Humedad (HAST):** Está basado en el estándar JEDEC: JESD22-A110. La altamente acelerada temperatura y humedad se realiza con el propósito de evaluar la fiabilidad de los dispositivos en estado sólido empaquetado en ambientes húmedos. Emplea condiciones severas de temperatura, humedad y el sesgo que aceleran la penetración de la humedad a través del material externo de protección (encapsulado o sello).

- 4. Autoclave (AC):** Está basado en el estándar JEDEC: JESD22-A102. Se realiza para evaluar la resistencia a la humedad de los dispositivos de estado sólido empaquetados utilizando condensación de humedad o en ambientes de vapor de humedad saturada. Es una prueba altamente acelerada, que emplea condiciones de presión, humedad y temperatura bajo condiciones de condensación para acelerar la penetración de humedad a través del material de protección externa (encapsulado o sello) o a lo largo de la interfaz entre el material protector externo y los conductores metálicos que pasa a través de él. Esta prueba se utiliza para identificar los mecanismos de falla internos para el paquete y es destructivo.

- 5. Ciclo de Temperatura (TC):** Está basado en el estándar JEDEC: JESD22-A104. Esta prueba se lleva a cabo para determinar la capacidad de los componentes e interconexiones de soldadura para soportar tensiones mecánicas inducidas por alta y baja temperaturas

extremas alternas. Los cambios permanentes en las características eléctricas y / o físicas pueden ser resultado de estos esfuerzos mecánicos.

En la siguiente tabla se enlistan las pruebas de estrés con la duración y condiciones correspondientes a las que fueron sometidas las muestras durante el proceso de confiabilidad:

No.	Prueba de Estrés	Duración	Condiciones
1	Preacondicionamiento (PC)	192 Horas	30°C / 60%HR / 260°C
2	Vida Operativa a Alta Temperatura (HTOL)	1000 Horas	125°C
3	Pruebas de Estrés con Aceleramiento a Altas Temperaturas y Humedad (HAST)	96 Horas	130°C / 85%HR
4	Autoclave (AC)	96 Horas	121°C / 100%HR
5	Ciclos de Temperatura (TC)	500 Ciclos	- 65°C to 150°C

Tabla 5.2. Pruebas de confiabilidad para producto

En la siguiente tabla se muestran los resultados obtenidos en las 5 pruebas de estrés que se llevaron a cabo durante el proceso de confiabilidad:

No.	Prueba	Cantidad	Puntos finales (ATE)	Criterios de Aceptación	Estatus
1	PC (Preacondicionamiento) 260°C (JESD22-A113)	240 piezas x 3 lotes	Secado 125°C 24 Horas Cámara de Humedad 192 Horas 30°C 60%HR Reflujo 260°C ATE prueba eléctrica	0 Fallas / 240	Pasó prueba
2	HTOL (Vida Operativa a Alta Temperatura) Tc = 125 ± 5 °C, (JESD22-A108)	77 piezas x 3 lotes	1000 Horas ATE prueba eléctrica	0 Fallas / 77	Pasó prueba
3	HAST (Aceleramiento a Altas Temperaturas y Humedad) 130°C, 85 %HR (JESD22-A110)	77 piezas x 3 lotes	96 horas ATE prueba eléctrica	0 Fallas / 77	Pasó prueba
4	AC (Autoclave) 121°C (JESD22-A102)	77 piezas x 3 lotes	96 horas ATE prueba eléctrica	0 Fallas / 77	Pasó prueba
5	TC (Ciclos de Temperatura) - 65°C a + 150°C (JESD22-A104)	77 piezas x 3 lotes	500 ciclos ATE prueba eléctrica	0 Fallas / 77	Pasó prueba

Tabla 5.3. Resultados de prueba de confiabilidad

La primera prueba realizada fue de PC en la cual se ingresó una cantidad de 240 piezas de los 3 lotes ensamblados con el adhesivo epóxico microencapsulado a temperatura ambiente, al finalizar se realizó la ATE para verificar su funcionalidad eléctricamente donde no se obtuvieron fallas.

En la prueba de HTOL (Vida operativa a alta temperatura) se ingresó una muestra de 77 piezas en total de los 3 lotes ensamblados con el adhesivo epóxico microencapsulado a temperatura ambiente, la duración de esta prueba fue de 1000 horas en el horno, al finalizar se realizó la ATE para verificar su funcionalidad eléctricamente. Los resultados obtenidos fueron satisfactorios obteniéndose cero fallas de las 77 piezas ingresadas en esta prueba.

La tercera prueba realizada llamada HAST consistió en colocar 77 piezas en una cámara de humedad durante 96 horas, al finalizar se realizó la ATE para verificar su funcionalidad eléctricamente. Los resultados obtenidos fueron satisfactorios obteniéndose cero fallas de las 77 piezas ingresadas en esta prueba.

En la prueba de autoclave se ingresaron 77 piezas de los 3 lotes ensamblados en un equipo que contiene una olla de presión por 96 horas, al finalizar se realizó la prueba ATE para verificar su funcionalidad eléctricamente. Los resultados obtenidos fueron exitosos ya que no resultaron fallas de la prueba realizada.

En la última prueba de ciclos de temperatura consistió en probar 77 piezas en una cámara por 500 ciclos, al finalizar se realizó la prueba ATE para verificar su funcionalidad eléctricamente. Los resultados obtenidos fueron exitosos ya que no resultaron fallas de la prueba realizada.

A pesar de los resultados exitosos obtenidos en las pruebas de estrés del proceso de confiabilidad, para fines de calificación y certificación del producto: adhesivo epóxico microencapsulado a temperatura ambiente, se decidió realizar a una muestra de circuitos integrados el proceso de análisis de fallas para descartar cualquier posibilidad de falla en el producto. El proceso de análisis de falla y los resultados obtenidos en este proceso se presentan a continuación.

Reporte de Análisis de Fallas

El proceso de Análisis de Fallas consiste en determinar cómo o porque falló un dispositivo de circuito integrado. Este proceso siempre se va a iniciar con los análisis no destructivos para tratar de aislar el problema manteniendo la integridad de la muestra (producto) y después se continuará con los análisis destructivos para exponer la estructura interna y verificar el mecanismo de falla. Este proceso consiste en una serie de pasos como se muestran en el siguiente flujo:

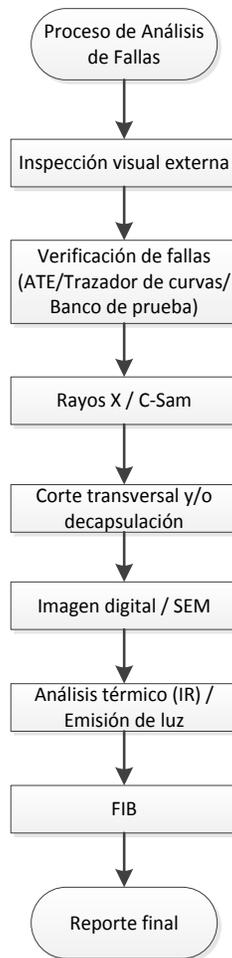


Figura 5.9. Flujo del proceso de Análisis de Fallas

El primer paso realizado para el análisis de fallas de los circuitos integrados ensamblados con el adhesivo epóxico microencapsulado a temperatura ambiente, fue realizar una inspección visual externa bajo un microscopio óptico para encontrar cualquier anomalía en el dispositivo como: información incorrecta en el marcado, contaminación, corrosión, fracturas, grietas y despostilladuras, entre otras. Posteriormente, si las muestras presentan alguna anomalía externa se prosigue a verificar y caracterizar el modo de falla con la ayuda de cualquiera de los siguientes 3 análisis (en el caso de las muestras inspeccionadas de nuestro producto no se presentó anomalía

alguna en los dispositivos; sin embargo, se procedió a aplicar la prueba con el trazador de curvas para descartar cualquier modo de falla):

1. Equipo automatizado de prueba ATE: Se utiliza para probar en forma automática las características eléctricas generales y el comportamiento de los dispositivos.
2. Trazador de curvas: Ayuda a identificar si alguna terminal del dispositivo presenta un corto, exceso de corriente, circuito abierto o algún otro comportamiento anormal de corriente-voltaje.

El trazador de curvas (Figura 5.10) es un equipo electrónico de prueba especializado utilizado para analizar las características eléctricas de dispositivos semiconductores como diodos, transistores y tiristores. Este equipo contiene fuentes de voltaje y de corriente que pueden ser utilizadas para estimular eléctricamente el dispositivo bajo análisis.



Figura 5.10. Trazador de curvas

3. Banco de prueba: Se configura el banco de prueba para evaluar en forma manual cada parámetro de interés mediante la excitación eléctrica de la muestra y midiendo sus

respuestas. Con esta prueba además de caracterizar la falla, se asegura que las muestras no hayan fallado debido a algún problema de contacto cuando se probaron en ATE.

El banco de prueba es una estación utilizada para adquirir señales y mediciones de los nodos internos de un dispositivo semiconductor (Figura 5.11). La estación utiliza manipuladores los cuales permiten el posicionamiento preciso de agujas delgadas en la superficie de un dispositivo semiconductor. Si el dispositivo está siendo eléctricamente estimulado, la señal es adquirida por el equipo mecánico y es desplegada en algún equipo de medición como trazador de curvas u osciloscopio.

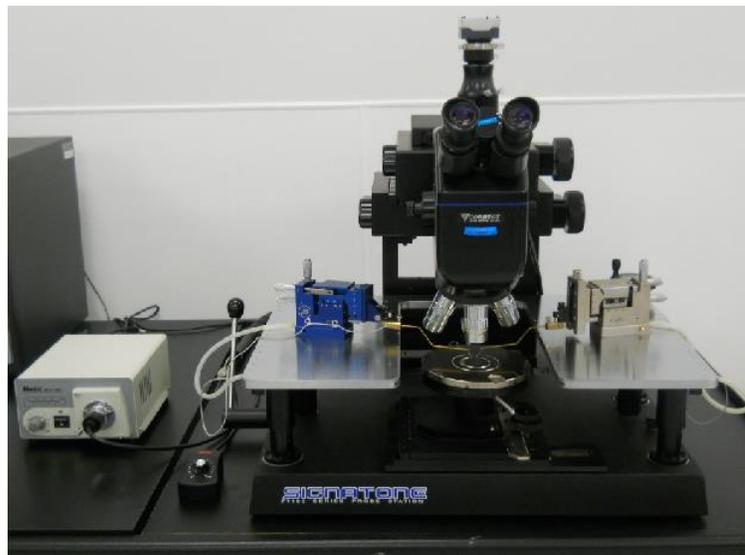
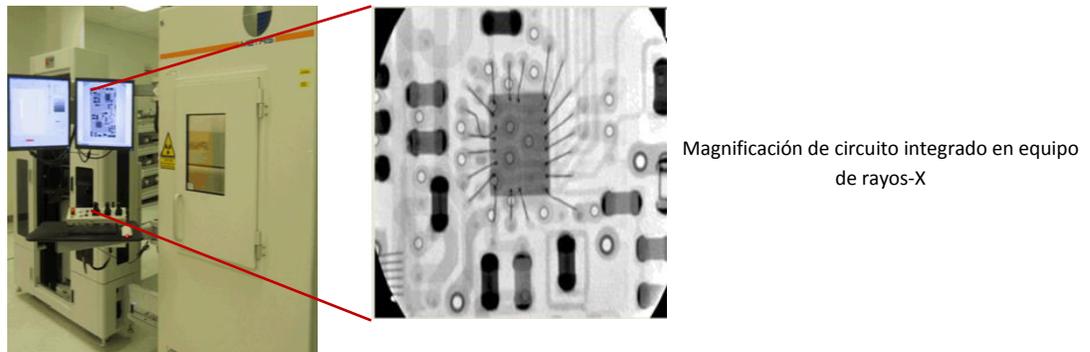


Figura 5.11. Banco de prueba

Como se menciona anteriormente para analizar las muestras fue utilizado el trazador de curvas y posteriormente fueron verificadas por medio de análisis de rayos-X para descartar problemas internos de ensamble como alambres desprendidos, problemas relacionados con

soldadura (pasta especial utilizada para montar los componentes en el tablero), falta de alambres, falta de dados o falta de componentes. En la Figura 5.12, se muestra el equipo de rayos-X, así como la magnificación de un circuito integrado donde se observan los dados del circuito integrado, componentes (resistores, capacitores, resistencias y filtros) y alambres de oro.



Magnificación de circuito integrado en equipo de rayos-X

Figura 5.12. Equipo de Rayos-X

Después de la prueba de rayos-X se realiza el análisis C-Sam para descartar que las muestras presenten delaminación en alguna de sus interfases, fracturas y áreas huecas. El equipo C-Sam como se muestra en la Figura 5.13, es un dispositivo que utiliza el sonido para explorar las propiedades de un objeto bajo investigación. Es generalmente diseñado para generar una imagen, mediante ondas de sonido, que pueden proporcionar datos detallados sobre el interior de algo que se está estudiando, en este caso el circuito integrado.

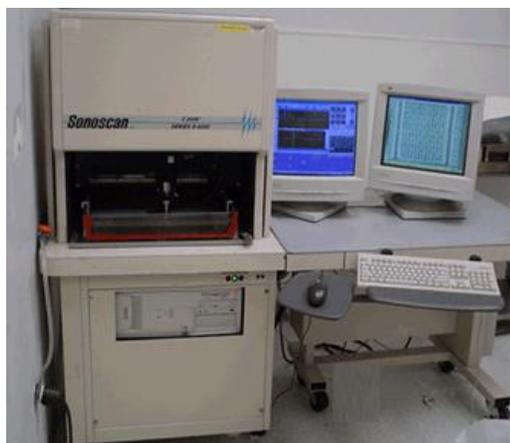


Figura 5.13. Equipo C-Sam

Si el mecanismo de falla se ha encontrado se procede a exponerlo con un corte transversal o con decapsulación láser. El cual consiste en exponer la parte interior del circuito electrónico retirando el compuesto de epóxico que lo recubre. Una vez que se ha expuesto el circuito integrado se toma Imagen Digital o SEM (Scanning Electron Microscopy) según sea requerido para analizarlo, el equipo utilizado se muestra en la Figura 5.14.



Figura 5.14. Microscopio Electrónico SEM

Posteriormente, a la toma de imagen digital, se procede con el análisis térmico siempre y cuando el trazador de curvas haya indicado altas diferencias entre las características de corriente-

voltaje. Cuando se detecta un flujo alto de corriente puede significar la existencia de corto el cual emitirá calor y será observado con el equipo de análisis térmico mediante unos lentes infrarrojos. En el caso de las muestras analizadas, no se detectó algún flujo de corriente por lo cual no fue necesario aplicar el análisis térmico. Por último, si se detecta algún área de interés con estos análisis se somete la pieza a un corte FIB (Focused Ion Beam), el cual consiste en realizar un corte al dispositivo donde quiera analizarse.

El flujo de la figura 5.9 anteriormente descrito, se aplicó a una muestra de 10 dispositivos del total de los diferentes lotes ensamblados donde se utilizó el adhesivo epóxico microencapsulado a temperatura ambiente. A continuación, se muestran los resultados obtenidos en el proceso de análisis de fallas.

Como primer paso se realizó la inspección visual externa de los dispositivos bajo un microscopio para descartar cualquier daño que pudieran tener como grieta, despostillamiento u otro daño físico.

En las siguientes imágenes se muestran 5 de los 10 dispositivos que fueron inspeccionados bajo un microscopio y en las cuales no se encontraron daños físicos:

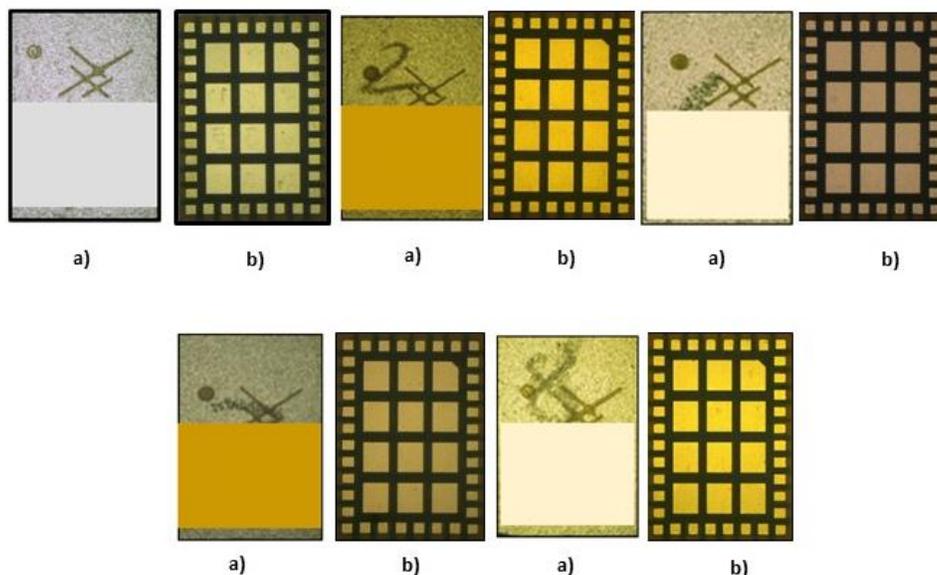


Figura 5.15. Muestras inspeccionadas visualmente bajo microscopio. a) Parte frontal del dispositivo y b) Parte posterior del dispositivo Microscopio Electrónico SEM

En las imágenes de la figura 5.15, se aprecia en la parte frontal del dispositivo a), el logo de la empresa donde se realizó la prueba de calificación y certificación del producto: adhesivo epóxico microencapsulado a temperatura ambiente. El número de producto, seguido del número de identificación del lote y finalmente el número de la semana en el que se ensambló el producto, sin embargo, por motivos de confidencialidad no es posible mostrar dicha información.

Al finalizar con la inspección visual de los 10 dispositivos no se encontró ningún dispositivo con algún daño, por lo cual se procedió a realizar el análisis con el trazador de curvas el cual ayuda a identificar si alguna terminal del dispositivo presenta un corto, exceso de corriente, circuito abierto o algún otro comportamiento anormal de corriente-voltaje.

A continuación, se muestran los resultados obtenidos del análisis con el trazador de curvas de las 5 muestras anteriores:

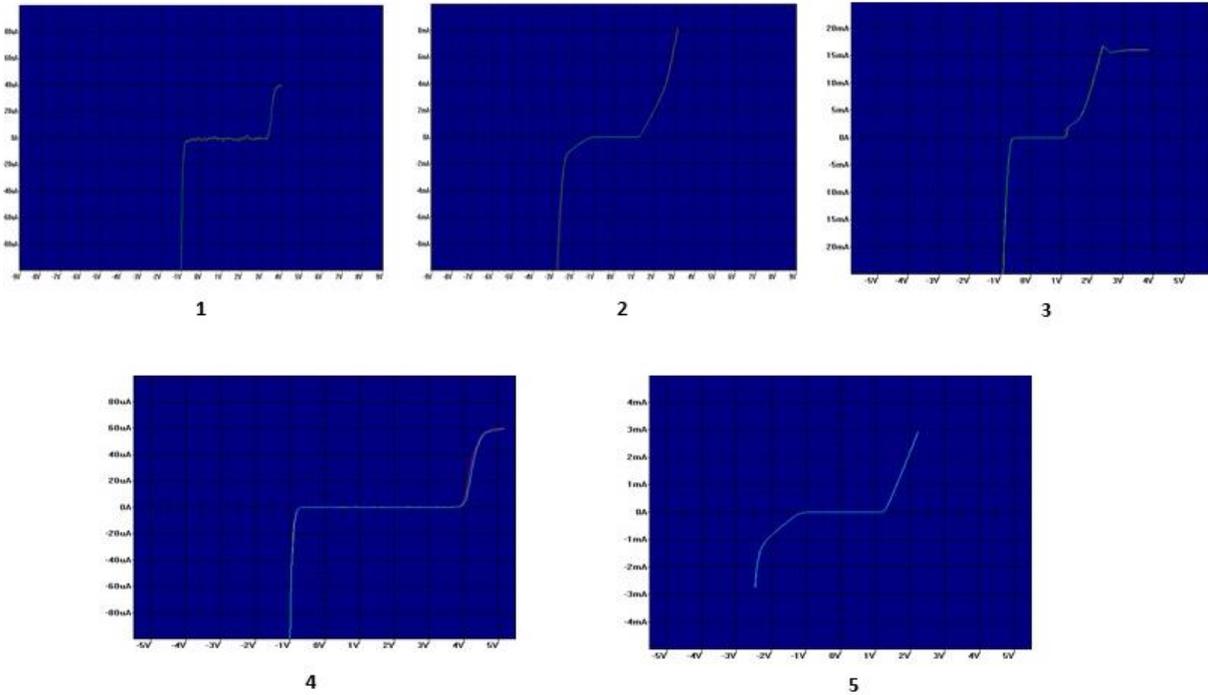


Figura 5.16. Resultados de las lecturas (línea roja) de las muestras tienen un comportamiento similar de la referencia (línea azul)

En las imágenes 1, 2, 3, 4 y 5 se aprecia que la línea roja y azul tiene un comportamiento muy similar, lo cual quiere decir que no presenta un corto, exceso de corriente, circuito abierto o algún otro comportamiento anormal de corriente-voltaje.

Posteriormente se realizó rayos-X a las 10 muestras de las cuales a continuación se muestran 5 imágenes de rayos-X y no se visualizó algún daño en los alambres o dados:

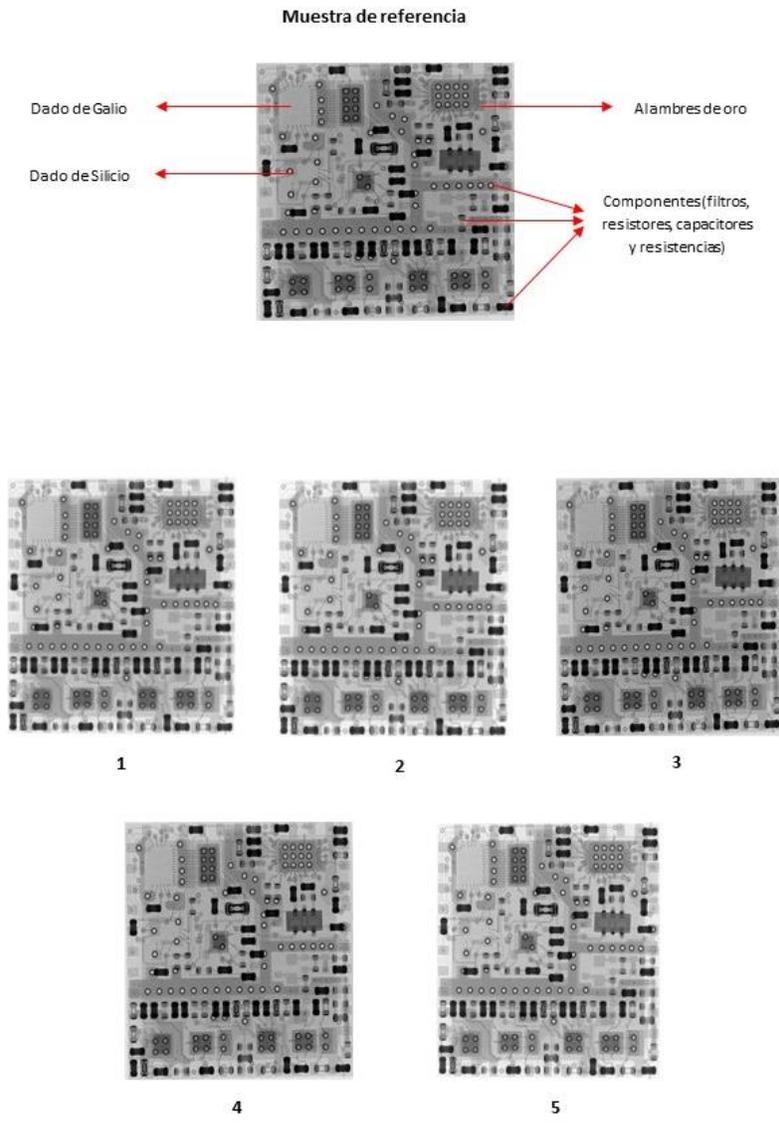


Figura 5.17. Imágenes de 5 muestras analizadas en rayos-X.

En la figura 5.17, se puede observar la muestra de referencia de un circuito integrado del número de producto que se está analizando, donde las 10 muestras que fueron analizadas en rayos-X resultaron tener el mismo mapa del circuito integrado, es decir los alambres, dados y componentes en las mismas posiciones, sin tener algún daño físico.

Posterior al análisis de rayos-X, se procedió a realizar el proceso de decapsulación a dos piezas de las muestras anteriores analizadas en rayos-X las cuales son muestra 1 y 2. La decapsulación consistió en remover el plástico del circuito integrado que cubre toda la circuitería para exponer el interior del circuito. A pesar de no haber obtenido alguna muestra con una falla física o mecánica, se procedió a realizar esta prueba para mostrar cómo está integrado el circuito.

En la figura 5.18, se observa una muestra de referencia de un circuito integrado del número de producto que se está analizando, haciendo la comparación con las muestras 1 y 2, las cuales contienen los mismos elementos de la muestra de referencia, no mostrando anomalía.

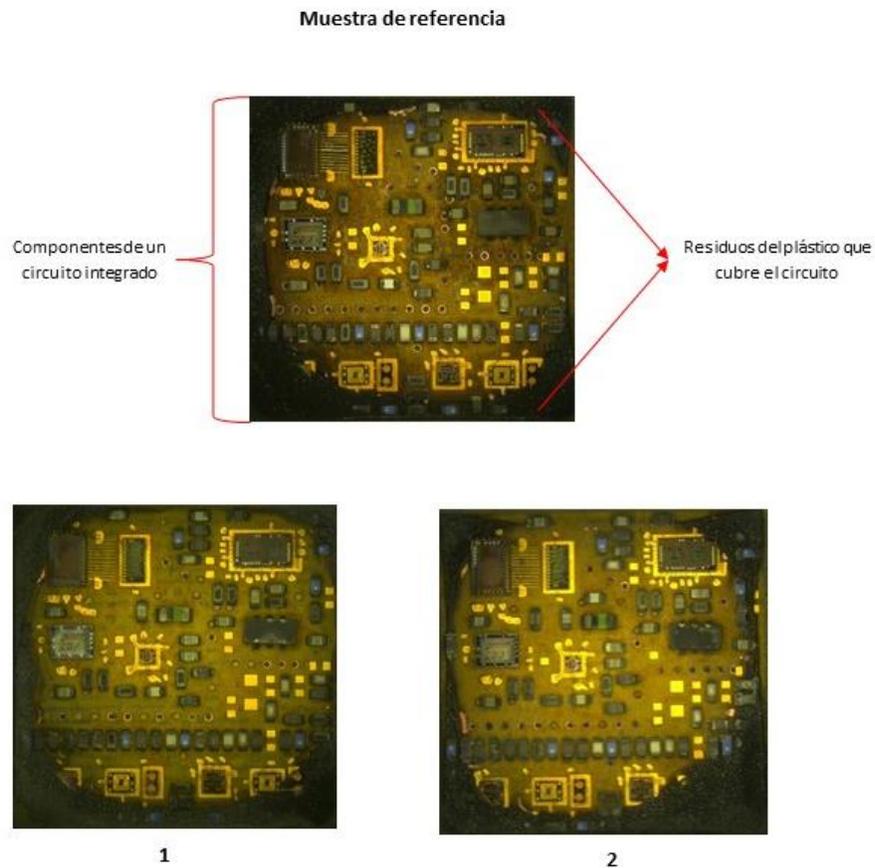


Figura 5.18. 1 y 2 muestras de circuitos integrados decapsulados

6. CONCLUSIONES

A lo largo del desarrollo de esta investigación, se ha demostrado que es complicado encontrar insumos con calidad y a bajo costo en la cadena de suministro en este caso para el proceso de ensamble de los microcircuitos semiconductores. Muchos de los proveedores de estas clases de materiales son únicos, por lo tanto, el tiempo y costo juegan un papel importante. Sin embargo, gracias al equipo de trabajo conformado por investigadores de instituciones de educación superior y personal de la industria donde se llevó a cabo la calificación el adhesivo conductivo, fue posible concluir las pruebas necesarias para la evaluación en campo, obteniendo resultados satisfactorios, y pudiendo considerar en los nuevos productos el adhesivo conductivo con microcápsulas. El presente trabajo demuestra que una empresa que cuente con la infraestructura y requerimientos de manufactura en semiconductores podría aplicar este importante y novedoso polímero lo cual se considera en un futuro incluirlo a la gama de productos de una empresa.

Cabe mencionar que gracias al apoyo de un fondo por parte del programa Conacyt, fue posible obtener una línea prototipo a nivel laboratorio para el desarrollo del adhesivo conductivo.

REFERENCIAS BIBLIOGRÁFICAS

Prasad Ray P.. (1989). Types of Surface Mounting. En “Surface Mount Technology” (NA). NA: Springer.

Alam M. O. and Bailey C. . (2011). Introduction to adhesives joining technology for electronics. En “Advanced Adhesives in Electronics” (Pp1-6). Cambridge: Woodhead publishing.

Jin Y., Wang Z. & Cheng J.. (2011). Reliability Qualification and Analysis. En “Introduction to Microsystem Package Technology” (Pp187-190). Boca Raton: Science Press.

Licari James J. & Swanson Dale W.. (2011). Introduction. En “Adhesives Technology for Electronic Applications” (Pp8-9). Oxford: Elsevier Inc.

Lu Daniel & Wong C.P.. (2009). Die attach adhesives and films. En “Materials for Advanced Packaging” (Pp474-477). Switzerland: Springer.

Quadt Daniel. (2004). An Application in the Semiconductor Industry. En “Lot-Sizing and Scheduling for Flexible Flow Lines” (Pp195-196). New York: Springer.

Tehranipoor M., Guin U. & Forte D.. (2015). Electrical Tests for Counterfeit Detection. En “Counterfeit Integrated Circuits” (Pp95-97). Switzerlad: Springer.

Lyons A.& Sujan G.. (2015 noviembre 30). Electronic Packaging: Conductive Adhesives. ELSEVIER, 15. 2018 julio 06, de ScienceDirect Base de datos.

Elshabini A., F. Barlow & P.J. Wang. (2017 abril 17). Electronic Packaging: Semiconductor Packages. ELSEVIER, 12. 2018 julio 10, de ScienceDirect Base de datos.

Navarro, L., Perpiñà, X., Vellvehi, M.& Jordà, X.. (2012). Ingeniería mecánica, tecnología y desarrollo. SciElo, 4, 97-102. 2018 octubre 26, de SciElo Base de datos.

Eitner U., Geipel T., Holtschke S.-N. & Tranzitz M. . (Abril 2012). Characterization of electrically conductive adhesives . ELSEVIER, 27, 676-679. 2018 agosto 31, de ScienceDirect Base de datos.

Poplavko Y.. (2019 enero 11). Semiconductors. ELSEVIER, 409-508. 2019 enero 18, de ScienceDirect Base de datos.

Ligas de internet:

Consejo Nacionl de Ciencia y Tecnología.. (2014). Fichas públicas de resultados. 2014, de CONAYT Sitio web: <https://www.conacyt.gob.mx/index.php/el-conacyt/convocatorias-y-resultadosconacyt/convocatorias-fondos-sectoriales-constituidos/convocatoria-se-conacyt-innovacion-tecnologica/fichas-publicas/fichas-publicas-de-resultados-2013>

<https://www.indautor.gob.mx/>

ANEXOS

Anexo 1. Evidencia de apoyo obtenido a través del Fondo FIT de CONACYT para el desarrollo de las pruebas del adhesivo epóxico microencapsulado a temperatura ambiente

Título del proyecto : “Pruebas Finales de Prototipo Funcional Desarrollando un Adhesivo Epoxicos Microencapsulado a Temperatura Ambiente para la Fabricación de Microcircuitos Electrónicos”

Nombre de la empresa : “CIMA de B.C. S. A de C. V.”

Resumen del proyecto : El desarrollo del proyecto consistió en la formulación y desarrollo de un adhesivo epóxico a temperatura ambiente para el ensamble de microcircuitos semiconductores, ya que los epóxicos existentes en el mercado los cuales son importados de E.U. presentan problemas de calidad y requieren procesos de almacenaje y logística costosos.

Resultados obtenidos: Se logró el objetivo esperado el cual fue el desarrollo de un epóxico a temperatura ambiente en base a una necesidad de una empresa internacional ubicada en la ciudad, para el cual se involucró un grupo de investigadores de Universidades a nivel Nacional obteniendo resultados satisfactorios en las pruebas de manufacturabilidad y calificación del adhesivo epóxico.

Impactos resultado del proyecto : Se detonó un nuevo producto para la adherencia de microcircuitos reduciendo desperdicios y costos e incrementando el desempeño del producto y la eficiencia de los procesos productivos de una empresa en semiconductores y así mismo se visualizó en un futuro cercano poder impactar en los sectores de fabricación de paneles solares y la fabricación de materiales compuestos para el sector aeroespacial.



Monto otorgado: \$ 3,448,100.00

Costo total del proyecto: \$ 5,046,000.00

Clave: ECO-2013-C01-211905

Entidad federativa: Baja California

Tamaño de la empresa: Micro

Sector: Servicios profesionales, científicos y técnicos

VERSIÓN PÚBLICA AUTORIZADA POR LA EMPRESA

1 de 2

Indicadores de Impacto:

- ◆ Mercado: Nacional Exportación
- ◆ Ventas derivadas del proyecto: 0
- ◆ Ventas estimadas de la empresa: 3.5M de pesos
- ◆ Patentes derivadas del proyecto : 1 en proceso
- ◆ Empleos generados: 1 Totales 1 Actuales
- ◆ Instituciones con las que tiene vinculación: Universidad Autónoma de Baja California

Principales competidores:

- Henkel
- Sumitomo

Ventajas competitivas/comparativas:

- No requiere almacenaje especial y ambientación para ponerse en uso
- No tiene fecha de expiración
- Precio competitivo vs competidores

Enfoque principal del proyecto:

- Nuevo producto/ Servicio
- Sustitución de importaciones
- Competitividad
- Nuevos Negocios



Laboratorio donde se formuló el epóxico prototipo

Adhesivo epóxico microencapsulado a temperatura ambiente



VERSIÓN PÚBLICA AUTORIZADA POR LA EMPRESA

2 de 2

Anexo 2. Registro del Modelo de Sustentabilidad Industrial basado en Ciencia, Tecnología e Innovación, con Impulso al Ecosistema CTS+I para el Desarrollo Económico en Países Emergentes ante el Registro Público del Derecho de Autor

Uno de los resultados obtenidos de la implementación de este modelo de sustentabilidad fue el desarrollo del epóxico microencapsulado a temperatura ambiente, donde se vieron involucradas instituciones de educación superior, la industria y gobierno como apoyo para desarrollo de nuevos productos.

CERTIFICADO

Registro Público del Derecho de Autor

Para los efectos de los artículos 13, 162, 163 fracción I, 164 fracción I, 168, 169, 209 fracción III y demás relativos de la Ley Federal del Derecho de Autor, se hace constar que la **OBRA** cuyas especificaciones aparecen a continuación, ha quedado inscrita en el Registro Público del Derecho de Autor, con los siguientes datos:

AUTORES:	ARAUJO GONZALEZ IVONNE LIZETH IBARRA WILEY ROBERTO LUIS OLIVEROS RUIZA MARIA AMPARO VALDEZ SALAS BENJAMIN
TITULO:	MODELO DE SUSTENTABILIDAD INDUSTRIAL BASADO EN CIENCIA, TECNOLOGIA E INNOVACION, CON IMPULSO AL ECOSISTEMA CTS+I PARA EL DESARROLLO ECONOMICO EN PAISES EMERGENTES
RAMA:	LITERARIA
TITULARES:	ARAUJO GONZALEZ IVONNE LIZETH IBARRA WILEY ROBERTO LUIS OLIVEROS RUIZA MARIA AMPARO VALDEZ SALAS BENJAMIN

Con fundamento en lo establecido por el artículo 3° de la Ley Federal del Derecho de Autor, el presente certificado ampara única y exclusivamente la obra original literaria.

Con fundamento en lo establecido por el artículo 14 fracción I de la Ley Federal del Derecho de Autor, el presente certificado no ampara: las ideas en sí mismas, las fórmulas, soluciones, conceptos, métodos, sistemas, principios, descubrimientos, procesos e invenciones de cualquier tipo.

Con fundamento en lo establecido por el artículo 168 de la Ley Federal del Derecho de Autor, las inscripciones en el registro establecen la presunción de ser ciertos los hechos y actos que en ellas consten, salvo prueba en contrario. Toda inscripción deja a salvo los derechos de terceros. Si surge controversia, los efectos de la inscripción quedarán suspendidos en tanto se pronuncie resolución firme por autoridad competente.

Con fundamento en los artículos 2, 208, 209 fracción III y 211 de la Ley Federal del Derecho de Autor; artículos 64, 103 fracción IV y 104 del Reglamento de la Ley Federal del Derecho de Autor; artículos 1, 3 fracción I, 4, 8 fracción I y 9 del Reglamento Interior del Instituto Nacional del Derecho de Autor, se expide el presente certificado.

Número de Registro: 03-2016-072711274600-01

México D.F., a 1 de agosto de 2016

EL DIRECTOR DEL REGISTRO PÚBLICO DEL DERECHO DE AUTOR

JESUS PARETS GOMEZ



SECRETARÍA DE CULTURA
INSTITUTO NACIONAL DEL
DERECHO DE AUTOR
DIRECCIÓN DEL REGISTRO
PÚBLICO
DEL DERECHO DE AUTOR



CULTURA
SECRETARÍA DE CULTURA





INDALTOR
Instituto Nacional del Derecho de Autor