

Cámara para la Visión Nocturna Basada en un EMCCD

TESIS

que presenta para obtener el Título de
Ingeniero en Electrónica

JAIME ADRIÁN SÁNCHEZ DÍAZ



Facultad de Ingeniería Ensenada
Universidad Autónoma de Baja California
Mayo de 2007



UNIVERSIDAD AUTÓNOMA DE BAJA CALIFORNIA
FACULTAD DE INGENIERÍA ENSENADA

Cámara para la Visión Nocturna Basada en un EMCCD

Tesis profesional que como requisito
parcial para obtener el título de

INGENIERO EN ELECTRÓNICA

presenta:

JAIME ADRIÁN SÁNCHEZ DÍAZ

Aprobado por:



Dr. Raúl Michel Murillo
Presidente del Jurado



M.C. Everardo Lizunza González
Sinodal



Dr. Miguel Enrique Martínez Rosas
Secretario

Dedicatoria

a mis padres

Agradecimientos

Quisiera agradecer a mi director de tesis, Dr. Raúl Michel Murillo, del Instituto de Astronomía de la UNAM, por su apoyo y guía durante la escritura y culminación de esta Tesis.

A CONACYT, por haberme otorgado una beca de tesis licenciatura, en el proyecto SEMAR-CONACYT MARINA-2004-C03-5.

Los ingenieros encargados de la mayor parte del diseño siempre se mostraron dispuestos a enseñarme cómo. Entonces por eso, estoy en deuda con mis colaboradores: Dr. Salvador Sazueta Rubio, M.I. Fernando Quirós Parra, M.I. Enrique Colorado Ortiz, y el Ing. Francisco Murillo Bracamontes.

A mi novia, la Srta. Ma. Trinidad Tapia Peralta, por su apoyo moral y por soportarme.

A mis padres, por todo su apoyo que han dado durante toda mi vida, pero en especial les agradezco por haberme dejado la mejor herencia posible, una educación.

Gracias.

Resumen

Este reporte de tesis trata acerca de un proyecto de desarrollo de cámara para la visión nocturna basada en un EMCCD. Para eso, es necesario un breve repaso de la teoría detrás del funcionamiento de los CCDs, incluyendo las bandas de energía de semiconductores, el efecto fotoeléctrico y el capacitor MOS, siendo este último el componente básico de un CCD. También se hace un pequeño análisis de las tecnologías de CCD disponibles, para poder utilizar el dispositivo más adecuado a nuestra aplicación. Se describe por medio de diagramas a bloques el diseño del controlador de la cámara realizado en el proyecto, el cual tiene la característica de poder ser aplicado en cualquier EMCCD sin importar el fabricante.

Resumen aprobado por:



Dr. Raúl Michel Murillo

Director de tesis

Lista de términos

- *BCCD Buried Channel Charge Coupled Device*. Dispositivo acoplado por carga con canal enterrado.
- *CCD Charge Coupled Device*. Dispositivo acoplado por carga.
- *EBCCD Electron Bombarded Charge Coupled Device*. Dispositivo acoplado por carga bombardeado por electrones.
- *EMCCD Electron Multiplying Charge Coupled Device*. Dispositivo acoplado por carga multiplicador de electrones.
- *FPGA Field Programmable Gate Array*. Arreglo de compuertas lógicas reprogramable.
- *ICCD Intensified Charge Coupled Device*. Dispositivo acoplado por carga intensificado.
- *MOS Metal Oxide Semiconductor*. Semiconductor de Óxido de Metal.
- *PC Personal Computer*. Computadora personal.
- *SCCD Surface Channel Charge Coupled Device*. Dispositivo acoplado por carga con canal en superficie.

Índice general

Indice de figuras	III
1. Introducción	1
1.1. Objetivos	3
1.2. Motivación	3
1.3. Plan de la Tesis	4
I Marco Teórico	5
2. Principios de funcionamiento de los CCDs	6
2.1. Bandas de energía de los materiales	6
2.1.1. Conductor	7
2.1.2. Dieléctrico	7
2.1.3. Semiconductor	8
2.2. Efecto fotoeléctrico.	9
2.3. Condensador MOS	11
2.4. Los pixeles	13
2.5. Mecanismo de transferencia de cargas	13
2.6. Etapa de salida	16
3. Principales tecnologías de CCDs	20
3.1. Canal enterrado y canal en superficie	20
3.2. Arquitectura	21
3.2.1. CCDs de cuadro completo (Full Frame CCDs)	21
3.2.2. CCDs de transferencia por cuadro (Frame Transfer CCDs)	23
3.2.3. CCDs de transferencia entrelazada (Interline Transfer CCDs)	23

3.3.	Iluminados por enfrente e iluminados por detrás	24
3.3.1.	CCDs iluminados por enfrente (Frontside CCDs)	24
3.3.2.	CCDs iluminados por detrás (Backside CCDs)	24
3.4.	CCDs para condiciones de baja iluminación	26
3.4.1.	ICCDs	26
3.4.2.	EBCCDs	29
3.4.3.	EMCCDs	32
4.	Aplicaciones de los EMCCDs	36
4.1.	Microscopía en 4 y 5 dimensiones	37
4.2.	Espectroscopía Raman	39
4.3.	Rayos X	41
4.4.	Astronomía	42
II	Metodología	47
5.	La electrónica de la cámara	48
5.1.	Estructura funcional de la Cámara	48
5.2.	Tarjeta adaptadora de Gumstix	49
5.3.	Tarjeta secuenciadora	51
5.3.1.	Principales circuitos integrados	51
5.4.	Tarjeta de fases	55
5.4.1.	Principales circuitos integrados	56
5.5.	Tarjeta de alto voltaje	58
5.5.1.	Principales circuitos integrados	59
5.6.	Tarjeta de fuentes ajustables	60
5.7.	Tarjeta del convertidor A/D	61
5.7.1.	Principales circuitos integrados	62
5.8.	Tarjeta del CCD	64
III	Conclusiones y Apéndices	65
6.	Conclusiones y Resultados	66

Bibliografía

68

Apéndices

70

Índice de figuras

2.1. Estructura de bandas de energía en un material conductor	8
2.2. Estructura de bandas de energía en un material dieléctrico	8
2.3. Estructura de bandas de energía en un semiconductor	9
2.4. Efecto fotoeléctrico	10
2.5. Estructura física de un condensador MOS.	11
2.6. Acoplamiento capacitivo de dos pozos de potencial en registros adyacentes. .	14
2.7. Proceso de transferencia en un CCD de 3 fases.	15
2.8. Transferencia de carga en un CCD	16
2.9. Diagrama esquemático de la etapa de salida de un CCD típico.	17
3.1. Comparación de la estructura de los SCCDs contra los BCCDs.	21
3.2. Diferentes arquitecturas usadas en los CCDs.	22
3.3. Frontside CCD vs. Backside CCD	25
3.4. Un tubo de tercera generación	28
3.5. Estructura física de un EBCCD.	30
3.6. Registro de multiplicación de electrones.	32
3.7. Ionización por impacto	34
4.1. Funcionamiento de un microscopio confocal	38
4.2. Imagen de microscopía en 4D	38
4.3. Esquema de un sistema para espectroscopía Raman	40
4.4. Comparación de métodos de adquisición de rayos X	42
4.5. Imagen adquirida por un sistema de detección de rayos X	43
4.6. Esquema de un sistema típico de adquisición de imágenes astronómicas. . . .	44
4.7. Imagen astronómica adquirida con CCD	45
5.1. Diagrama a bloques de la cámara.	49

5.2.	Fotografía de un Gumstix, modelo 400xm	50
5.3.	Diagrama a bloques de la tarjeta de fases	51
5.4.	Diagrama a bloques de la FPGA Xilinx, modelo XC2S300	52
5.5.	Diagrama funcional de una sección del CLB	53
5.6.	Diagrama funcional de una sección del Bloque de Entrada/Salida de la XC2S300E	54
5.7.	Diagrama a bloques de la tarjeta de fases	56
5.8.	Diagrama de conexiones y tabla de verdad del EL7156	57
5.9.	Diagrama de conexiones SI4559	57
5.10.	Diagrama de conexiones y tabla de verdad del HI-201HS	58
5.11.	Diagrama a bloques de la tarjeta de alto voltaje	59
5.12.	Diagrama a bloques del DAC7614	60
5.13.	Diagrama a bloques de la tarjeta de fuentes ajustables	61
5.14.	Diagrama a bloques de la tarjeta del convertidor A/D	62
5.15.	Diagrama a bloques del convertidor A/D ADS5421	63
5.16.	Fotografía de el CCD TC253 de Texas Instruments.	64
1.	Fotografía de la parte de enfrente de la plancha del circuito impreso. De allí fueron cortadas todas las tarjetas usadas en la cámara. La fabricación se encargó a una compañía estadounidense.	70
2.	Fotografía de la parte trasera del circuito impreso usado.	71
3.	Fotografía de la tarjeta del FPGA Xilinx, con sus circuitos integrados de soporte.	71
4.	Fotografía de la tarjeta adaptadora del Gumstix. El Gumstix esta en la parte inferior, mientras que la tarjeta de expansion de Ethernet está arriba.	72
5.	Fotografía de la tarjeta de fases.	73
6.	Fotografía de la tarjeta de la fase de alto voltaje.	73
7.	Fotografía de la tarjeta de las fuentes ajustables.	74
8.	Fotografía de la tarjeta del convertidor analógico digital de 14 bits.	74
9.	Fotografía de la tarjeta del convertidor analógico digital de 16 bits.	75
10.	Poster Presentado en el XXI Congreso Nacional de Astronomía	76

Capítulo 1

Introducción

Con el objetivo de comprender mejor el universo, los astrónomos tratan de tener acceso a telescopios cada vez más grandes e instrumentos cada vez más sensitivos. Gracias a los recientes avances en la óptica, la electrónica, la mecánica y el cómputo, se ha visto un significativo incremento en la cantidad y calidad de observatorios astronómicos profesionales en el mundo. Sin importar qué tan grande sea un telescopio, este será tan bueno como el sensor que aloje en su plano focal. Por mucho tiempo, el ojo humano fue el único sensor utilizado. Después, a finales del siglo XIX vino la placa fotográfica, con la que ya se podían capturar imágenes de objetos muy tenues por medio de tiempos de exposición muy prolongados (de hasta varias horas a la vez). Así se logró aumentar en forma considerable la cantidad de información recibida por los telescopios y registrada por los detectores. La técnica de las placas fotográficas se fue refinando con el tiempo, así como la habilidad para producir espejos y lentes cada vez más grandes y perfectas. Pero hasta las mejores placas fotográficas tienen sus límites, ya que cuando mucho, de 100 fotones que impactan contra la emulsión, sólo 3 ó 4 logran ser registrados.

El CCD (Charge Coupled Device, por sus siglas en inglés) fue inventado en 1969 por

Willard Boyle y George Smith, ambos investigadores de AT&T Bell Laboratories[1]. Su idea original fue crear una memoria analógica basada en la inyección de carga en un registro serial, de manera que pudiera almacenarse información en una estructura semiconductor por medio de paquetes de carga eléctrica. Los inventores siempre estuvieron conscientes que esta memoria también se podría cargar por medio del efecto fotoeléctrico, así que más tarde implementaron arreglos unidimensionales capaces de detectar luz. Las primeras compañías en desarrollar este tipo de sensores fueron Texas Instruments, RCA y Fairchild Semiconductor. Actualmente hay otras compañías que también los fabrican, tales como E2V, Thomson, Philips y Kodak. Los mejores CCDs actuales han logrado eficiencias de detección de luz muy cercanas al 100 % por lo que ahora con un telescopio de 20cm y un CCD es posible captar la misma cantidad de luz que con un telescopio de 1m de diámetro y una placa fotográfica en la década de 1960. La fotografía digital con CCDs fue usada en la astronomía mucho antes de que esta tecnología llegara al público en general y para principios de la década de 1980 ya había desplazado a las placas fotográficas. No sólo los CCDs son mucho más sensibles a la luz que las placas fotográficas, sino que además tienen una respuesta mucho más lineal y predecible, con la ventaja adicional de que las imágenes pueden ser enviadas directamente a una computadora para su análisis inmediato. Los CCDs usados en astronomía son similares a los comerciales, sólo que de mucho mayor calidad y una vez enfriados con nitrógeno líquido, con ruido térmico mucho menor. Actualmente muchos instrumentos astronómicos poseen arreglos de varios CCDs dispuestos en mosaicos que generan imágenes con resolución de decenas de millones de píxeles en total.

1.1. Objetivos

Con base en proyectos anteriores del Instituto de Astronomía [2], se propone hacer una cámara para la visión nocturna basada en un EMCCD. Esta a su vez estará montada en un barco patrulla de la Secretaría de la Marina, así que debe contar con un mecanismo giro-estabilizado para compensar los movimientos de la embarcación en altamar. El control de la cámara y del pedestal y la adquisición de imágenes será llevada a cabo de forma remota con una computadora.

Los detalles del pedestal giro-estabilizado así como de la interfaz gráfica mencionada están fuera del alcance de este reporte de tesis, pero se pueden consultar parcialmente en la figura 10, ubicada en los anexos.

1.2. Motivación

Una rama muy importante de la ingeniería electrónica es la instrumentación, la cual ha permitido el desarrollo de instrumentos para uso científico. En el Departamento de Instrumentación del Instituto de Astronomía de la UNAM (Universidad Nacional Autónoma de México) se está llevando a cabo el proyecto que se describe en este trabajo.

El proyecto de **Desarrollo de Cámara para la Visión Nocturna** es el resultado de una propuesta de desarrollo tecnológico del Dr. Raúl Michel hacia la Secretaría de la Marina ya que dicha institución requiere de cámaras para la visión nocturna para ayudarse en sus tareas de patrullaje de los litorales del país. Uno de los propósitos de este proyecto ha sido el desarrollo de tecnología propia en nuestro país para evitar su importación.

EMCCD(Electron Multiplying CCD) es una tecnología relativamente nueva que ofrece

tener una sensibilidad extraordinaria a la luz y es ideal para aplicaciones de visión nocturna y la observación astronómica. El principal interés del Instituto de Astronomía ha sido el poder contar con una moderna cámara astronómica basada en un EMCCD para el Observatorio Astronómico Nacional en San Pedro Mártir, Baja California.

1.3. Plan de la Tesis

El reporte de tesis está organizado de la siguiente manera:

En el capítulo 2 se presenta el marco teórico de la tesis donde se exponen algunas características generales de los dispositivos acoplados por carga

En el capítulo 3 se hace una revisión completa de las principales tecnologías usadas para la adquisición de imágenes con CCD . Se avanza en un orden cronológico, para finalmente llegar al tipo de CCD usado en la cámara: Un EMCCD adelgazado, iluminado por detrás, con arquitectura de transferencia de cuadro y con canal enterrado.

Los EMCCDs tienen muchas aplicaciones y en el capítulo 4 se analiza también su utilización en aplicaciones como astronomía, espectroscopía Raman, adquisición de imágenes en rayos X y microscopía confocal en 4 y 5 dimensiones.

En el capítulo 5 se presenta la electrónica del controlador del EMCCD, mientras que en el capítulo 6 se exponen las conclusiones de esta Tesis, así como futuras líneas de investigación posibles.

Parte I

Marco Teórico

Capítulo 2

Principios de funcionamiento de los CCDs

2.1. Bandas de energía de los materiales

En cuanto a su capacidad para conducir electricidad, los materiales pueden ser clasificados en tres tipos: aislantes, conductores, y semiconductores. Ejemplos de conductor son casi todos los metales, mientras que entre los aislantes se encuentra el aire, la madera, y el caucho. El tercer tipo de material es el semiconductor. Este último puede ser producido de manera artificial mediante la agregación de impurezas a cristales de silicio o germanio. El comportamiento distinto de estos materiales se debe a las diferencias en su estructura de bandas de energía.

Los estados de energía de los electrones en un átomo pueden ser descritos por medio del número cuántico n , correspondiente al nivel o capa donde se encuentran. Este número está íntimamente relacionado con la energía que posee un electrón, de manera que a mayor número el radio de la órbita del electrón es más grande y el electrón posee mayor energía. Los

electrones sólo pueden saltar entre diferentes estados discretos de energía, moviéndose entre ciertas órbitas bien definidas. Dichos saltos implican una transferencia de energía. Cuando un electrón sube a una capa de orden superior, se requiere de una fuente de energía externa, como puede ser un fotón. Lo contrario pasa cuando un electrón salta a una capa inferior, donde el electrón pierde energía, la cual se libera como un fotón. No todos los saltos son iguales, los saltos entre subcapas implican menores intercambios de energía.

Cuando los átomos se combinan para formar estructuras, las capas y subcapas más externos se van juntando cada vez más, proveyendo un número mayor de niveles de energía disponibles para los electrones. Cuando hay un número grande de átomos en proximidad, los niveles de energía disponibles forman bandas casi continuas por donde los electrones pueden transitar.

2.1.1. Conductor

Bajo la influencia de un campo eléctrico externo, los electrones pueden moverse libremente hacia estados más altos. En la figura 2.1, c), se muestra como no hay banda prohibida, sino que más bien, las bandas de conducción y de valencia se encuentran sobrepuestas.

2.1.2. Dieléctrico

Hay materiales aislantes o dieléctricos, donde no ocurre el traslape mencionado, sin importar cuantos átomos se encuentran en proximidad. En esos materiales, queda un vacío entre la banda de valencia y la de conducción, como se muestra en la figura 2.2. Esto da como resultado que los electrones queden fuertemente atados a los átomos por lo que no se pueden mover libremente por el material.

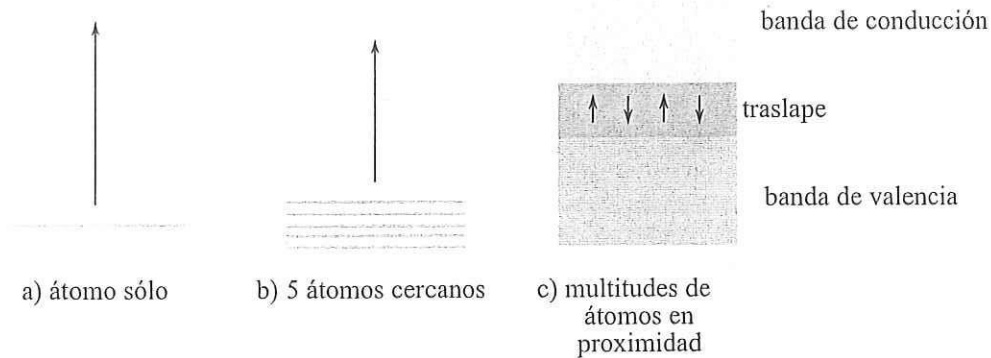


FIGURA 2.1. Estructura de bandas de energía en los conductores. a) Como se encuentran separados los niveles energéticos la banda de valencia y la de conducción en un átomo aislado de un metal. Se requiere de cierta energía para lograr un salto de un nivel a otro. b) A medida que hay más átomos cercanos, las bandas se empiezan a traslapar, en efecto reduciendo la energía requerida para estas transiciones. c) En el caso de un conductor, cuando hay muchos más átomos en proximidad, las bandas se traslapan totalmente, logrando regiones continuas, que facilitan la transferencia de electrones entre bandas. [3]

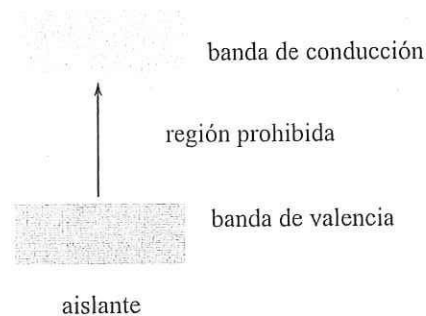


FIGURA 2.2. Estructura de bandas de energía en los dieléctricos. Poseen una región en la que no existen estados cuánticos y esta región presenta una diferencia de potencial relativamente grande, de varios eV de magnitud. Esta gran región prohibida separa la banda de valencia, (llena de electrones), de la banda de conducción (carente de ellos) [3]. Para que haya conducción eléctrica, se requiere que haya suficiente energía para poder trasladar al electrón desde la banda de valencia hacia la de conducción. Esa energía se suministra por medio de un campo eléctrico. En estos materiales el voltaje requerido es demasiado grande, y los electrones no pueden brincar de banda.

2.1.3. Semiconductor

Se dice que un material es semiconductor si éste tiene una región prohibida relativamente pequeña, del orden de ~ 1 eV. El silicio dopado posee una región con un ancho de ~ 1.1 eV y el germanio dopado de ~ 0.8 eV. A temperaturas muy bajas, los semiconductores

se comportan como aislantes. A medida que la temperatura se incrementa, varios de los electrones de la banda de valencia adquieren la suficiente energía térmica para cambiarse a la banda de conducción; por eso los semiconductores son ligeramente conductores a temperatura ambiente pero tienen mucho menos conductividad eléctrica que los conductores.

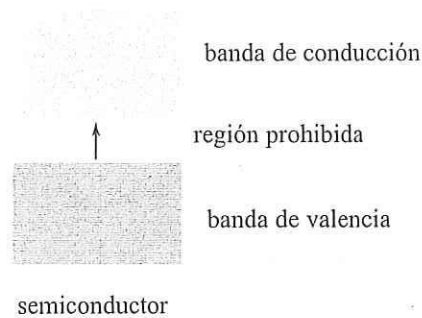


FIGURA 2.3. Estructura de bandas de energía en los semiconductores.

En un cristal semiconductor los electrones ocupan bandas discretas de energía. La banda de energía inferior se llama banda de valencia, y la superior de conducción (ver figura 2.3). Lo que separa a las bandas de valencia y conducción se denomina la región prohibida, porque los electrones no se pueden permanecer allí, sólo pasan al hacer una transición entre bandas. Es el ancho de estas bandas lo que determina que tan móviles serán los electrones al ser sometidos a un campo eléctrico.

2.2. Efecto fotoeléctrico.

Este es un fenómeno que se explota en el funcionamiento de los CCDs. En el estado normal *no excitado* los electrones ocupan la banda de valencia. Al absorber fotones, algunos electrones pueden pasar a la banda de conducción, donde es fácil su manipulación.

La energía requerida para lograr esta transición es de 1.26 eV (a 0° C) para el silicio.

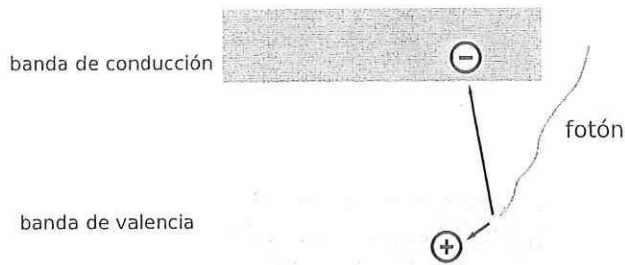


FIGURA 2.4. Efecto fotoeléctrico. Un fotón hace impacto sobre el cristal semiconductor liberando un electrón hacia la banda de conducción y dejando un hueco en la banda de valencia.

Al pasar a la banda de conducción, los electrones libres dejan atrás un hueco el cual se comporta como una carga positiva. Los electrones se pueden mover por la estructura del cristal y recombinarse con los huecos en el cristal siempre y cuando no estén sujetos a un campo eléctrico.

En los CCDs, los fotones inciden sobre el cristal semiconductor (ver figura 2.4), proviendo de una fuente de energía para que se liberen fotoelectrones. No se liberan electrones si la energía de los fotones incidentes es menor a un umbral dado, las partículas incidentes no tienen la suficiente energía para sobrepasar la barrera electrostática presentada por la terminación de la superficie cristalina.

Cada fotón incidente puede crear un par hueco-electrón y entre más fotones incidan en un pixel se obtiene más carga en su condensador. Para esto se requiere que el campo eléctrico sea constante durante la exposición. Esto es análogo al tiempo de exposición fotográfica que aquí se llama tiempo de integración. El carácter lineal de la reacción a un estímulo lumínico y el que el tiempo de integración pueda ser lo suficientemente largo, hacen posible que los CCDs registren flujos de luz extremadamente pequeños.

No sólo el efecto fotoeléctrico puede cargar un CCD, sino que también el calor el cual es

una fuente de ruido muy importante en las cámaras CCD. Para reducir este efecto del calor es necesario mantener el sensor a una temperatura muy baja, lo cual se logra usualmente con ayuda de nitrógeno líquido en botellas criogénicas o con enfriadores de estado sólido tipo peltier.

2.3. Condensador MOS

El principal elemento que conforma un CCD es el condensador MOS (Metal Oxide Semiconductor), lugar donde se almacenan los paquetes de carga generados por el efecto fotoeléctrico.

Un condensador MOS está compuesto de un sustrato dopado de semiconductor tipo P sobre el cual se deposita material de tipo N. Encima viene una capa aislante, sobre la cual se depositan los electrodos o compuertas (ver figura 2.5). El aislante consiste en una capa de dióxido de silicio de varias micras de grueso y el electrodo puede ser de aluminio o de silicio policristalino dopado fuertemente para que se comporte como conductor.

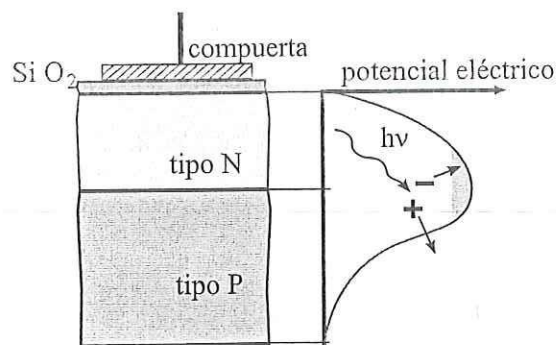


FIGURA 2.5. Estructura física de un condensador MOS. Al incidir en el sustrato un fotón, el electrón liberado es atraído hacia el pozo de potencial mientras el hueco se va al sustrato donde es neutralizado.

Cuando se polariza inversamente la compuerta de un condensador MOS con un voltaje

de alrededor 10 V, los portadores mayoritarios (huecos) presentes en la vecindad de la interfaz SiO_2 y el Si son desplazadas hacia el interior del sustrato creando una zona donde los portadores mayoritarios son escasos llamada zona de agotamiento.

La zona de agotamiento no se encuentra en estado de equilibrio. Con el paso del tiempo, los pares hueco-electrón se generan desde la zona de agotamiento o se mezclan en la frontera de la zona. Con un campo eléctrico estos pares son separados y los electrones se acumulan en la vecindad de dicha interfaz.

Esta concentración de portadores minoritarios de un tipo opuesto a los de la interfaz crea una capa de inversión tal como se muestra en la figura 2.6. La presencia de portadores minoritarios reduce el voltaje de la superficie de V_1 a V_2 , disminuye el grosor de la zona de agotamiento. Dicha figura describe a este fenómeno como si fuera un pozo que se llena de portadores minoritarios. Esta analogía es usada frecuentemente en la literatura y nos permite visualizar un pozo de potencial.

Después de un cierto período de tiempo llamado "tiempo de relajación térmica" se establece un equilibrio entre los electrones en la superficie y los huecos del sustrato. El estado de equilibrio resultante es típicamente alcanzado pocos microsegundos después de polarizar el electrodo. El tiempo de relajación depende del tipo de silicio, el estado de la interfaz y de la temperatura de operación.

El CCD es usado con el condensador MOS en desequilibrio, es decir cuando los electrones producidos por el efecto térmico son escasos. La gran mayoría de los electrones son generados por el efecto fotoeléctrico y no por la corriente de oscuridad. Estos sólo se pueden acumular en un período que es menor que el tiempo de relajación. Estos portadores son almacenados en la interfaz y la capa de inversión es la que produce la información.

Es muy importante que los tiempos de exposición, transferencia y lectura del CCD ocurran en un periodo muy corto comparado con el tiempo de relajación térmica[4]. Mediante el enfriamiento extremo del CCD es posible lograr tiempos de relajación de hasta varias horas.

2.4. Los pixeles

Los pixeles son los sitios donde se encuentran los pozos de potencial que acumulan las cargas generadas por el efecto fotoeléctrico. Constan de dos a cuatro capacitores MOS acoplados entre si, el número específico nos indica en cuantos ciclos de reloj es posible desplazar las cargas de un pixel a otro.

Los condensadores MOS que conforman a los pixeles se encuentran dispuestos en arreglos matriciales con lo que se logra obtener imágenes espacialmente discretas o muestreadas. La resolución espacial está determinada por las dimensiones de los pixeles, que generalmente miden entre 6 y 30 μm . La imagen óptica se convierte en una imagen electrónica almacenada en los condensadores, lista para ser leída secuencialmente.

2.5. Mecanismo de transferencia de cargas

Si se tienen dos condensadores MOS lado a lado con voltajes de compuerta de V_1 y V_2 (ver figura 2.6) y si las compuertas están lo suficientemente alejadas, los pozos de potencial estarán separados por una barrera.

Si la distancia entre compuertas es menor a una micra, esta barrera desaparece y los pozos de potencial se pueden "comunicar". A este efecto se le llama acoplamiento capacitivo y se aprovecha para lograr un mecanismo de transferencia de cargas. Entonces se colocan

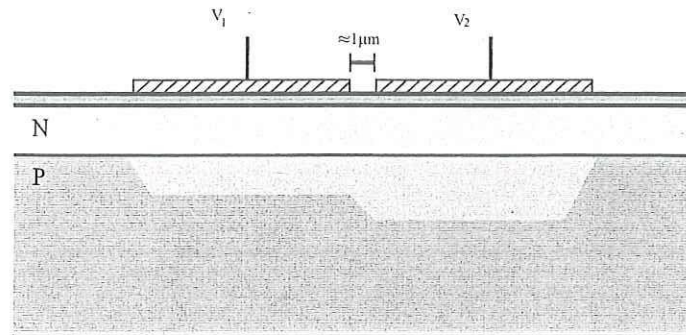


FIGURA 2.6. Acoplamiento capacitivo de los pozos de potencial en registros adyacentes. La zona sombreada simboliza las cargas almacenadas (electrones cuando es un sustrato de tipo P). Así se logra la transferencia de los paquetes de carga, porque los electrones que están bajo la compuerta V_1 se "derraman" hacia el área bajo la compuerta V_2 [5].

las compuertas de tal manera que se logre un acoplamiento entre compuertas vecinas sólo cuando se apliquen ciertos niveles de voltaje. Los voltajes se aplican en forma secuencial y periódica llamadas señales de reloj.

Varios electrodos se pueden disponer de forma periódica y alternada para que los paquetes de carga sean transferidos a lo largo del registro del CCD (ver figura 2.7). A un grupo de electrodos con enlace eléctrico común se le llama fase. Cada fase tiene su propia señal de reloj. Todos los relojes juntos forman una secuencia de reloj que debe ser cuidadosamente escogida para optimizar aspectos como velocidad de transferencia, fases relativas y número de fases enviadas al sensor CCD. Esto depende de cada sensor en particular y sus características pueden ser consultadas en las hojas de datos que provee el fabricante.

Las señales de reloj se aplican simultáneamente a todas las compuertas del arreglo de pixeles. Los registros de tres o de cuatro fases son llamados adireccionales ya que la dirección de transferencia de los paquetes de carga está regida por el orden secuencial de las señales de reloj y no por la estructura de los registros.

Hay tres mecanismos que rigen la transferencia de cargas: (1) la deriva auto-inducida,

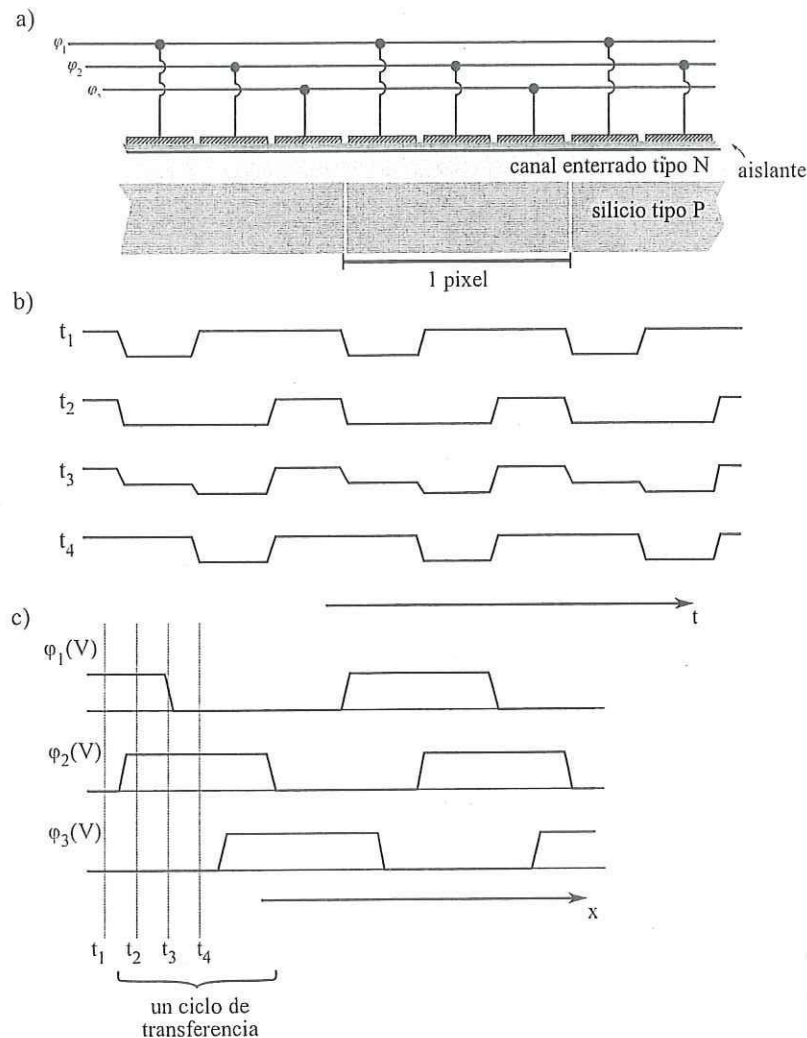


FIGURA 2.7. Ilustración del proceso de transferencia de carga en un CCD de 3 fases. a) Estructura física del arreglo, 3 registros CCD forman un pixel. b) Voltaje aplicado en las diferentes fases c) Potencial en la superficie vs distancia en diferentes instantes. La transferencia de las cargas sucede de izquierda a derecha, con respecto al tiempo. En un periodo completo (de t_1 a t_4) se logra un corrimiento de un tercio de pixel hacia la derecha [4]. Nótese que al menos un electrodo separa dos paquetes consecutivos de cargas, para evitar mezclar la información.

(2) la difusión, y (3) la deriva de campo. Estos mecanismos son responsables de llevar a la carga desde la orilla entrante del electrodo hasta la saliente, lista para ser pasada al registro adyacente.

El resultado se puede ver en la figura 2.8 en donde se ejemplifica la transferencia de los paquetes de carga a través de toda la estructura del CCD. Al aplicar una señal de reloj en

alto a la compuerta φ_1 , se crea un pozo de potencial debajo del electrodo 1 ocasionando que las cargas se acumulen en este electrodo. Al poner el electrodo 1 a bajo y el 2 a alto se transfieren las cargas desde φ_1 a φ_2 , después se hace esta operación entre los electrodos 2 y 3.

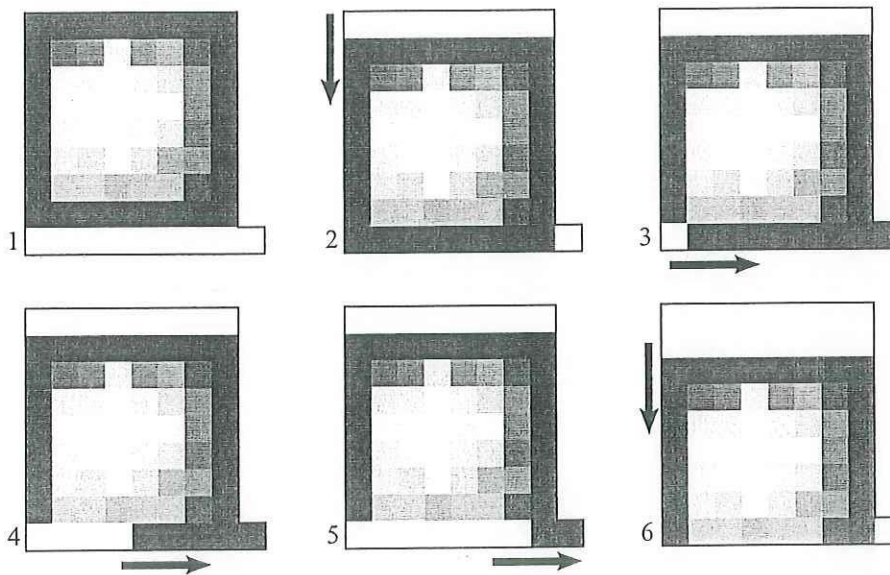


FIGURA 2.8. La transferencia de carga en un CCD. Se muestra la imagen de una "estrella", captada por un arreglo de 8×8 píxeles. Los cuadros más claros son los que contienen mas paquetes de cargas. Primero se hace un corrimiento vertical, con el desplazamiento de todas los renglones simultáneamente hacia abajo; logrando depositar el renglón inferior en el registro de corrimiento. Luego se procede a recorrer las cargas horizontalmente hacia la derecha donde se encuentra el amplificador de salida que sirve para convertir las cargas a voltaje [6]. Cuando se lee el último elemento de ese renglón, se vuelve a hacer un corrimiento vertical, lográndose completar el ciclo.

2.6. Etapa de salida

La función de la etapa de salida de un CCD es convertir los paquetes de carga en voltajes que se puedan medir fácilmente en la terminal de salida del encapsulado del CCD.

Primero se aplica un pulso en el transistor de reinicio para aplicar un voltaje fijo al condensador de salida y precargarlo positivamente. Luego la carga se transfiere al pozo de

suma, mediante la aplicación de un pulso a la terminal SW (ver figura 2.9). Este pulso se mantiene durante varios microsegundos para permitir que la circuitería externa pueda medir este nivel de referencia. Luego, la carga es transferida hacia el nodo de salida, de manera que V_{OUT} baja de acuerdo a la cantidad de cargas presentes en el pixel.

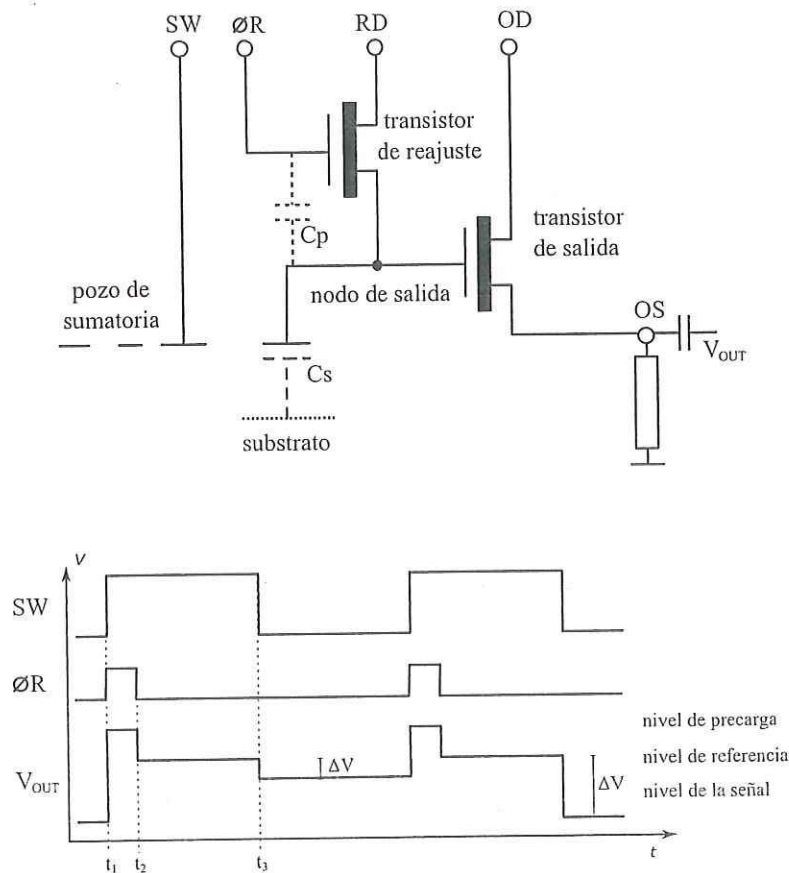


FIGURA 2.9. Diagrama esquemático de la etapa de salida de un CCD típico. En el instante t_1 , una señal ϕR (señal de reinicio) es conmutada a nivel alto. Esta señal hace que el transistor de reajuste se comporte como un conductor y precarga el capacitor de salida C_s al voltaje RD. En el instante t_2 , el transistor deja de conducir cuando ϕR se pone en bajo, lo que aísla el capacitor. Nótese que en este momento el nivel de precarga es ligeramente modificado al tener la presencia de una capacitancia parásita (C_p) en el transistor. En t_3 , el electrodo $\phi 2$ se pone en bajo, liberando las cargas del paquete para que sean transferidas al capacitor de salida y causando una caída de voltaje entre sus terminales. El electrodo SW, polarizado en un nivel constante, crea una barrera entre el paquete de cargas y el diodo hasta el instante t_3 . La diferencia de voltaje ΔV registrada en el instante t_3 , a través del transistor de salida es la señal deseada; la cual es directamente proporcional a la cantidad de fotones que incidieron en el pixel. El diodo es luego ajustado al voltaje de referencia y el siguiente paquete de cargas puede ser leído [5].

A esto se le llama un diodo flotante porque el diodo se comporta como un condensador al nivel de referencia. El condensador luego es parcialmente descargado por el paquete de cargas recibido. La diferencia en el voltaje entre el estado final del diodo y su valor de precarga es directamente proporcional a la cantidad de portadores contenidos en un paquete. La relación entre el número de electrones en un paquete y la correspondiente variación en voltaje es

$$\Delta V = qN \frac{G}{C_s} \quad (2.1)$$

ΔV = la diferencia de voltaje entre el nivel de referencia y el nivel de señal, en voltios.

q = la carga del electrón, 1.6×10^{-9} coulombios.

N = el número de electrones en el paquete.

G = la ganancia en el amplificador integrado, generalmente un poco menor a uno.

C_s = la capacitancia del diodo de salida, con un valor típico de 0.1 pF

La diferencia en voltaje entre el nivel de precarga y el nivel de referencia es una función de la amplitud de la señal ϕ_R .

$$\Delta V_{parasita} = \phi_R \frac{C_s}{C_s + C_p} \quad (2.2)$$

El transistor de salida (ver figura 2.9) se debe descargar a través de una resistencia que a veces está integrada en el encapsulado. La resistencia se coloca entre la salida de video y tierra. Cuando la resistencia es más grande, la descarga es más lenta y el ruido inducido es menor. Cuando es menor la resistencia se logran lecturas a más alta frecuencia, pero con mayor ruido.

En algunas aplicaciones no es necesario restablecer el valor de la referencia entre dos

paquetes consecutivos de carga. Esto tiene el efecto de sumar las cargas de dos o más píxeles en el diodo de salida. Esta técnica, llamada *binning*, incrementa la señal pero disminuye la resolución espacial y es empleado cuando la iluminación es demasiado baja como para aportar información útil y no se requiere mucha información espacial. En estos casos se debe evitar la saturación de la etapa de salida con demasiada carga. En la práctica el número de paquetes sumados va de 2 a 5.

Capítulo 3

Principales tecnologías de CCDs

3.1. Canal enterrado y canal en superficie

En general, cuando se lleva a cabo el movimiento (desplazamiento) de cargas una pequeña cantidad de ellas no alcanza a ser transferida, de manera que las cargas dejadas atrás se pueden recombinar en el sustrato o se pueden integrar al siguiente paquete. Esto es algo indeseable ya que la información se pierde o se altera.

Otra fuente principal de ineficiencia de transferencia es la retención de cargas por impurezas químicas presentes en la interfaz entre el dióxido de silicio y el cristal de silicio. Los portadores atrapados aquí son liberados durante el paso de los siguientes paquetes de carga. Para reducir este fenómeno se tiene que usar una estructura que aleje a los portadores de dicha interfaz. Para esto se introduce un implante dopado con material de tipo N entre el aislante (SiO_2) y sustrato tipo P (ver figura 3.1). Los CCDs con este tipo de implante se les dice BCCDs (Buried Channel CCD), mientras que los CCDs sin este implante son llamados SCCDs (Surface Channel CCD).

Los BCCDs transfieren cargas de forma mucho más eficiente ($> 99.995\%$) y más rápido debido a que la movilidad de los portadores es mayor en el interior del silicio. Los SCCDs tienen de tres a cuatro veces mayor capacidad de almacenamiento de cargas que los BCCDs [7]. El rango dinámico y la sensibilidad de un dispositivo de canal enterrado son mucho mayores.

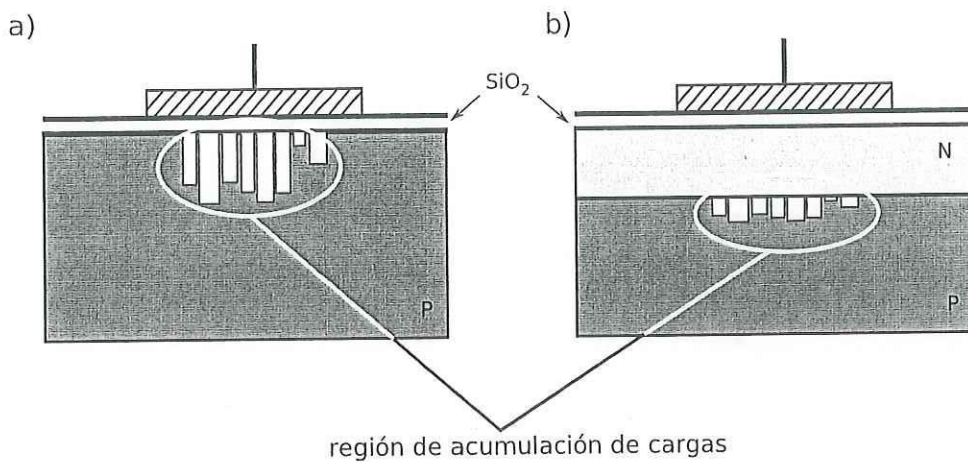


FIGURA 3.1. Comparación de la estructura de los SCCDs contra los BCCDs. a) Los primeros CCDs creados eran de canal en superficie (SCCD) gracias a su simplicidad. Debido a problemas de ineficiencia relacionados con los SCCDs, los tamaños de los arreglos no superaban 100×100 elementos; es por esto que los BCCDs son los que se usan actualmente. b) La principal diferencia es un canal adicional de tipo N entre la capa aislante de SiO₂ y el canal P. Con esto la acumulación de cargas se lleva a cabo más profundamente, donde es posible una mayor eficiencia de transferencia.

3.2. Arquitectura

Respecto a su arquitectura, los CCDs se clasifican por la manera en que se leen las imágenes (ver figura 3.2).

3.2.1. CCDs de cuadro completo (Full Frame CCDs)

Se llaman Full Frame porque toda la superficie del CCD es activa y se usa para recolectar luz. Se dice que tienen un factor de llenado del 100%. Se tiene que utilizar un obturador

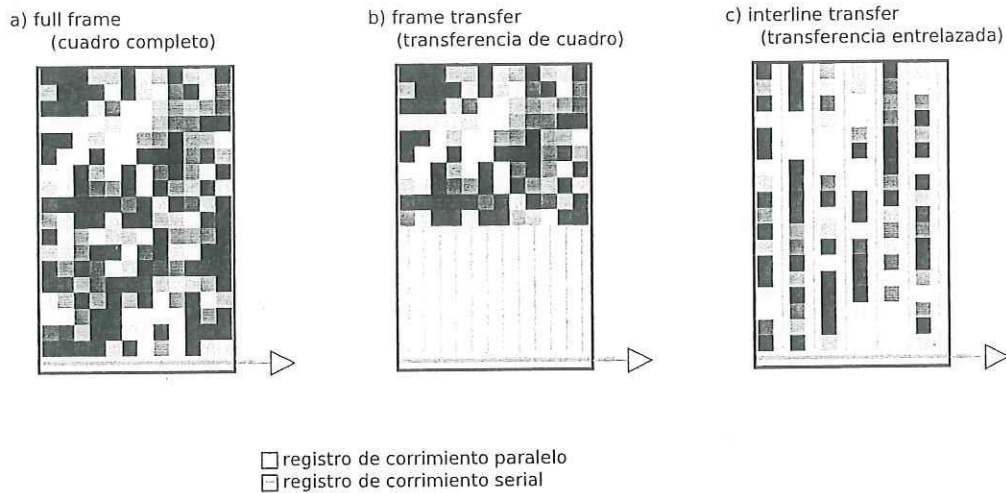


FIGURA 3.2. Diferentes arquitecturas usadas en los CCDs.

mecánico para regir la captura. Mientras se está capturando el evento se mantiene el obturador abierto y cuando se cierra se lee el CCD. Si no se usara un obturador se seguirían acumulando cargas al estar leyendo los pixeles y la imagen se vería embarrada.

Son estos los CCDs con la más alta resolución disponible, porque aprovechan la totalidad del área para captura de luz. Otra ventaja es que la fabricación de obleas de estos dispositivos es mucho más sencilla, ya que toda su área es uniforme y se comporta igual. Asimismo el control de las fases y los relojes se simplifica al no requerirse señales especiales para las diferentes secciones.

Las cámaras que utilizan estos dispositivos son propensas a fallas por la naturaleza mecánica del obturador que limita su vida útil a decenas de miles de ciclos. Además su tasa máxima de captura se ve restringida por la rapidez del obturador.

3.2.2. CCDs de transferencia por cuadro (Frame Transfer CCDs)

En este tipo de CCDs la mitad del área se usa para capturar luz. La otra mitad está recubierta de un material opaco y se utiliza como memoria. Cuando se termina de captar la imagen, en vez de cerrar un obturador, se manda rápidamente la imagen adquirida al área de memoria. Eso permite captar una nueva imagen mientras se lee la anterior a partir de los datos almacenados en el área cubierta.

Estos dispositivos son especialmente usados en aplicaciones de video ya que pueden funcionar más rápido que los del tipo Full Frame. Pero, comparado con un Full Frame equivalente, se requeriría el doble de área implicando una pastilla más grande lo cual complica el diseño de la cámara y añade costos.

3.2.3. CCDs de transferencia entrelazada (Interline Transfer CCDs)

En estos dispositivos se tienen las columnas sensitivas intercaladas con áreas de almacenamiento y transferencia. Cuando concluye el período de exposición los paquetes de cargas en una columna son transferidos con un solo pulso de reloj a la columna adyacente, la cual que no es sensitiva a la luz. Esto permite tener altas tasas de captura y es ideal para aplicaciones de video.

En los primeros diseños se tenía el problema de que hasta el 75 % del área disponible estaba ocupada por canales opacos reduciendo considerablemente su eficiencia para la colección de luz. Actualmente ese problema ya se resuelve con el uso de microlentes que desvían la luz hacia los elementos fotosensitivas.

3.3. Iluminados por enfrente e iluminados por detrás

3.3.1. CCDs iluminados por enfrente (Frontside CCDs)

En los dispositivos iluminados por enfrente la luz pasa a través de las compuertas y el aislante hasta llegar al sustrato (ver figura 3.3). En la práctica, un CCD es fabricado a partir de una oblea de silicio de $\sim 500 \mu\text{m}$ de grosor. Entre los principales problemas de los CCDs iluminados por enfrente es que su eficiencia cuántica generalmente no llega al 50 %.

Además, las capas atravesadas por la luz se vuelven progresivamente menos transparentes a radiación de cortas longitudes de onda por lo que este tipo de CCD es prácticamente insensible abajo de 400 nm. La sensibilidad de un CCD grueso es mucho más satisfactoria en el otro extremo del espectro lumínico (en el rojo). Entre más grueso es el sustrato, la sensibilidad al rojo es mayor, casi alcanzando los límites teóricos en el infrarrojo cercano. Los CCDs iluminados por enfrente ofrecen una superficie de captura de imagen más plana, y son más fáciles de manejar.

3.3.2. CCDs iluminados por detrás (Backside CCDs)

En los CCDs iluminados por detrás la luz llega del lado del sustrato. La eficiencia de un CCD de este tipo es mucho mayor porque los fotones no tienen que atravesar capas intermedias. Para que la colección de las cargas de los electrodos sea efectiva estas cargas se deben generar muy cerca de la zona de agotamiento. Sin embargo, esta zona es sumamente delgada y como el resto del silicio es muy opaco, el sustrato entonces debe ser adelgazado considerablemente (ver figura 3.3). Un CCD adelgazado adecuadamente es muy eficiente pero está limitado por el coeficiente de reflexión del silicio. Al aplicar un tratamiento anti-

reflejante a la superficie sensible más del 90% de los fotones pueden ser registrados en el pico de la sensibilidad espectral.

El adelgazamiento es una operación muy delicada porque se trata de obtener una membrana de grosor uniforme para que la sensibilidad del detector sea homogénea. Esto usualmente se logra con ataques con fuertes ácidos. El pulido mecánico es evitado ya que las superficies resultantes son muy ásperas y surgen otro tipo problemas. El CCD se adelgaza hasta lograr un grosor de alrededor de $15 \mu\text{m}$ y luego es montado al revés en un sustrato rígido [7].

Las dificultades de su fabricación hacen que este tipo de CCDs sean muy costosos. Esto es desafortunado ya que su desempeño los convierte en detectores casi perfectos cuando se usan adecuadamente.

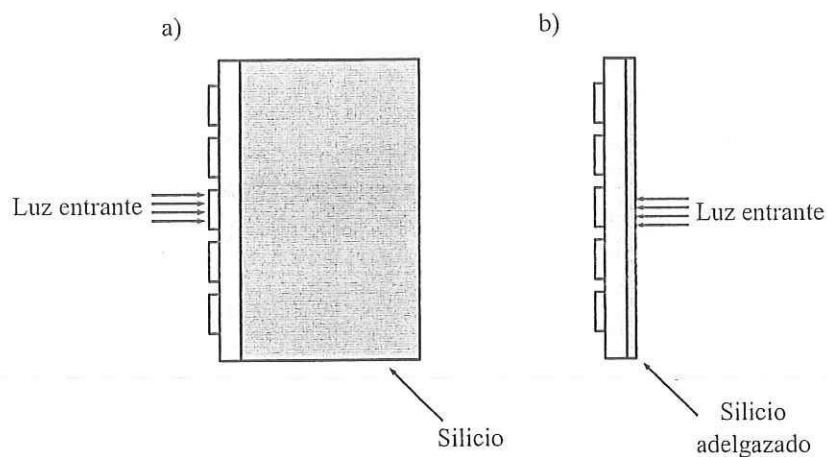


FIGURA 3.3. Comparación de un CCD iluminado por enfrente (a) con uno por detrás (b)). Un CCD iluminado por enfrente mide alrededor de $500 \mu\text{m}$, comparado con los $\sim 10 \mu\text{m}$ que mide un CCD iluminado por detrás.

3.4. CCDs para condiciones de baja iluminación

3.4.1. ICCDs

El ICCD (por Intensified CCD en inglés) consiste en un CCD acoplado a un intensificador de imagen. El intensificador posee una ventana a través de la cual entra la imagen (ver figura 3.4). El contenedor se encuentra al vacío y del lado interno de la ventana se deposita una delgada película de un compuesto semiconductor con propiedades electroemisivas, llamado fotocátodo, cuyo propósito es emitir electrones a partir de los fotones incidentes. El proceso consiste en tres etapas:

1. Los fotoelectrones son excitados desde la banda de valencia hasta la de conducción por la absorción de la luz.
2. Los electrones excitados son transportados a través de la delgada película semiconductor hacia la interfaz semiconductor-vacío y
3. Los electrones que logran escapar desde la superficie hacia el vacío, son acelerados por una diferencia de potencial relativamente alta (~ 300 V)

Los electrones, a diferencia de los fotones, si pueden ser acelerados y guiados por medio de un campo eléctrico fuerte. En el caso de los ICCD esto se logra mediante el uso de placas microcanal las cuales consisten en millones de tubos multiplicadores de electrones de tamaño microscópico fusionadas en una oblea sólida. Las placas microcanal son un método muy conveniente de obtener altas ganancias de ($> 10^6 e^-/h\nu$), alta resolución espacial, además de una respuesta rápida (< 1 ns) y buen tamaño de imagen (> 100 mm \times 100 mm). Cuando un electrón (o un fotón ultravioleta o de rayos X, o un ion positivo) impacta la superficie de un

canal se emiten electrones secundarios. Estos electrones son acelerados a lo largo del canal gracias a un fuerte campo eléctrico aplicado ($\sim 2 \times 10^6$ V/m) y con cada impacto adicional en las paredes se emiten más electrones de manera que la creciente avalancha de electrones se propaga hacia la salida del canal donde se puede detectar. El nivel de ganancia alcanzado es una función exponencial de la forma:

$$G = \delta_1 \delta^{n-1} \quad (3.1)$$

donde δ_1 es la ganancia de la colisión inicial, δ es la ganancia promedio de cada colisión subsecuente, y n es el número de veces que los electrones secundarios chocan con la pared. Estos valores dependen de la relación longitud-diamétrico del canal (L/D), composición de la superficie y del voltaje aplicado. El material para hacer un multiplicador de canal debe satisfacer dos requisitos:

1. La pared del canal debe emitir más electrones de los que absorbe.
2. la conductividad del material debe ser predecible y controlable de manera que la carga removida de la pared del canal pueda ser regenerada de manera restaurando el campo eléctrico uniforme.

Es posible colocar etapas adicionales de placas microcanal para lograr mayores ganancias.

Después de que se aceleran los electrones, estos se hacen impactar en una pantalla de fósforo generando un destello de luz. Los detalles exactos de esta conversión de energía a luz dependen de la pantalla usada pero en general se podría decir que parte del haz de energía de electrones se usa para producir estados excitados dentro del material y la emisión de luz ocurre cuando el material regresa a su estado normal. La luz finalmente se proyecta al CCD mediante una lente o un tacón de fibra óptica para su adquisición.

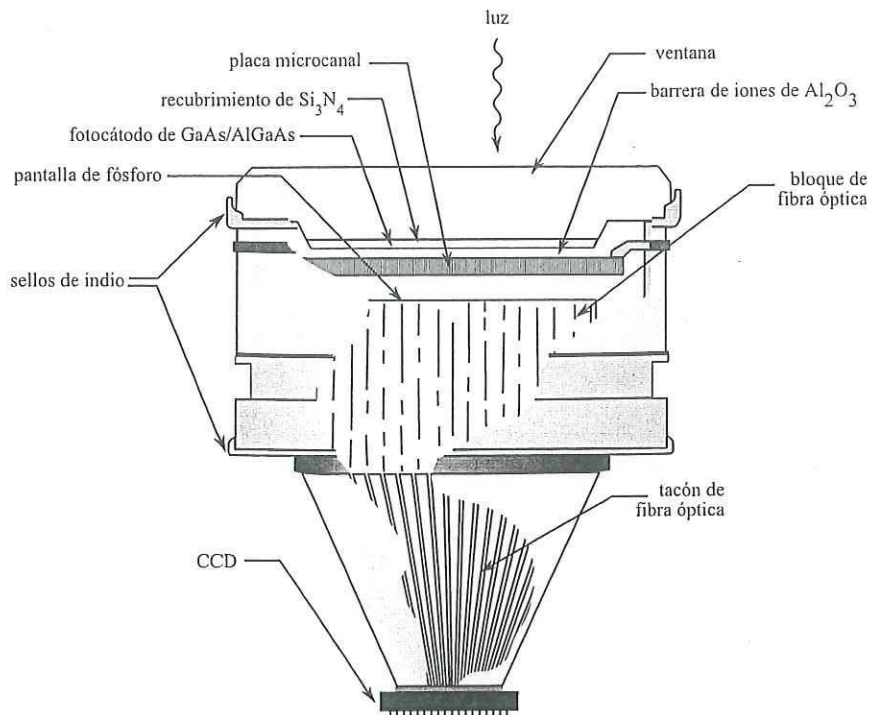


FIGURA 3.4. Un tubo de tercera generación. Estos tubos usan GaAs en el fotocátodo, que es más sensible que los bialcalinos o multialcalinos. Consiste en un fotocátodo y una pantalla de fósforo colocada a una corta distancia. Al aplicar un alto voltaje entre la pantalla de fósforo y el fotocátodo un campo eléctrico axial homogéneo se produce que proyecta la imagen de fotoelectrón en la pantalla de fósforo. [8]

Ventajas de los ICCDs

- Se pueden operar a altas tasas de lectura, logrando una resolución temporal de hasta nanosegundos [9].
- La ganancia máxima en un ICCD es:
 - Decenas para tubos de primera generación [10].
 - De 15,000 a 50,000 para tubos de segunda y tercera generación, porque usan placas microcanal.
 - Con arreglos de placas microcanal en cascada, se pueden lograr ganancias de hasta 1×10^6 .

Desventajas de los ICCDs

- Los tubos fotocatódicos tienen una vida finita la cual se reduce drásticamente al someterlos a sobre exposiciones.
- Las imágenes son muestreadas varias veces. Primero las placas microcanal, luego en la pantalla de fósforo en sobre el tacón de fibra óptica, después en la interfaz entre la ventana de fibra óptica del tubo y el acoplador de la fibra óptica, por último, en la interfaz entre la salida del acoplador de fibra óptica y el CCD. Este múltiple muestreo combinado ocasiona una gran pérdida de información espacial y compromete la calidad de las imágenes obtenidas.
- Debido a su baja relación señal a ruido, esta tecnología se caracteriza por imágenes con bajo contraste.
- Aparecen artefactos en la imagen resultante, patrones que parecen como alambre de malla de gallinero producidos por la manera en que estan empaquetados los poros de la placa microcanal.

3.4.2. EBCCDs

Las limitantes impuestas por los ICCDs descritas anteriormente pueden ser superadas al emplear un CCD directamente sensible a los fotoelectrones [11]. Normalmente un CCD es sensible no sólo a fotones visibles, sino que también a los rayos cósmicos, rayos X y a electrones acelerados. Con esta modalidad de intensificadores de imagen el CCD no está captando luz sino que está recibiendo el impacto de fotoelectrones acelerados en una cámara al vacío, como en la figura 3.5, es por eso que se llaman Electron Bombarded CCDs.

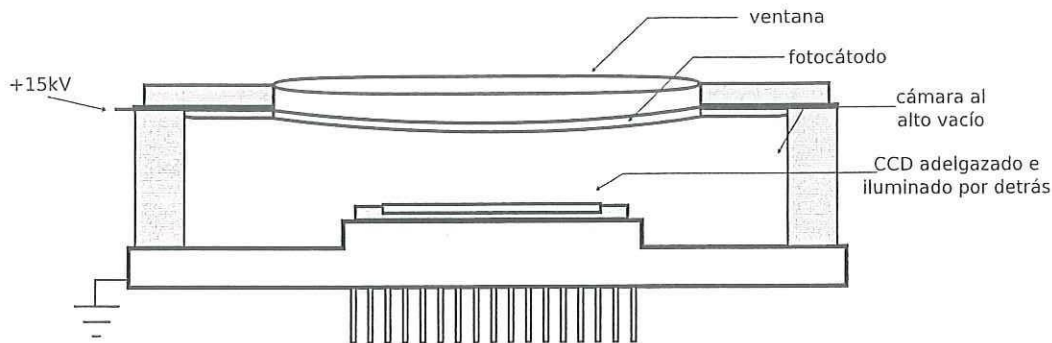


FIGURA 3.5. Estructura física de un EBCCD. Se tiene una ventana que deja entrar la luz a una cámara al vacío. Del lado interno de esa ventana hay un fotocátodo que genera, por medio del efecto fotoeléctrico, un electrón por cada fotón incidente. Los electrones son acelerados por un campo eléctrico fuerte (del orden de varios kV), adquiriendo una gran energía cinética. Los electrones son enfocados mediante un electrodo especial hacia un CCD adelgazado.

La energía cinética de los electrones acelerados es liberada en el sustrato del CCD generando un par electrón-hueco por cada 3.6 eV arriba de un nivel umbral de energía. La ganancia en electrones G_e esta dada por [12]

$$G_e = \frac{(1 - b)(V_{acc} - V_{dl})}{3.6 \text{ eV}} \quad (3.2)$$

donde

V_{acc} = es el voltaje acelerador aplicado al tubo entre el fotocátodo y el CCD,

V_{dl} = es el equivalente en voltaje de la pérdida debida a la recombinación de huecos-electrones en la capa muerta en la parte de atrás del CCD y

b = es la proporción de la energía de los electrones dispersa en el fondo.

En un caso típico, con un campo eléctrico de $\sim 8\text{kV}$, se llegan a generar cientos de pares por cada fotoelectrón convertido por el fotocátodo. Los cuales ya pueden ser registrados por el amplificador de salida del CCD. Esta característica hace que los EBCCDs puedan detectar fotones individuales.

Ventajas de los EBCCDs

- La ganancia es directamente proporcional al voltaje aplicado y es relativamente constante. Como no hay fluctuación en la ganancia es posible una cancelación completa del ruido de lectura y de fuga de corriente. Entonces se obtienen imágenes con una relación señal a ruido muy alta, aún en situaciones de poca luz.
- Es más barato de fabricar que un ICCD por no incluir placa microcanal, ni placa de fósforo, ni tacones de fibra óptica.
- Mejor rapidez de respuesta y reducción en el retardo de la imagen con respecto a los ICCDs basados en pantallas de fósforo, esto debido a la corta vida de los fotoelectrones en el silicio. [12]
- Tiene mucho mejor resolución espacial que los ICCDs de primera generación.

Desventajas de los EBCCDs

- Los fotocátodos tienen una vida útil limitada y con el exceso de luz se degradan más rápidamente.
- La estructura cristalina del semiconductor se va degradando debido al constante bombardeo de electrones incrementando paulatinamente el número de defectos en los pixeles del CCD.
- No hay ninguna cámara al vacío perfecta por lo que con el paso del tiempo, la presión se va perdiendo.

3.4.3. EMCCDs

Los EMCCDs (Electron Multiplying CCD) son unos detectores muy recientes que han llamado la atención por haber logrado una eficiencia cuántica de hasta 95 % y por permitir altas tasas de captura. Además son dispositivos de estado sólido en su totalidad (ver figura 3.6), sin complicadas armazones mecánicas ni cámaras al vacío. Antes del advenimiento de los EMCCDs, los ICCDs eran los detectores más sensibles disponibles. La reputación de los ICCDs ha sido alcanzada gracias a su placa de microcanal, la cual amplifica los fotoelectrones individuales, arriba del ruido de lectura del CCD. Esta característica se logra en un EMCCD gracias a su registro de multiplicación pero, como sigue siendo un CCD, tiene la ventaja de tener una eficiencia cuántica superior a la de los mejores fotocátodos.

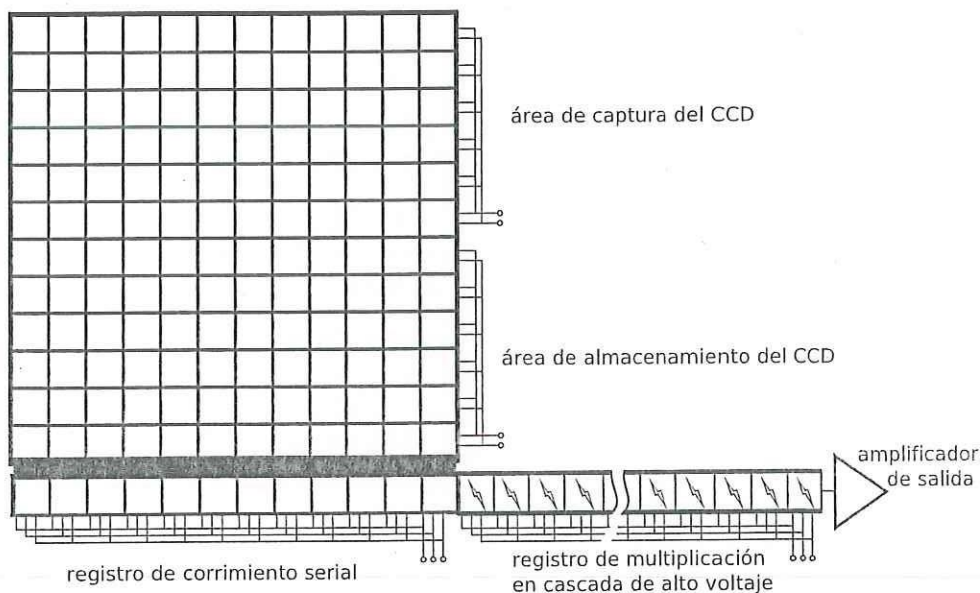


FIGURA 3.6. Los EMCCDs contienen un área de captura y de transferencia bastante estándar, pero su salida tiene un registro de multiplicación que es realmente un registro de corriente serial pero al someter una de sus fases a voltajes más altos se logra la multiplicación de los electrones mediante la ionización por impacto [13].

La amplificación ocurre en un registro de multiplicación, el cual consiste en cientos de celdas. Cada celda amplifica la señal al controlar un fenómeno que ocurre siempre en los

CCDs, conocido como carga inducida por el reloj o carga espuria. Este, a diferencia del problema de la ineficiencia de transferencia, puede crear cargas adicionales por el efecto de ionización por impacto. En los EMCCDs se logra controlar este fenómeno para llevar a cabo la amplificación de la señal [14].

Primero se aumenta la probabilidad de que una carga genere un electrón adicional incrementando su energía inicial al conmutar la carga con un voltaje elevado. En el registro de ganancia de un EMCCD (ver figura 3.7), una de las tres fases (R_1 , R_2 , R_3), la fase R_2 , se reemplaza con dos electrodos. Uno de ellos se pone a un potencial fijo y el otro es conmutado a un voltaje mucho mayor (entre 40 y 50V) que el necesario para llevar a cabo la transferencia de cargas. Variando la amplitud de esta fase es posible alterar la ganancia del EMCCD.

El registro de multiplicación está fraccionado en muchas partes o etapas, donde los electrones son multiplicados con ionización por impacto. La ganancia individual P es muy pequeña, va de entre 1.010 y 1.015. Con pocos elementos en cascada la ganancia total

$$g \approx (1 + P^N) \quad (3.3)$$

es muy baja, pero a medida que se incrementa el número de etapas en el registro de ganancia ($N > 500$) se puede alcanzar ganancias $g > 1000$. El resultado es que con un sólo electrón en la entrada podemos tener miles de electrones en la salida.

Ventajas de los EMCCDs

- Tienen la más alta eficiencia cuántica, actualmente sobrepasando el 95 %
- Combinan las capacidades de detección de los ICCDs o EBCCDs con las ventajas inherentes de los CCDs. [16]
- Pueden detectar fotones individuales, pero no son contadores de fotones [9].

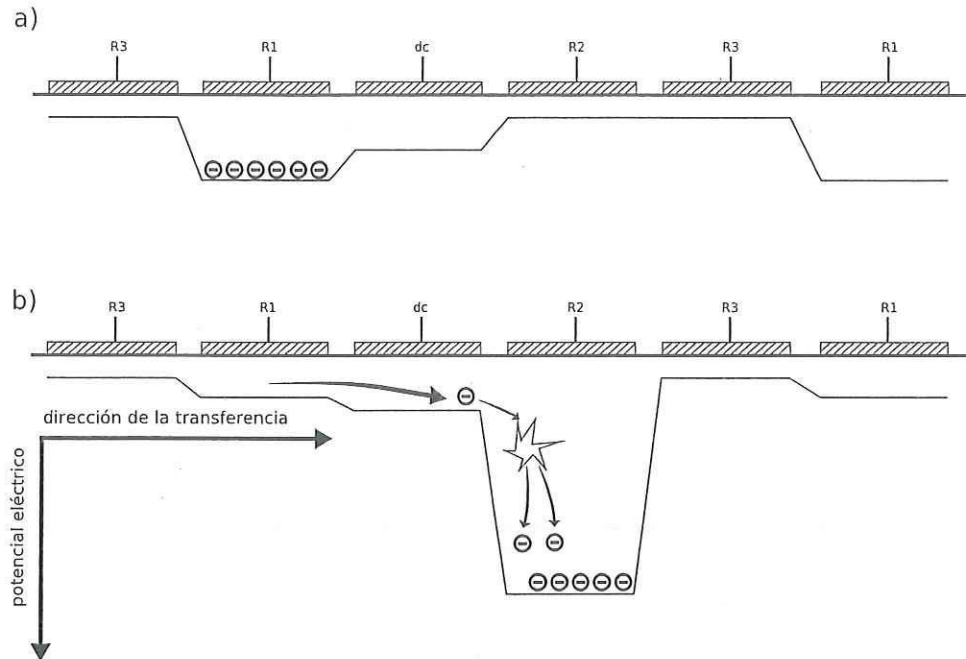


FIGURA 3.7. Ionización por impacto. a) El paquete de cargas es transferido hacia la derecha, b) llevándose a cabo la ionización por impacto. Cuando empieza este efecto, los electrones libres son acelerados y tienden a impactar contra los átomos. Si su velocidad es baja éstos son simplemente absorbidos y el proceso termina. Si su velocidad es lo suficientemente alta entonces liberan un electrón de la banda de conducción al átomo, ionizando al átomo y dejando dos electrones libres. Mediante este proceso, el número de electrones libres en el material incrementa de forma exponencial en cuestión de picosegundos, generando corrientes muy grandes sólo limitadas por la circuitería externa [14, 15].

Desventajas de los EMCCDs

- Tiempos mínimos de exposición limitados por las propiedades del CCD al rango de varios microsegundos.
- El diseño electrónico es más complejo, porque se requieren más señales para controlar el CCD. Además se tiene que cuidar la carga inducida por la señal de reloj la cual determina la sensibilidad límite.
- La ganancia está regida por un proceso estocástico que no es lineal. Podemos controlar la ganancia modulando la amplitud de la fase R_2 , pero como es una escala no lineal, la

mayor parte de la amplificación ocurre en la parte superior de la escala total. Lo cual implica que el usuario necesita hacer ajustes para lograr el óptimo nivel de ganancia [17].

- El registro de multiplicación de electrones sufre de envejecimiento. Este depende de la cantidad de carga que es transportada a través del registro, así como de la fuerza del campo eléctrico usado. El proceso todavía no ha sido entendido completamente, pero se cree que la carga acelerada a través del campo eléctrico causa que una pequeña fracción de esa carga quede depositada en el aislante de dióxido de silicio, la cual está ubicada entre el electrodo y el silicio activo. Esta gradual acumulación de carga reduce la fuerza del campo eléctrico aplicado en el electrodo [17].
- La ganancia además depende de la temperatura. Hay un esparcimiento de fonones (modo de vibración cuantizado ocurriendo en una red de cristal rígida) que causa una pérdida de energía que incrementa con la temperatura. Para contrarrestar esta pérdida y mantener la ganancia en el registro de multiplicación de electrones, se debe aplicar un voltaje mayor a mayores temperaturas.

Capítulo 4

Aplicaciones de los EMCCDs

El EMCCD es el detector por excelencia para realizar experimentos ópticos con pocos fotones. Por ejemplo, es la elección más usada para los experimentos en los cuales se trata de detectar moléculas individuales, usando la microscopía de fluorescencia con reflectancia interna. La habilidad de detectar moléculas individuales de esta manera ha hecho posible la meta de poder secuenciar el genoma humano en menos de 24 horas [14].

La microscopía de fluorescencia aplicada a estudios de células vivas (que incluyen flujo de calcio, secuencias de tiempo, motilidad¹ celular, y microscopía confocal en cuatro y cinco dimensiones) se ha beneficiado enormemente del avance de esta tecnología ultrasensible. Una sensibilidad mejorada en la cámara permite el uso de tiempos de captura más cortos, mientras que la obturación rápida sincronizada permite lograr una resolución temporal más alta a través de múltiples dimensiones.

Recientemente la tecnología de los EMCCDs ha sido aplicada en la espectroscopía. Las señales extremadamente débiles asociadas en la mayoría de las aplicaciones que involucran

¹Motilidad: Capacidad que tienen los seres vivos de moverse en respuesta a ciertos estímulos.

el efecto Raman requieren de cámaras muy sensibles.

4.1. Microscopía en 4 y 5 dimensiones

La investigación biológica moderna requiere cada vez más de la adquisición de imágenes multidimensionales de células u organismos vivos[18]. Esas imágenes son tomadas con ayuda de un sistema que incluye un microscopio, filtros de luz, fuentes de iluminación, cámara basada en CCD y una computadora.

En la microscopía convencional una lámpara de mercurio o xenón ilumina el espécimen completamente y la imagen resultante es captada directamente en el ocular[19]. En cambio con la microscopía confocal las imágenes se forman al barrer todo el espécimen con ayuda de un láser que genera un haz de luz enfocada. Hay un movimiento en el eje z del láser y uno circular en $x - y$, y se usa una cámara con EMCCD para captar la imagen resultante para esa altura (ver figura 4.1). Las imágenes luego se procesan en una computadora para rendir una imagen compuesta en tres dimensiones espaciales (ver figura 4.2).

Este método tiene varias ventajas sobre el método tradicional. No es invasivo, porque no se tiene que cortar físicamente el espécimen en capas delgadas para ser vistas en el microscopio una a la vez, terminando con su vida. También representa un ahorro de tiempo porque la preparación de las rebanadas individuales lleva trabajo.

Actualmente es posible captar imágenes en más de tres dimensiones, por ejemplo, la dimensión temporal se logra al tomar imágenes sucesivas a intervalos regulares de tiempo. La dimensión espectral es obtenida al conmutar entre diferentes flouoroforos (sustancias especiales que hacen a una molécula flourescente, cada una con una longitud de onda específica) o al

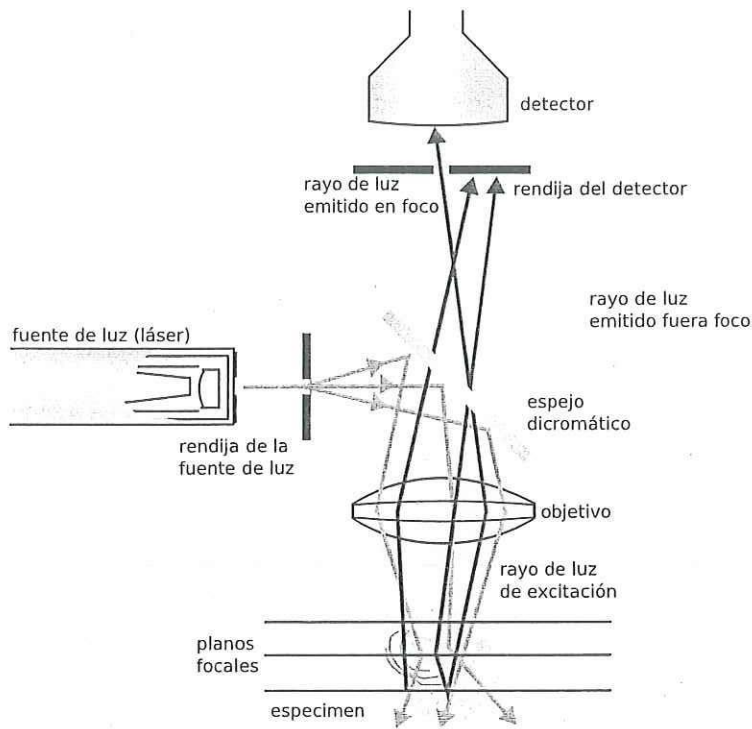


FIGURA 4.1. Microscopio confocal. Con este método se recibe la luz de un sólo plano a la vez. Para cambiar el enfoque, se tiene que mover el objetivo o mover el láser en z [19].

mandar la señal simultáneamente a distintas áreas del sensor[18].

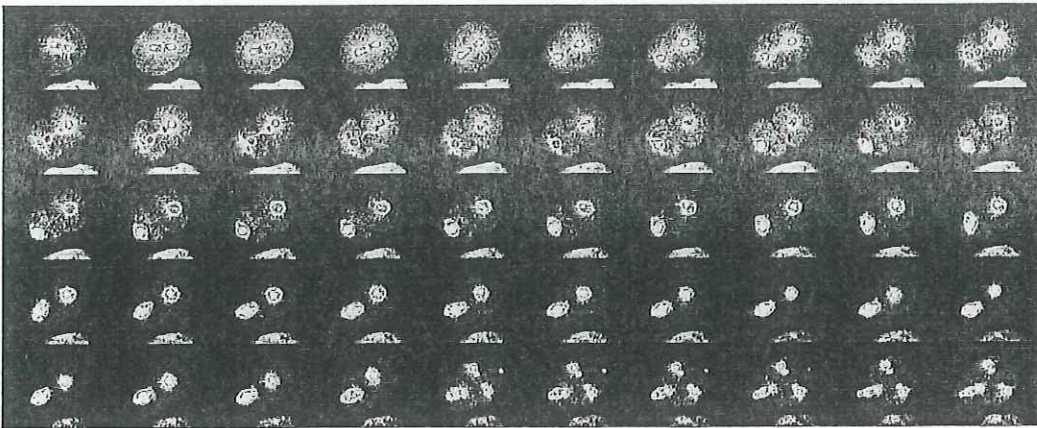


FIGURA 4.2. Adquisición de imágenes durante un período largo de un embrión de *Caenorhabditis elegans* mientras lleva a cabo el proceso de división celular. Cada conjunto de tomas en z tomó cinco segundos en adquirirse y se dejó pasar un intervalo de 5 segundos entre cada conjunto. La serie que se ve en la figura se compone de 2716 cuadros que fueron adquiridos en un periodo de 36 minutos. Casi no hay fotoblanqueamiento del espécimen llevando a cabo dos divisiones celulares mostrando muy poco daño fototóxico. Datos originales de Frode Skjeldal, Universidad de Oslo Noruega [20].

Para poder estudiar los procesos celulares se necesita la capacidad de captar estructuras microscópicas moviéndose velozmente por el espacio tri-dimensional implicando el uso de un detector que tenga tiempos de exposición muy cortos. Ésto se logra mediante el uso de un EMCCD operado a tasas de lectura de varios MHz.

Uno de los retos técnicos limitantes en este campo de investigación es la capacidad de mantener los especímenes estudiados en un estado saludable y que estén funcionando normalmente en el campo del microscopio. Los especímenes son impregnados con sustancias fluorescentes que tienen cierto grado de toxicidad y además ocurre un fenómeno de fototoxicidad en el cual la luz recibida, si es lo suficientemente intensa, tiende a liberar toxinas que terminan envenenando al objeto estudiado. El uso de EMCCDs permite tiempos de adquisición de imagen más cortos lo cual reduce los niveles de iluminación y de sustancias reactivas requeridas.

4.2. Espectroscopía Raman

En la espectroscopía Raman se mide el esparcimiento de la radiación monocromática que incide sobre una muestra. Con esto se puede conocer la estructura molecular de una muestra en particular.

Se llama así porque aprovecha el efecto, descubierto por el físico indú Chandrasekhara Venkata Raman en 1928. Cuando la luz incide sobre los átomos ésta se esparce. La mayor parte de ese esparcimiento es del tipo elástico o de tipo Rayleigh. El esparcimiento Rayleigh consiste en que los fotones esparcidos tienen la misma energía, y por lo tanto longitud de onda, que los fotones incidentes; lo único que cambia es su trayectoria. Sólo una pequeña ($1/1 \times 10^7$)[21] parte de la luz es esparcida inelásticamente (efecto Raman), y esto significa

que no sólo cambia la trayectoria sino que también su frecuencia.

El primer espectroscopio Raman consistía en luz solar monocromada y el ojo humano como detector. Poco a poco se fué refinando la técnica, usando lámparas de arco y placas fotográficas, hasta llegar a usar el láser a mediados de los años 60. El láser permitió tener una fuente más uniforme y monocromática optimizada para cada estudio en particular. Se empezaron a usar los filtros Rayleigh, lentes y espectrógrafos. Una de las más recientes innovaciones en la espectroscopía Raman es el uso de CCDs (ver figura 4.3) como detectores lo cual permite llevar a cabo mediciones de forma mucho más rápida. Con un CCD no se tiene que barrer todo el espectro midiendo una sola banda a la vez sino que el espectro completo puede ser proyectado directamente al CCD.

El uso de un ICCD o EMCCD nos da la ventaja de poder tomar mediciones en menor tiempo lo cual permite la observación de fenómenos muy cortos como reacciones químicas rápidas. Cuando se hace mapeo por espectroscopía, puede ser la única manera de lograrlo. Para la vasta mayoría de las aplicaciones, basta con usar un CCD[16], porque el CCD tiene una mejor relación señal a ruido. La longitud de onda del láser debe ser cuidadosamente

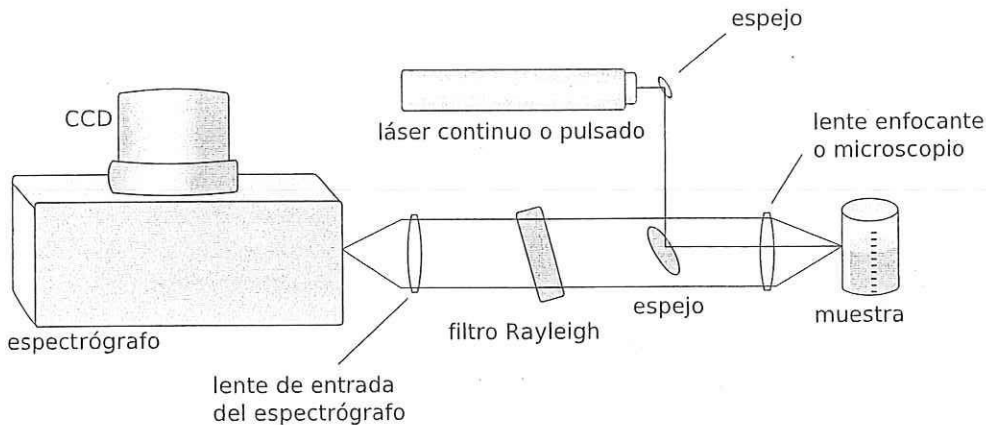


FIGURA 4.3. Un haz de luz monocromática y continua es enfocado hacia la muestra, la luz reflejada es enviada a través de un filtro Rayleigh que solo deja pasar la luz reflejada inelásticamente (tipo Raman). La luz filtrada se envía a un espectrógrafo y finalmente llega a un sensor CCD para ser medida[21].

seleccionada para evitar efectos de fluorescencia y emisiones térmicas de fondo y lograr captar la mayor cantidad de información tipo Raman. La intensidad de la luz esparcida de tipo Rayleigh es más de un millón de veces mayor que la Raman, y es por esto que se usan los filtros Rayleigh para eliminar la luz no deseada. El espectrógrafo más usado es el tipo Czerny-Turner el cual usa espejos colimadores en una configuración fuera de eje. También se puede usar uno de tipo Echelle el cual tiene la ventaja de no usar partes móviles. Como lo que se mide con el CCD son espectros, no se necesita un arreglo cuadrado, sino más bien rectangular. Un ejemplo típico es el uso de un CCD de 1024×256 pixeles de $26 \times 26 \mu\text{m}$

4.3. Rayos X

Los CCDs también se pueden usar para detectar rayos X con aplicaciones que incluyen la adquisición de imágenes y espectros. Hay dos métodos para la detección de fotones con las longitudes de onda correspondientes a los rayos X, el indirecto y el directo (ver figura 4.4).

El método indirecto requiere el uso de una pantalla de fósforo que sirve para convertir los fotones de rayos X a fotones de luz visible. Este método ofrece una protección superior al CCD de los rayos X. El rango dinámico se incrementa, pero con una resolución espacial menguada. Es posible poner tacones de fibra óptica para desmagnificar la imagen, logrando captar áreas mayores que en la adquisición directa; así como la utilización de un intensificador de imagen o un EMCCD si se requiere una mayor sensibilidad con un tiempo de exposición más corto.

En sistemas que utilizan el método de detección directa, el sensor CCD es expuesto a la iluminación. La alta energía de los fotones de rayos X es absorbida directamente en la región de agotamiento del CCD, creando varios pares electrón-hueco. Este método tiene una mayor

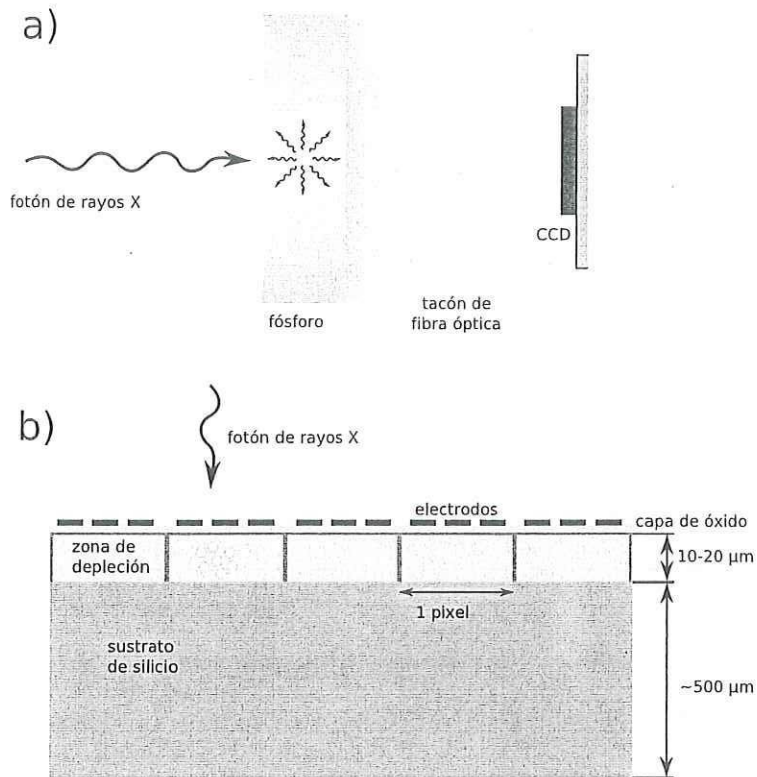


FIGURA 4.4. Métodos para detección de rayos X con CCD. a) Un fotón de rayos X impacta contra un fósforo, el cual emite fotones en todas direcciones, los cuales son transmitidos a través de un tación de fibras ópticas conectado a un CCD. b) Un fotón de rayos X impacta en un CCD iluminado por enfrente, creando múltiples pares hueco-electron en la sensible zona de agotamiento del CCD. Se prefieren los CCDs iluminados por detrás (no mostrado), porque esos muestran una mayor resistencia al daño causado por los rayos X y porque tienen una eficiencia cuántica que llega al 90% en ciertas bandas. NOTA: No están a la misma escala.

eficiencia cuántica, así como una mejor resolución espacial y energética.

4.4. Astronomía

La astronomía es la ciencia que se ocupa de estudiar los objetos celestes como estrellas, planetas, cometas y galaxias; así como de fenómenos que se originan afuera de la atmósfera de la Tierra. Es una de las ciencias más antiguas ya que se ha demostrado que muchos monumentos (Stonehenge, las pirámides egipcias, etc.) tenían propósitos astronómicos. Las observaciones se hacían solo usando el ojo humano y no fue hasta el siglo XVI con Galileo

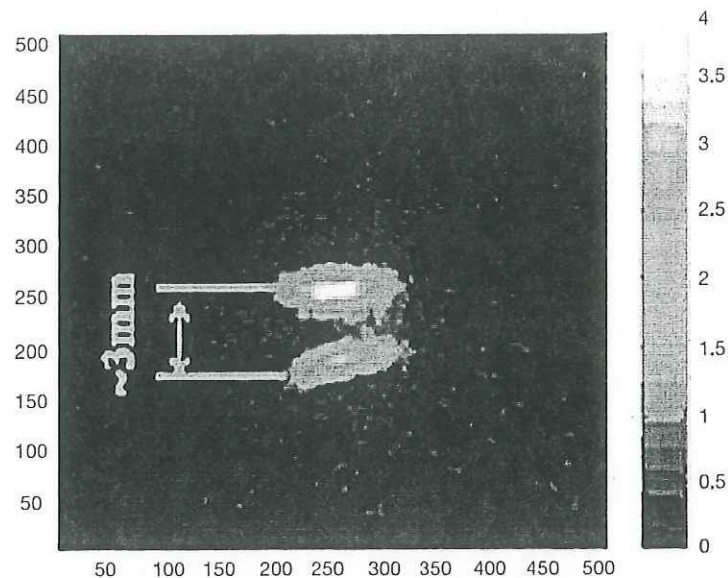


FIGURA 4.5. Imagen reconstruida en computadora de la glándula tiroides de un ratón. Está adquirida con un sistema de detección de rayos X con CCD. Las regiones blancas son las más cercanas al observador, mientras las más oscuras están más alejadas.

Galilei, que se empezaron a utilizar los telescopios en la astronomía. Así se inició una revolución en la astronomía y desde entonces ha habido mejoras constantes en la calidad de los telescopios.

A mediados del siglo XIX se inventó la fotografía, pero no fue hasta 30 años después que los astrónomos empezaron a emplearla para sus estudios. A diferencia del ojo humano, las películas fotográficas pueden coleccionar más y más luz a medida que se mantiene el obturador abierto. Con esta capacidad de integración es posible capturar objetos mucho más tenues (ver figura 4.7).

Desde que se introdujo el CCD, a principios de la década de 1970, se utilizó como el sensor primario en las sondas espaciales lanzadas por la NASA[22], mientras se empezó a estudiar su uso en los observatorios terrestres. Muchos astrónomos expresaron su interés, ya que podían recabar mucho más información con este nuevo dispositivo que con el uso de

placas fotográficas. Actualmente, el CCD es usado en todos los observatorios profesionales de la manera que se muestra en la figura 4.6.

Para aplicaciones astronómicas es crucial el enfriamiento extremo del sensor ya que los electrones generados térmicamente son indistinguibles de los fotoelectrones e introducen ruido. Usualmente se enfrían hasta -100°C con ayuda de enfriadores termoeléctricos, hielo seco molido, o nitrógeno licuado.

Los EMCCDs nos permiten tiempos de integración mucho más cortos que con CCDs normales, pero a cambio de un incremento en el ruido de lectura. Existe una técnica llamada "Lucky Imaging" [13] que aprovecha la alta tasa de captura de los EMCCDs para operar una cámara con tiempos de exposición menores a 100ms. Las imágenes resultantes son alineadas y sumadas para combinarse en una sola imagen con mucho mayor resolución, minimizando los efectos de las perturbaciones atmosféricas.

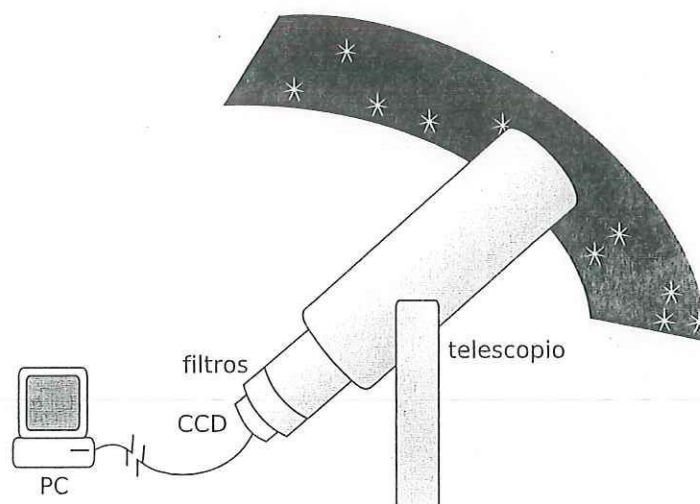


FIGURA 4.6. Para que un CCD sea usado en astronomía, se requiere de un telescopio que colecta la luz. La luz se hace pasar por unos filtros ópticos que consisten de varias películas delgadas. La imagen filtrada es enfocada en un CCD enfriado. Los datos se transmiten por medio de cables hacia un cuarto de observación con calefacción y todas las comodidades.

Es importante que el CCD tenga la menor cantidad de defectos posibles, porque sólo se

pueden hacer correcciones por software hasta cierto nivel. Los CCDs se clasifican de acuerdo al número de defectos que contienen. Un CCD de grado científico y adelgazado puede llegar a costar \$ 70,000 usd, mientras que uno de grado de ingeniería usado para pruebas o para instrumentos de menor calidad, que tienen varias columnas insensibles o con una sensibilidad distinta al resto, cuesta alrededor de \$ 10,000 usd.



FIGURA 4.7. Imágenes del telescopio espacial Hubble, el telescopio espacial Spitzer y el observatorio de rayos X Chandra fueron combinadas para crear esta imagen compuesta de la supernova N49, localizada en la Gran Nube Magallánica. (NASA/CXC/STScI/JPL-Caltech/UIUC/Univ. of Minn)[23]

También se requiere que tanto los pixeles como el arreglo sean cuadrados para simplificar las reducciones de los datos obtenidos. Las reducciones consisten en la combinación de múltiples exposiciones del mismo objeto, así como de campos planos y cuadros oscuros y de bias. Los campos planos se toman al inicio o al fin de la noche de observación, cuando el cielo se ve uniforme. Los cuadros oscuros son tomados con una exposición con la misma duración que la adquisición de imágenes pero con el obturador cerrado. Los cuadros de bias son tomados con una duración de 0 segundos con el obturador cerrado. Este tipo de mediciones se hacen con la intención de caracterizar el CCD en cuanto a defectos y ruido.

Parte II

Metodología

Capítulo 5

La electrónica de la cámara

5.1. Estructura funcional de la Cámara

Como ya se mencionó, para la adquisición de imágenes un CCD requiere de la aplicación de una serie de secuencias específicas y de ciertos niveles de voltaje constantes. Debido a la gran diversidad de las señales involucradas y a la complejidad inherente de los circuitos dedicados a generarlas, para este desarrollo se vió la necesidad de distribuir la electrónica de la cámara en siete tarjetas distintas acomodadas una sobre la otra.

Toda la electrónica de la cámara es controlada con las secuencias generadas por un FPGA. Como es un arreglo de compuertas trabaja de forma casi instantánea, distribuyendo todas las señales de la cámara a través de dos ductos de datos. El flujo de estos datos se representa mediante el diagrama a bloques en la figura 5.1.

La cámara está controlada por una computadora personal que ejecuta la interfaz del usuario. La cámara está conectada a la PC a través de un cable Ethernet. Una computadora Gumstix maneja las transacciones del lado de la cámara. Las instrucciones recibidas de la

PC son relevadas hacia el FPGA a través de un ducto bidireccional exclusivo. El FPGA, en base a las órdenes recibidas, emite secuencias que controlan la tarjeta de fases, la del convertidor A/D, y la de la fase de alto voltaje. El EMCCD realiza la captura de imagen en base a las secuencias recibidas, y su lectura se lleva a cabo a través de una salida analógica serial, que llega a la tarjeta del Convertidor Analógico Digital. La imagen digitalizada llega a la FPGA, para ser reenviada a la computadora personal.

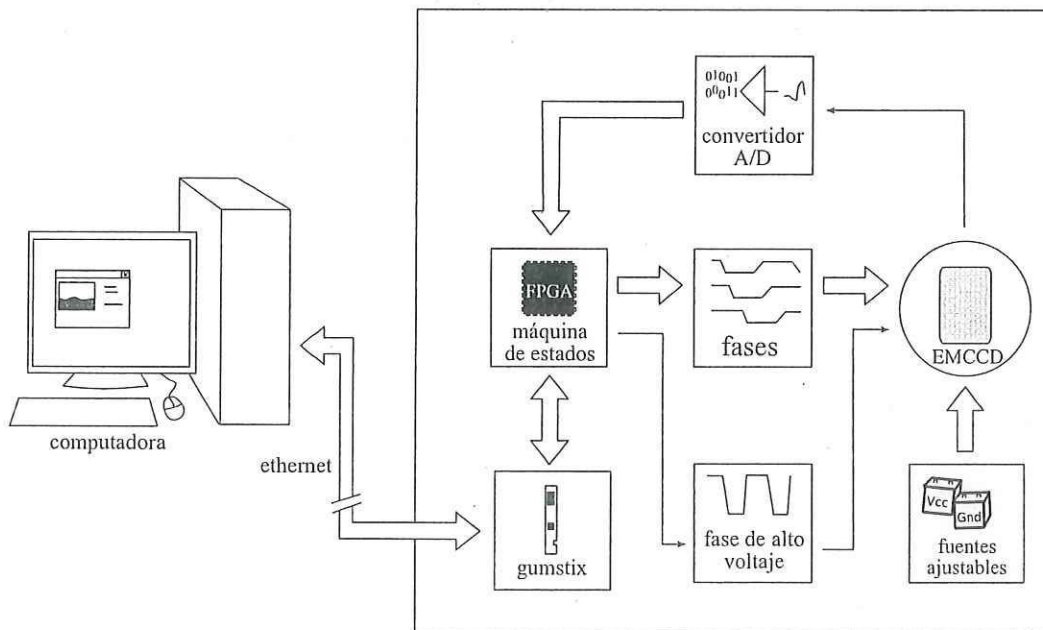


FIGURA 5.1. Diagrama a bloques de la cámara.

5.2. Tarjeta adaptadora de Gumstix

El propósito de la tarjeta adaptadora de Gumstix es proveer de un conector para acceder el ducto del Gumstix. Gumstix es una computadora en una sola tarjeta del tamaño de un paquete de chicles (ver figura 5.2) que cuenta con un par de conectores para conectarse con el exterior. Es necesario contar con esta tarjeta para poder reprogramarla y reemplazarla en

caso de ser necesario.

Las computadoras Gumstix se caracterizan por contar con un amplio soporte de Linux para aplicaciones embebidas, programándose en un lenguaje de alto nivel. El modelo usado en esta cámara es el connex400xm el cual posee un procesador Intel XScale ®PXA255, con 16 MB de memoria Flash reprogramable. También cuenta con un conector Hirose para conectarse a una tarjeta de expansión de Ethernet y con otro conector de ducto usado para conectarlo a una tarjeta de la cámara.

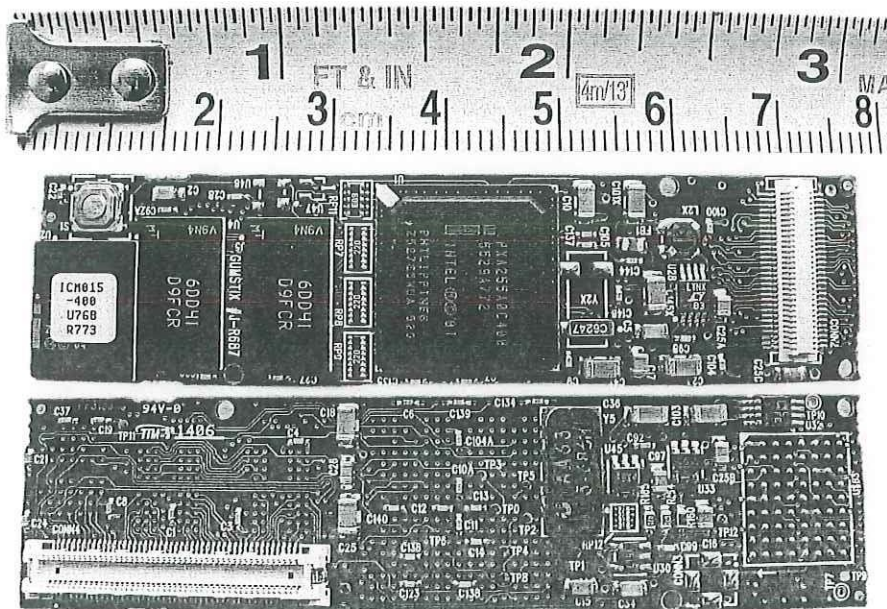


FIGURA 5.2. Fotografía de un Gumstix 400xm, vista por ambos lados.

En esta cámara el Gumstix actúa como negociador, manejando las transacciones del protocolo TCP-IP. También provee las entradas necesarias a la máquina de estados para que genere las secuencias.

5.3. Tarjeta secuenciadora

Esta tarjeta se encarga de generar las secuencias que rigen el funcionamiento de la cámara. Esas secuencias son generadas por una FPGA y esta tarjeta consiste en los circuitos necesarios para hacerla funcionar. Las instrucciones llegan directamente de la Gumstix, por un ducto exclusivo y después las secuencias generadas son emitidas a través de dos ductos a las demás tarjetas.

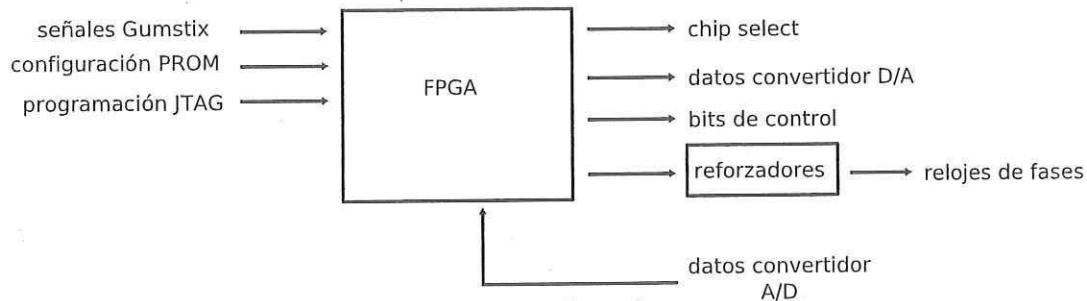


FIGURA 5.3. Diagrama a bloques de la tarjeta secuenciadora

5.3.1. Principales circuitos integrados

En esta tarjeta se encuentra un FPGA de Xilinx y los circuitos necesarios para su funcionamiento; como un cristal a 50 MHz (AHCL-50), reguladores especializados (MAX604), manejadores de puertos (LVCH244, LVCH245) y una memoria PROM (XCF02S).

XC2S300, Xilinx® Spartan-IIE FPGA

Se usó un FPGA porque éstos evitan el largo y costoso ciclo de desarrollo además del riesgo asociado de usar ASICs (Application Specific Integrated Circuit). Además, el uso de

un FPGA permite la reprogramación del Firmware en el campo, esto sería imposible con un ASIC, el cual se tendría que reemplazar.

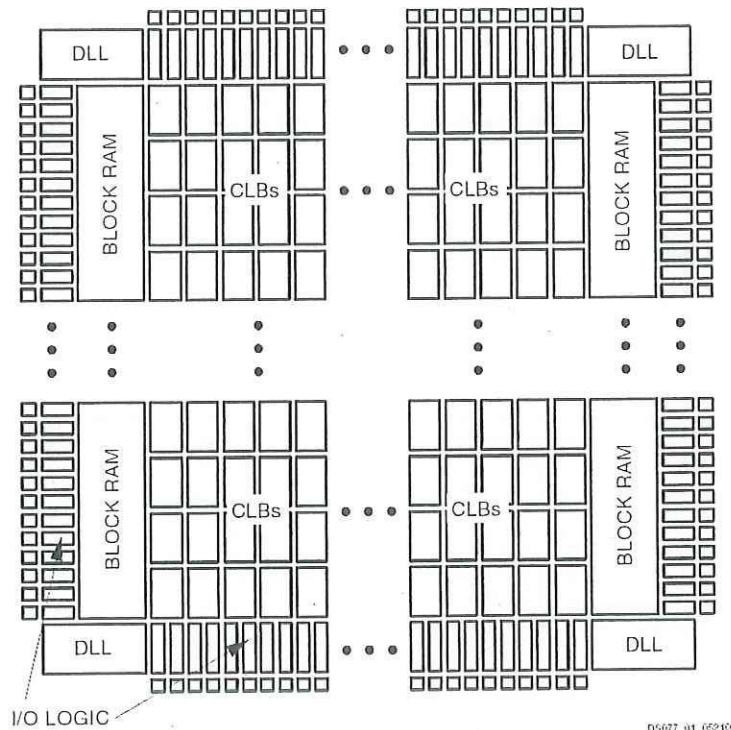


FIGURA 5.4. La familia Spartan-IIIE de FPGAs tienen una arquitectura regular, flexible y programable de Bloques Lógicos Configurables (CLBs) rodeados por un perímetro de Bloques de Entrada/Salida (IOBs). Hay cuatro Lazos de Amarre de Retardo (DLLs) cada uno en una esquina de la máscara. Dos columnas de RAM en bloque yacen en lados opuestos de la máscara entre los CLBs y las columnas IOB. Estos elementos funcionales están interconectados por unos canales enrutadores.

El FPGA sirve como máquina de estados generando de forma secuencial los pulsos que se alimentan a la tarjeta de fases y la tarjeta de alto voltaje que alimenta al registro de multiplicación del EMCCD. También se encarga de proveer las señales que controlan la tarjeta del convertidor Analógico Digital.

CLB. Un bloque básico del Spartan-IIIE es la celda lógica. Una celda lógica incluye un generador de funciones de 4 entradas, lógica de acarreo y un elemento de almacenamiento. La salida del generador de cada celda maneja la salida del CLB o la entrada D de un flip-flop.

Cada CLB contiene cuatro celdas lógicas.

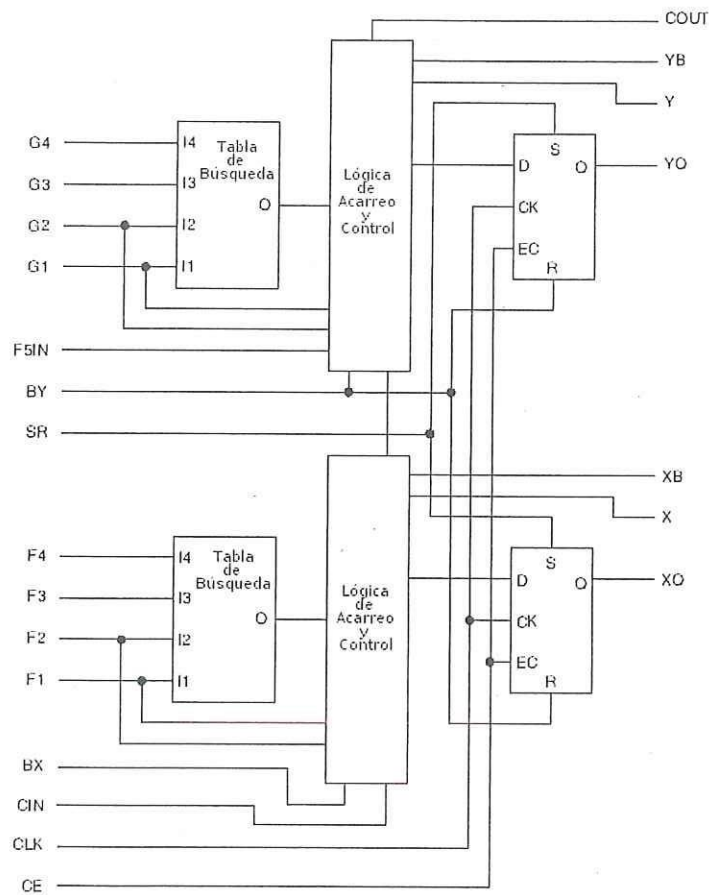


FIGURA 5.5. Los generadores de funciones en los Spartan-IIE están implementados como tablas de búsqueda con cuatro entradas. Los elementos de almacenamiento son flip-flops de tipo D, los cuales se pueden configurar para trabajar con detección de flancos o de cambio de nivel. Las entradas D se pueden manejar por los generadores de funciones de la sección o directamente por las entradas de la sección, sin pasar por los generadores de funciones.

Bloques de Entrada / Salida. Los bloques de Entrada y Salida (IOB) están localizados en la periferia de donde están ubicados los elementos lógicos y de memoria para un enrutamiento rápido y directo de las señales que entran y salen del encapsulado.

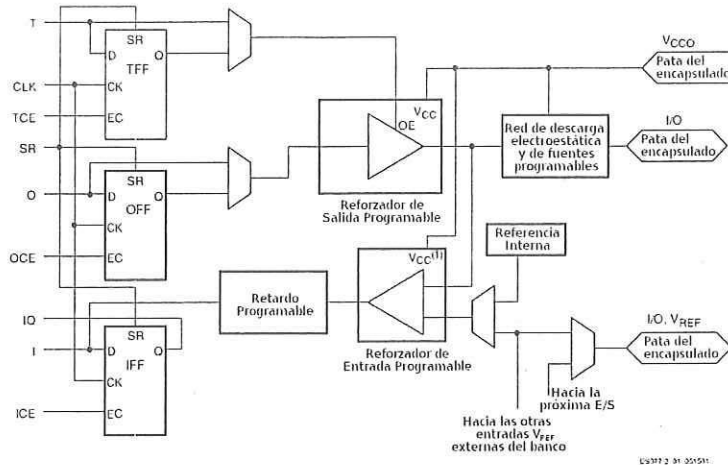


FIGURA 5.6. Los tres registros funcionan como flip-flops tipo D ya sea con detección de flanco o de nivel. Cada IOB tiene una señal de reloj (CLK) compartida por los tres registros y señales independientes habilitadoras de reloj (CE) para cada registro. Además de las señales de control CLK y CE, los tres registros comparten una señal de Set/Reset. Para cada registro, esta señal puede ser independientemente configurada como un Set o Reset síncrono o como un Preset o Clear asíncrono.

Bloque de RAM. El FPGA contiene varios bloques grandes de memoria RAM dispuestos en columnas. Estos complementan a las tablas de búsqueda que pueden usarse como memorias RAM de poca capacidad. La XC2S300E contiene 16 celdas con un total de 64k bits de memoria RAM en bloque. Cada celda de RAM en bloque es de 4096 bits y tiene un puerto de entrada/salida independiente.

DLL, Delay-Locked Loop El DLL sirve para eliminar el retardo de distribución de los relojes. Así los flancos llegan a los flip-flops internos en sincronía con los flancos en las entradas. Además el DLL puede mantener el control de varios relojes, corregir su ciclo de trabajo, y hasta generar señales de reloj submúltiplos del reloj de entrada.

XFC02S, Programmable Configuration PROM

Es una memoria de tipo flash que sirve para almacenar ciertos datos de configuración del FPGA.

5.4. Tarjeta de fases

Las operaciones de lectura, obturación y transferencia de cargas de un CCD están regidas por unas señales denominadas fases. Esas fases constan de ondas cuadradas con un voltaje específico en alto y en bajo. Esos niveles se ajustan por medio de potenciómetros para lograr un óptimo desempeño y están dentro de un rango predeterminado por el fabricante del CCD.

Se llama la tarjeta de fases porque se encarga de acondicionar las señales provenientes del FPGA a los niveles requeridos por el CCD. Los niveles de entrada TTL son nominalmente de 0 V a 5 V, con esta tarjeta se logra un rango ajustable de -15 V a $+15$ V a la salida.

Esta tarjeta de fases cuenta con seis bloques acondicionadores y un manejador de ducto para seleccionar seis fases digitales de un total de 24 disponibles. Entonces se podrían poner hasta cuatro tarjetas de estas para poder generar hasta 24 fases, lo cual es más que suficiente para satisfacer las necesidades de cualquier detector disponible en el mercado.

Se requiere de una frecuencia de operación de más de 20 MHz, una corriente superior a 200 mA y que se pueda ajustar de manera sencilla el voltaje en alto y en bajo. Esto se calcula tomando en cuenta la capacitancia de entrada de ~ 5 nF, con un cambio de 1V, a 12.5 MHz. Otro requerimiento adicional es que se pueda mantener atada la salida a un nivel específico y dependiendo de la fase en cuestión, puede ser sostenida en alto o en bajo. Para lograr esto se dispusieron dos bloques que se pueden sostener en bajo y cuatro en alto.

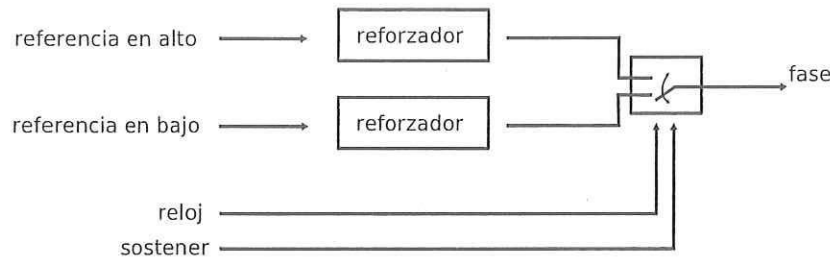


FIGURA 5.7. Diagrama a bloques de la tarjeta de fases. Bloque básico de la tarjeta, que se repite seis veces.

5.4.1. Principales circuitos integrados

Para la referencia en V_L y V_H se coloca un potenciómetro abarcando todo el rango de las fuentes de alimentación. El nivel de referencia obtenido se refuerza con un par de MOSFETs complementarios (SI4559). Al integrado se le conectan capacitores adicionales de desacoplo de fuente, para evitar que se afecte a la referencia con los súbitos cambios de corriente.

Se usa el circuito integrado 74LS245 como habilitador de puerto. Este controla la entrada a la tarjeta.

EL7156 High Performance Pin Driver

El EL7156 es un manejador de 3 estados 5.8. Maneja hasta 3.5 A de corriente pico y tiene una frecuencia de operación máxima de 40 MHz. Tiene baja resistencia de encendido, de 3.5Ω , por lo cual no disipa mucha potencia. Otra característica deseable es que sus terminales de entrada son compatibles con tecnología TTL.

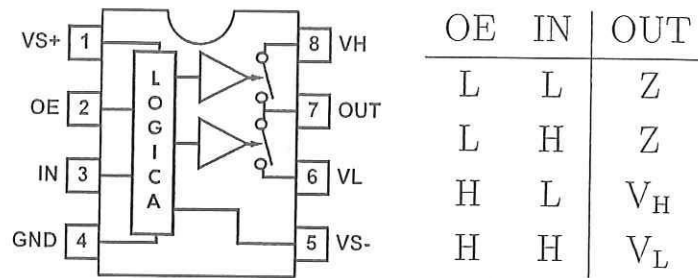


FIGURA 5.8. Diagrama de conexiones y tabla de verdad del EL7156. Contiene dos interruptores analógicos conectando V_H y V_L con OUT. Dependiendo del valor de la pata de IN, uno de los dos interruptores estará cerrado mientras el otro estará abierto. También posee una entrada OE la cual habilita la salida, dejando los dos interruptores abiertos simultáneamente.

SI4559 N/P Matched Pair MOSFET

El SI4559 consiste de un par de transistores MOSFET con características muy similares, integrados en un paquete SO-8. Un transistor es de canal N, mientras que el otro es de canal P.

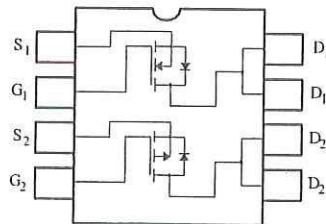


FIGURA 5.9. Diagrama de conexiones del dispositivo SI4559

HI-201HS High Speed, Quad SPST, CMOS Analog Switch

El HI-201HS es un interruptor monolítico CMOS, con una velocidad de conmutación muy alta y baja resistencia de encendido. Este circuito integrado contiene cuatro interruptores SPST¹, y es compatible con el interruptor estándar industrial HI-201.

¹Single Pole, Single Throw: Un polo, un tiro

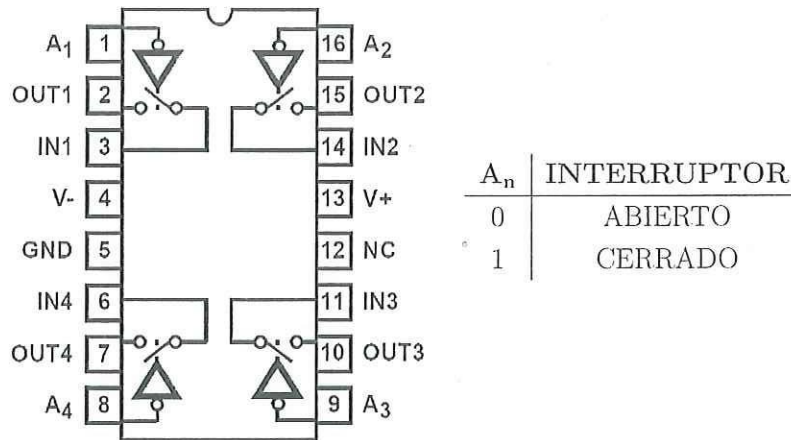


FIGURA 5.10. Diagrama de conexiones y tabla de verdad del HI-201HS. El interruptor se abre y cierra dependiendo del valor de la entrada A_i , con un 0 lógico el interruptor correspondiente estará abierto, y con un 1 se cierra.

5.5. Tarjeta de alto voltaje

Esta tarjeta se encarga de generar la señal de alto voltaje que necesita un EMCCD para poder llevar a cabo la multiplicación de cargas. Se requiere que los voltajes en alto y en bajo de esta fase sean variables dinámicamente, ya que la amplitud de esta señal controla la ganancia del EMCCD. Los circuitos que generan esta fase necesitan ser de potencia.

Tiene como entrada la secuencia de la fase de alto voltaje, los valores en alto y en bajo codificados digitalmente, y los bits de control del convertidor digital analógico.

El convertidor se usa para crear las referencias en alto y en bajo de la fase de alto voltaje, los cuales se refuerzan con amplificadores operacionales. Se colocan filtros pasabajas de primer orden para minimizar el ruido inducido por el reloj de la FPGA. Después se utiliza el integrado HS201 para conmutar los voltajes con la secuencia de la fase de alto voltaje. Finalmente la señal es reforzada con un amplificador basado en transistores MOSFET de potencia discretos.

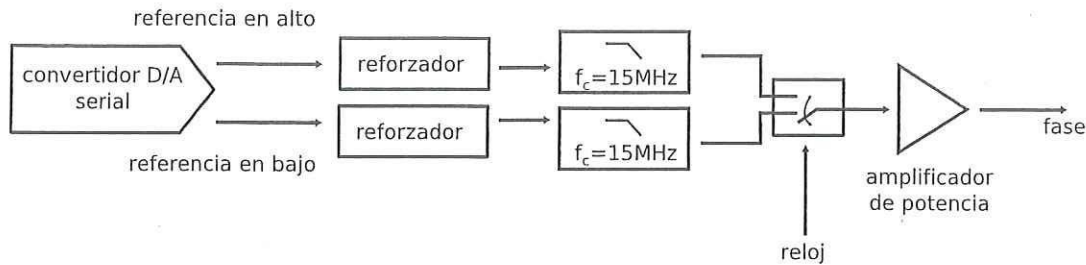


FIGURA 5.11. Diagrama a bloques de la tarjeta de alto voltaje

5.5.1. Principales circuitos integrados

En esta tarjeta se utiliza un retenedor octal (74LVQ573SC) que sirve para controlar las señales que entran al convertidor digital analógico (DAC7614U). Se generan dos referencias una en alto y otra en bajo que se refuerzan con circuitos basados en el amplificador operacional de propósito general LM1458.

El filtro pasabajos está hecho con un simple arreglo RC, que tiene una frecuencia de corte de 15 MHz. Los niveles son intercambiados con el circuito conmutador, HI-201HS conectado de la misma forma que en la tarjeta de fases. Al último se amplifica la señal en corriente para poder cumplir con los requerimientos de funcionamiento del EMCCD.

DAC7614U Digital to Analog Converter

El DAC7614U es un convertidor digital a analógico de 12 bits con entrada serie y salida cuádruple en voltaje. En la entrada se coloca una palabra de 16 bits en serie que contiene el código de 12 bits del valor que se quiere poner a la salida seguido de dos bits que sirven para seleccionar uno de los cuatro convertidores. El DAC7614U tiene una estructura de escalera R-2R y poseen su propio amplificador operacional a la salida pero comparten las mismas

referencias de voltaje y ciertos bits de control.

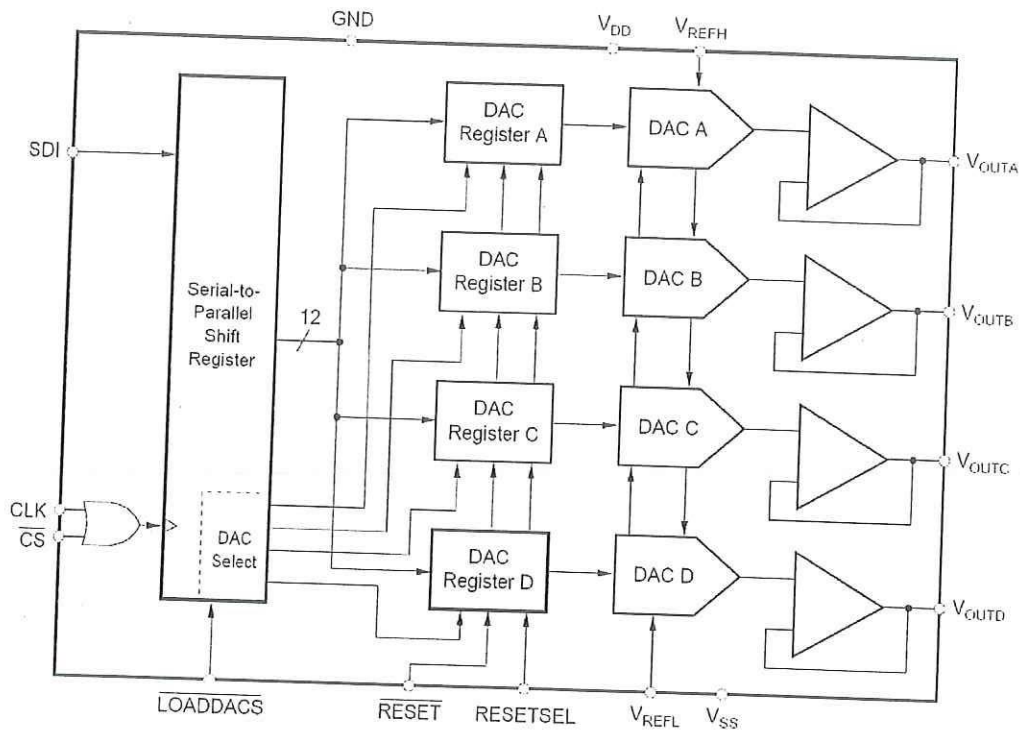


FIGURA 5.12. Diagrama a bloques del DAC7614. La entrada de los datos al integrado por la pata SDI es controlada por una señal de reloj CLK y por una entrada habilitadora \overline{CS} . Los datos se alimentan a un registro de corrimiento que los convierte en datos en paralelo.

5.6. Tarjeta de fuentes ajustables

Esta tarjeta provee al CCD de niveles específicos de corriente directa. Estos niveles varían de nombre y función dependiendo del modelo y fabricante de CCD. Como el proyecto contempla las pruebas de distintos modelos de CCDs se hizo esto de forma genérica. Esta tarjeta también sirve para generar los niveles de corriente directa requeridos para alimentar a los demás circuitos integrados tales como V_{CC} , V_{DD} , V_{EE} , GND, entre otros.

La tarjeta consta de ocho circuitos basados en un regulador lineal de voltaje variable (LM317). Los circuitos constan de un divisor de tensión que fija el voltaje de salida así como

de capacitores de desacoplo a la entrada y a la salida.

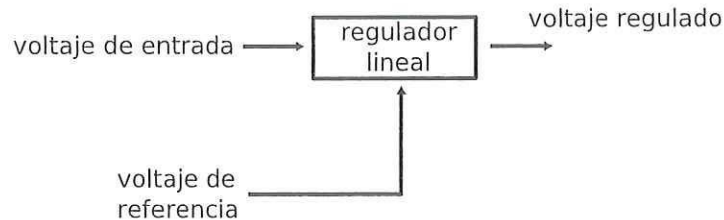


FIGURA 5.13. Diagrama a bloques de uno de los reguladores usados en la tarjeta de fuentes ajustables, repitiéndose ocho veces.

5.7. Tarjeta del convertidor A/D

El propósito de esta tarjeta es procesar la señal analógica proveniente de la terminal de salida del EMCCD mediante el método del muestreo doble correlacionado, para después convertirlo a un formato digital en paralelo.

El proceso de muestreo determina la diferencia de voltaje entre el nivel de piso de cada pixel y el nivel de voltaje generado por la señal de los fotones recolectados por el mismo. La señal de video de salida de un CCD es de un nivel bastante pequeño ya que cada fotoelectrón produce unos pocos microvolts de señal. Además, la señal es compleja y requiere de una temporización precisa para asegurarse de que se amplifican y miden las partes correctas. El procesador de video debe medir, sin introducir ningún ruido adicional, el nivel de referencia y el nivel de señal para después restarle el primero al segundo para así obtener un voltaje de salida proporcional al número de fotoelectrones recibidos por el pixel correspondiente.

La señal del CCD se introduce a un amplificador diferencial con ganancia unitaria. El resultado es que se tienen dos señales a la salida de este circuito, la señal con una fase de 180° y otra con una fase de 0° . Las señales se refuerzan con un amplificador inversor de ganancia

unitaria, para entrar a un integrador, el cual selecciona cual de las dos integra.

La señal integrada es amplificada y se le suma un nivel de DC. Luego se pasa por un filtro pasabajos diseñado para eliminar el ruido de alta frecuencia causado por el reloj de la FPGA, así como de los armónicos generados. La señal se convierte a diferencial, porque se está usando un convertidor Analógico Digital con entrada diferencial. Con ese dispositivo la señal se convierte a un formato de 14 bits en paralelo.

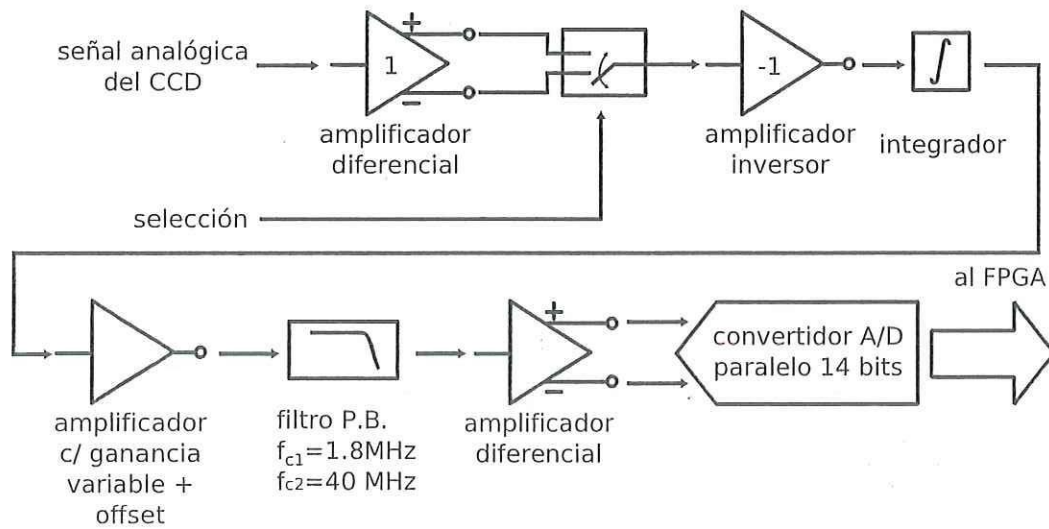


FIGURA 5.14. Diagrama a bloques de la tarjeta del convertidor A/D.

5.7.1. Principales circuitos integrados

ADS5421 14b Analog to Digital Converter

El ADS5421 es un convertidor analógico digital de 14 bits con un gran rango dinámico. Incluye un amplificador con ancho de banda de 10MHz que sigue y mantiene la señal de

entrada. Este otorga un excelente desempeño, logrando sobrepasar fácilmente la tasa de Nyquist. La entrada de reloj puede aceptar una onda senoidal de bajo nivel o una onda cuadrada de hasta $0.5 V_{pp}$.

El ADS5421 emite un bit bandera que indica cuando la señal de entrada excede el rango de escala completa del convertidor. Esta bandera se puede usar para reducir la ganancia de la circuitería acondicionadora de señal quien emplea técnicas avanzadas de corrección de errores digitales, ideal para aplicaciones de imágenes. Está disponible en un pequeño paquete LQFP de 64 terminales.

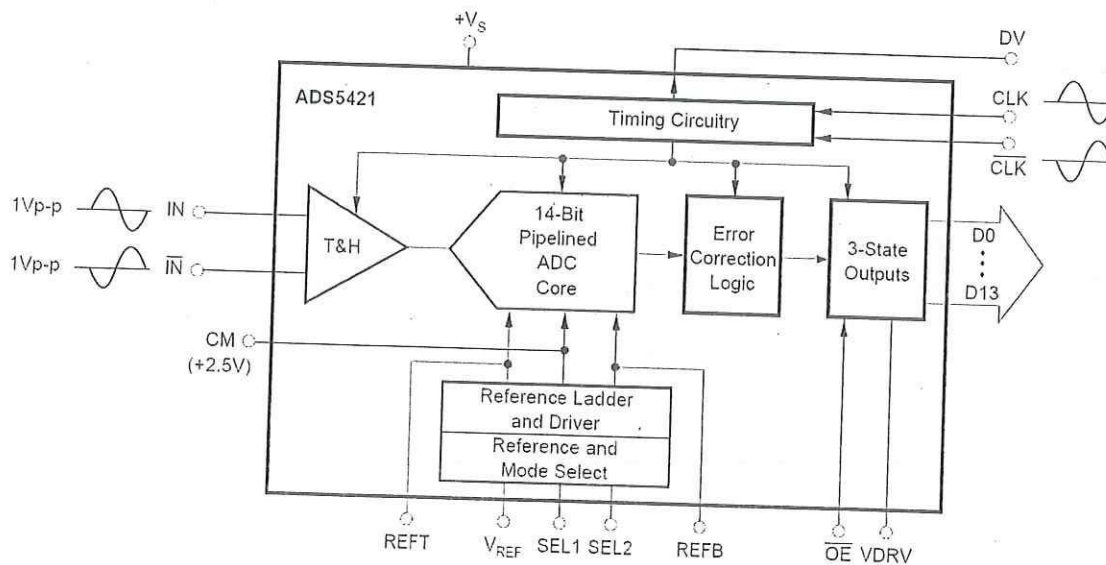


FIGURA 5.15. El Convertidor ADS5421 está construido basado en una arquitectura de varias etapas en cascada, cada una de ellas a su vez compuesta de un cuantizador de baja resolución y arreglos de circuitos lógicos que sirven para corregir los errores digitales. El proceso de conversión se inicia con un flanco de subida del reloj de conversión externo. Cuando la señal es capturada por el amplificador a la entrada, los bits son codificados secuencialmente empezando por el bit más significativo. El proceso resulta en una palabra de 14 bits codificada en formato binario normal o en complemento a dos; obtenida diez ciclos de reloj después [24].

5.8. Tarjeta del CCD

La única función de esta tarjeta es el actuar de soporte para el EMCCD y para acceder sus terminales.

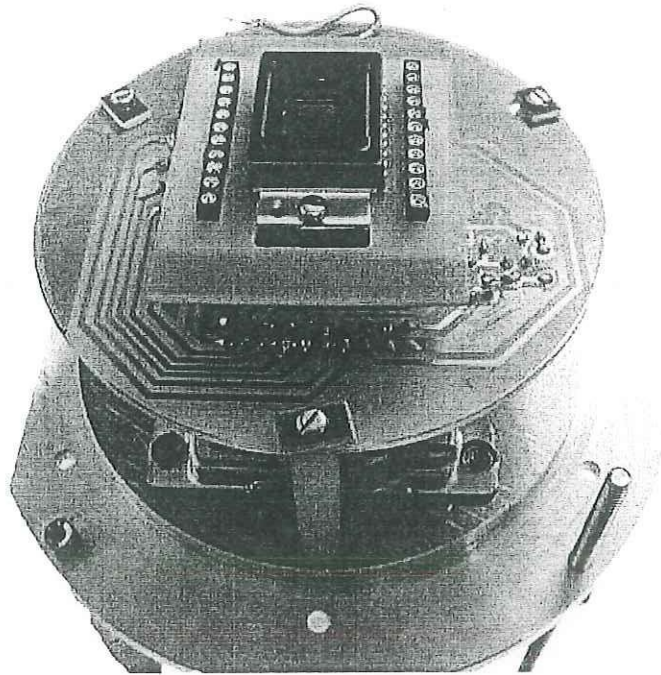


FIGURA 5.16. Fotografía de el CCD TC253 de Texas Instruments montado sobre su tarjeta. Se puede observar que este CCD cuenta con enfriador peltier integrado.

Parte III

Conclusiones y Apéndices

Capítulo 6

Conclusiones y Resultados

Durante el desarrollo de esta tesis se logró construir un prototipo de cámara de video con un EMCCD. Actualmente la cámara se encuentra en fase de pruebas. Estamos optimizando ciertos aspectos del funcionamiento de dicha cámara y no está descartada la posibilidad de hacer una última tanda de tarjetas con las mejoras finales.

Dada la naturaleza de este proyecto, patrocinado por la Secretaría de Marina y el CONACyT, no pude adjuntar los esquemáticos de la cámara. Si el lector está interesado en esquemáticos, una buena referencia es la tesis desarrollada por M.I. Enrique Colorado Ortiz[2], el cual también colabora en este proyecto.

La meta final de este proyecto es el desarrollo de una cámara astronómica basada en un EMCCD. Se tiene que reducir el ruido de lectura al mínimo, ya que se usarían exposiciones mucho más largas. Eso se puede hacer al optimizar la electrónica, el enrutado de las pistas en el PCB, el uso de mejores componentes, y un CCD de grado científico. Quizás se podría simplificar el esquema electrónico si se eliminara la Gumstix, ésa era la idea original de los diseñadores quienes se vieron forzados a usarla por problemas con un proveedor.

En este proyecto aprendí muchísimo y me tocó documentar gran parte del mismo. Tuve la oportunidad de trabajar en equipo, armando tarjetas y participando en las pruebas de laboratorio, así como en una prueba de campo que hicimos en una patrulla oceánica. De los resultados obtenidos en este trabajo se generó un poster que se presentó en el XXI Congreso Nacional de Astronomía, que tuvo en este año como sede el Instituto Nacional de Astrofísica Óptica y Electrónica, Puebla.

Bibliografía

- [1] Wikipedia, 2006, *Charge-Coupled Devices* — *Wikipedia, The Free Encyclopedia*. [Online; accessed 20-January-2007]
- [2] Colorado-Ortiz E., 2005, *Diseño de un Controlador Basado en un Dispositivo de Acoplamiento de Carga para Adquirir Imágenes en un Telescopio*, Master's thesis, Facultad de Ingeniería Ensenada, Universidad Autónoma de Baja California
- [3] Kuphaldt T.R., 2006, *Lessons in Electric Circuits*, volume III, Semiconductors, Design Science Ltd.
- [4] Kwok K.N., 1995, *The Complete Guide to Semiconductor Devices*, McGraw-Hill, Inc., New York
- [5] Buil C., 1989, *CCD Astronomy: Construction and use of an astronomical CCD camera*, Willman-Bell, Inc.
- [6] Wodasky R., 2002, *The New CCD Astronomy*, New Astronomy Press, Inc., Boca Raton
- [7] Howell S.B., 2000, *Handbook of CCD Astronomy*, Cambridge University Press
- [8] Michel-Murillo R., 1997, *Development of the BigMIC Image Photon Counting Detector*, Ph.D. thesis, University College London, University of London
- [9] NASA/CXC/STScI/JPL-Caltech/UIUC/Univ. of Minn, 2001, "*CCD / EMCCD vs. ICCD*". [Online; accessed 11-April-2007]
- [10] Enloe W., et al., 1992, *An electron-bombarded CCD image intensifier with a GaAs photocathode*, SPIE, 1655, 41
- [11] Dalinenko I. N., et al., 1996, *Design and fabrication technology of thinned backside-excited CCD imagers and the family of the intensified electron-bombarded CCD image tubes*, SPIE, 2790, 67

- [12] Johnson C.B., 2006, *Review of electron bombarded CCD cameras*, SPIE, 3434, 43
- [13] Tubbs R., 2003, *Lucky Exposures: Diffraction Limited Astronomical Imaging through the atmosphere*, Ph.D. thesis, St Johns College, Cambridge University, <http://www.mrao.cam.ac.uk/telescopes/coast/theses/rnt/thesis.html>
- [14] Coates C., 2006, *EMCCD cameras take imaging to a new level*, Optics, 29
- [15] Denvir D. J., et al., 2003, *Electron Multiplying CCDs*, SPIE, 4877, 55
- [16] O'Grady A., 2006, *A comparison of EMCCD, CCD and emerging technologies optimized for low light spectroscopy applications*, SPIE, 6093, 1
- [17] Andor Technology, 2006, *Andor Technical Note: Longevity in EMCCD and ICCD*. [Online; accessed 11-April-2007]
- [18] Andor Technology, 2007, *4/5D Microscopy*. [Online; accessed 12-March-2007]
- [19] Paddock S. W., et. al, 2007, *Introduction to Confocal Microscopy, basic concepts*. [Online; accessed 27-March-2007]
- [20] Andor Technology, 2006, *Live Cell Confocal Microscopy*. [Online; accessed 28-March-2007]
- [21] Andor Technology, 2006, *Raman Spectroscopy*. [Online; accessed 31-March-2007]
- [22] Janesick J.R., 2000, *Scientific Charge-Coupled Devices*, SPIE Press
- [23] NASA/CXC/STScI/JPL-Caltech/UIUC/Univ. of Minn, 2007, *NASA Image of the Day: Burning Brightly*. [Online; accessed 30-March-2007]
- [24] Texas Instruments, 2003, *SBAS237A: ADS5421 Datasheet*

Apéndices

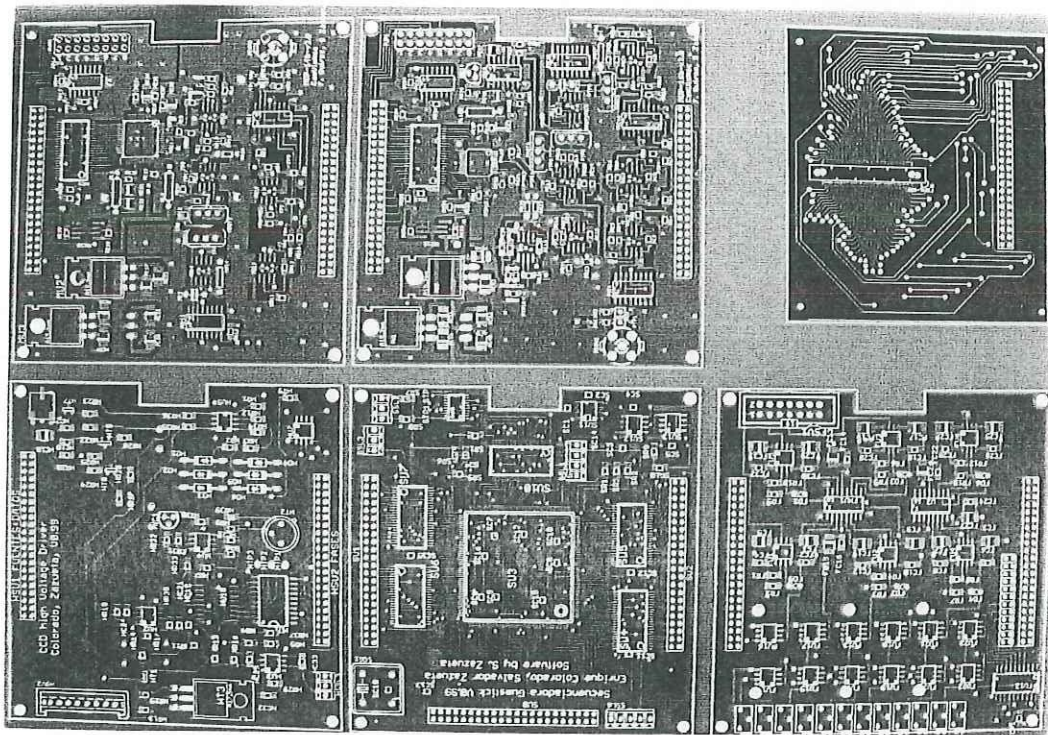


FIGURA 1. Fotografía de la parte de enfrente de la plancha del circuito impreso. De allí fueron cortadas todas las tarjetas usadas en la cámara. La fabricación se encargó a una compañía estadounidense.

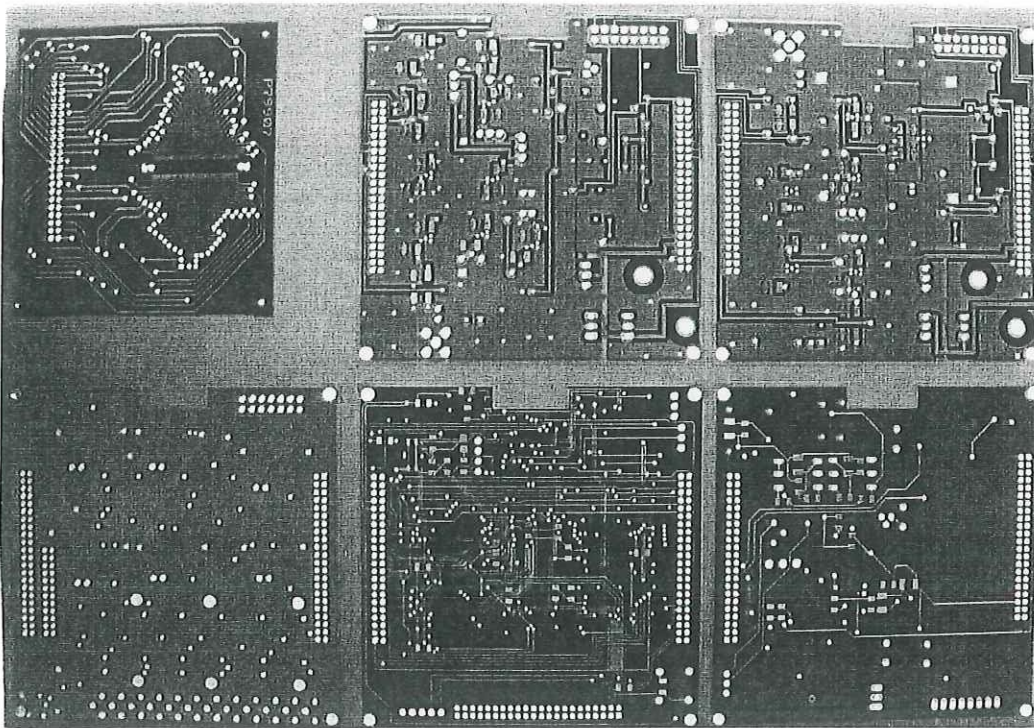


FIGURA 2. Fotografía de la parte trasera del circuito impreso usado.

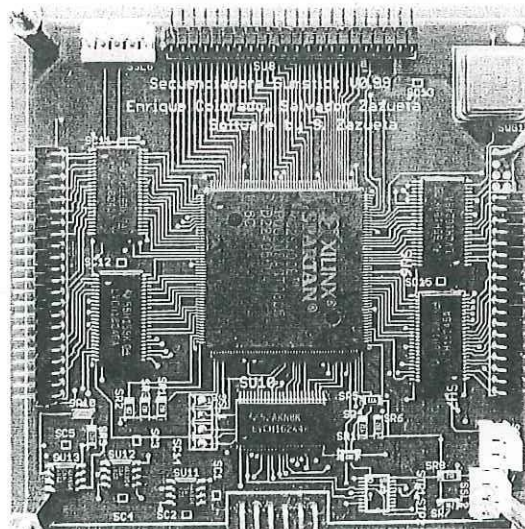


FIGURA 3. Fotografía de la tarjeta del FPGA Xilinx, con sus circuitos integrados de soporte.

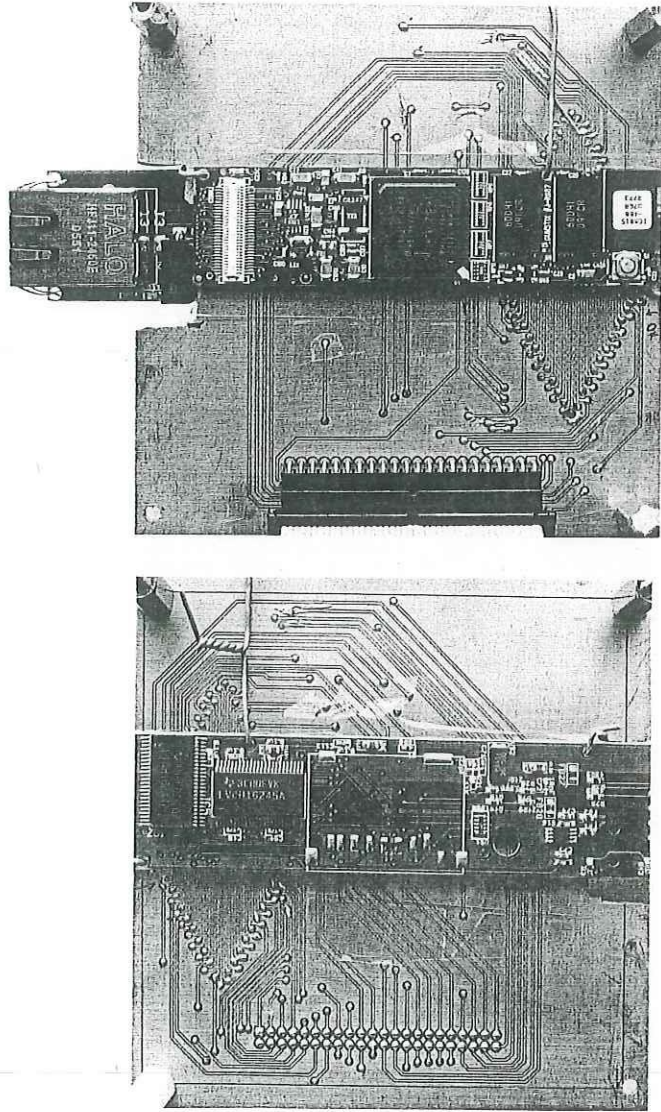


FIGURA 4. Fotografía de la tarjeta adaptadora del Gumstix. El Gumstix esta en la parte inferior, mientras que la tarjeta de expansion de Ethernet está arriba.

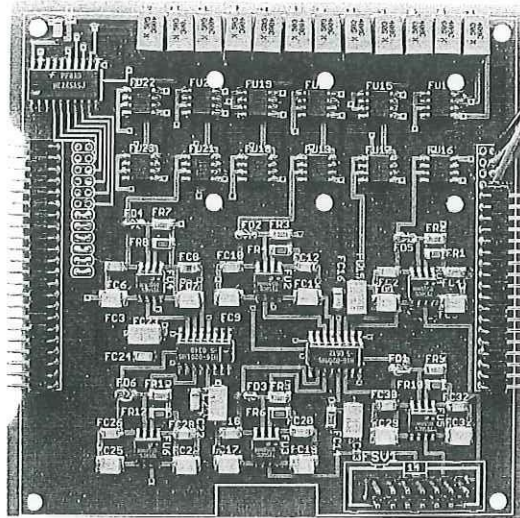


FIGURA 5. Fotografía de la tarjeta de fases.

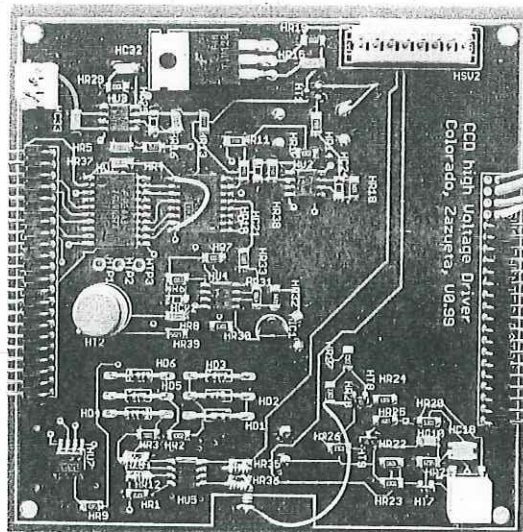


FIGURA 6. Fotografía de la tarjeta de la fase de alto voltaje.

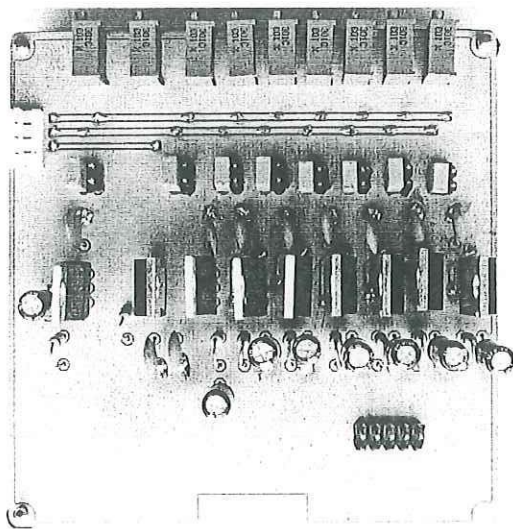


FIGURA 7. Fotografía de la tarjeta de las fuentes ajustables.

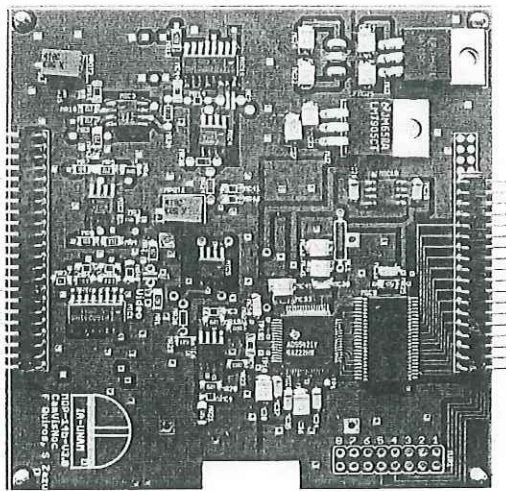


FIGURA 8. Fotografía de la tarjeta del convertidor analógico digital de 14 bits.

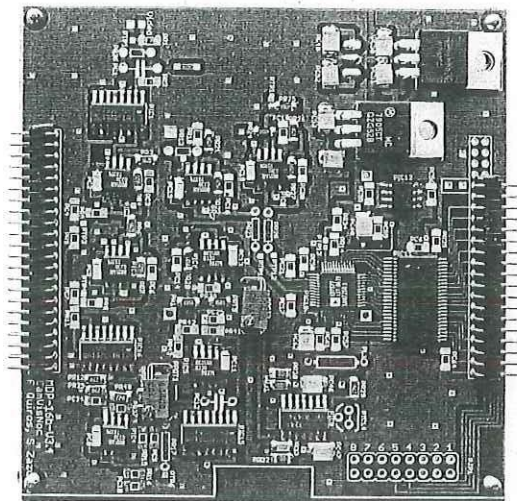


FIGURA 9. Fotografía de la tarjeta del convertidor analógico digital de 16 bits.

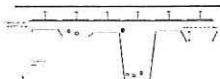
Cámaras giro-estabilizadas para la visión nocturna basadas en EMCCDs

Raúl Michel M.; Salvador Sazueta R.; Gerardo Sierra D.; María H. Pedrayes L.; Fernando Quiroz P.; Enrique Colorado O.; Francisco Murillo B.; Francisco Lazo V.; José M. Murillo C.; Benito Orozco S.; Jaime A. Sánchez D., Cap. Alberto Fuentes M. (SEMAR)

Se presentan los resultados del primer proyecto SEMAR-CONACYT realizado por el IA-UNAM consistente en el diseño y la construcción de cámaras para la visión nocturna basadas en CCDs multiplicadores de electrones (EMCCDs) y de un pedestal giro-estabilizado para la compensación del efecto de los movimientos de las embarcaciones sobre dichas cámaras.

Introducción

Los EMCCDs son básicamente CCDs comunes a los que se les ha agregado (justo antes del amplificador de salida) un registro especial en el cual es posible operar una o las fases con voltajes en exceso (hasta 50V) de los necesarios para lograr la transferencia de carga (~15V). Estos "excesos" voltajes hacen que (por insinuación por impacto) se produzca un efecto avalancha con la consecuente amplificación de una señal originalmente débil, tal y como sucede con los intensificadores de imagen convencionales, de manera que la señal así amplificada está muy por arriba de el nivel de ruido del amplificador de salida del CCD (~40 electrones para frecuencias de ~10MHz) lográndose ruidos de lectura equivalentes a niveles de ~0.01 electrones permitiendo su aplicación en el corte de fotones y, por supuesto, en aplicaciones mucho menos exigentes que la visión nocturna.



En este registro, hay una modulación de electrones por la ionización por impacto provocada por un campo eléctrico fuerte.

Características de la cámara

La electrónica de la cámara está distribuida en siete circuitos impresos de cuatro capas los cuales actualmente están en el proceso de ensamblado y pruebas. No presenta un esquema a bloques de la electrónica de la cámara EMCCD. Para lograr un sistema compacto se procuró usar componentes de modular en superficie de tal manera que el área de los circuitos impresos estuviera limitado a 9 x 9 cm².

Montada sobre una tarjeta, se halla una microcomputadora Gemini, que sirve como controlador de la cámara y la computadora personal.



Ensamblado del enfriador peltier para el EMCCD de Texas Instruments TC253

Los niveles de voltaje requeridos para la lectura de los CCDs deben ser ajustados a valores óptimos de "niveles de voltajes recomendados por el fabricante". Para ello, la tarjeta de fases consta de transistores de señal base-emisor, que permiten transformar los niveles de voltaje de 0V a 50V a cualquier nivel de voltaje dentro de un rango de voltajes de 10V a 150V. Esta tarjeta de fases cuenta esencialmente con dos conectores de señal y un selector para seleccionar una fase de voltaje dentro de un total de 24 disponibles en el controlador. De tal manera, es posible usar cuatro de estas tarjetas para generar hasta 24 fases las cuales son más que suficientes para configurar las necesidades de los detectores disponibles en el mercado.



Un circuito de muestreo doble correlacionado convierte la señal obtenida en cada píxel del EMCCD a voltaje, el cual es leído por el Convertidor Analógico Digital. En la parte del muestreo se determina la diferencia de voltaje entre el nivel de piso de cada píxel y el nivel de voltaje generado por la señal de los fotones recibidos por el mismo. La señal de salida de cada píxel en un CCD es bastante pequeña ya que cada fotoelectrón produce unos pocos microvoltios de señal. Además, la señal es débil y requiere de una remoción precisa para asegurar que se amplifican y miden los pines correctos. El procesador de video en su modo, sin embargo, tampoco puede adaptarse al nivel de referencia y el nivel de señal para después, restarle el primero al segundo para así obtener un voltaje de salida proporcional al número de fotoelectrones recibidos por el píxel correspondiente.

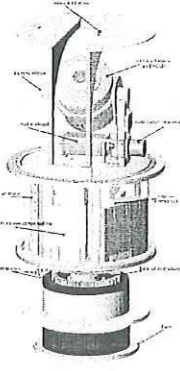
Esta tarjeta es la encargada de la operación de la cámara. Su diseño se basa en un arreglo de componentes del tipo FPGA (XC25100E) con el cual se generan las secuencias necesarias para la lectura del EMCCD y para la digitalización de la señal de salida. Estas secuencias y parámetros iniciales son los automáticamente de una memoria (XC25100E) cada que se inicia el sistema. La frecuencia base de este circuito es de 50MHz (proporcionado por un cristal oscilador). Todas las señales digitales del circuito son generadas por circuitos LVCM16244A y LVCM16245A.

Modula la amplitud de la fase RZ en el registro de ganancia del EMCCD. El convertidor se usa para crear las referencias en alto y en bajo de la fase de alto voltaje. Los cuales se refuerzan con amplificadores operacionales. Se colocan filtros pasabajos de primer orden para minimizar el ruido introducido por el reloj de la FPGA. Después se utiliza el integrado HS201 para controlar los voltajes con la secuencia de la fase de alto voltaje. Finalmente la señal es reforzada con un amplificador basado en transistores MOSFET de potencia de 20 watts.

Esta tarjeta provee al CCD de niveles específicos de corriente directa. Estos niveles varían de nombre y función dependiendo del módulo y fabricante de CCD. Como el proyecto contempla las pruebas de distintos modelos de CCDs, entonces se hizo esto de forma genérica. También esta tarjeta sirve para generar los niveles de corriente directa que se ocupan para alimentar a los demás circuitos integrados.

Estructura funcional del pedestal

La función de este pedestal es dar soporte a la cámara del CCD y, por medio de mecanismos de posicionamiento en azimuth y altura, compensar los movimientos propios de la embarcación de manera que siempre se tenga una imagen relativamente estable del objetivo. Como puede apreciarse en la figura, este instrumento consta de una base circular que contiene el mecanismo de azimuth, en su parte media se encuentra una caja donde se aloja toda la electrónica del sistema y en su parte superior una cúpula que contiene a la cámara y al mecanismo de altitud todo debidamente sellado. La base, que podría ser fabrica a un plato, cuenta con unos baleros y un engrane sobre el que se apoya el motor de azimuth de manera que las dos partes superiores giran como un bloque al dar vueltas este motor. La corriente necesaria para operar toda la electrónica es tomada de la parte baja por medio de un arreglo de dos brochas eléctricas. La parte de enmedio contiene una PC empujante, una tarjeta controladora de motores, fuentes de alimentación y el motor azimuthal y el codificador de posición. En la parte de arriba se tiene el mecanismo de altitud que sostiene a la cámara. Esta cúpula también se encuentra sellada y tiene una ventana de policarbonato por la que pasa la luz que llega a la cámara.



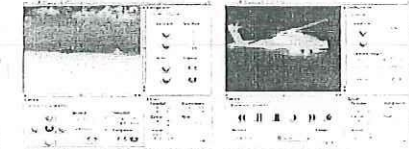
Resultados



Las tarjetas son dispuestas en una torre, y se conectan por medio de cables de 48 pines. Para manejar este EMCCD, se necesitan dos tarjetas generadoras de fases. No se ha incluido la tarjeta de las fuentes programables.



Este es el pedestal de estabilización en su momento, el cual se encuentra en pruebas y no se le ha montado la cámara EMCCD.



La cámara se controla por medio de una interfaz gráfica programada en GTK+1 para Linux, proyectada en una pantalla tipo Touch-Screen. El operador tiene acceso al movimiento del sistema, configuración de la cámara, así como de la adquisición de imágenes fijas y video.

FIGURA 10. Poster Presentado en el XXI Congreso Nacional de Astronomía

Hojas de datos de los principales circuitos integrados usados en la cámara

1. XC2S300, Xilinx® Spartan-III FPGA
2. XFC02S, Programmable Configuration PROM
3. EL7156 High Performance Pin Driver
4. SI4559 N/P Matched Pair MOSFET
5. HI-201HS High Speed, Quad SPST, CMOS Analog Switch
6. DAC7614U Digital to Analog Converter
7. ADS5421 14b Analog to Digital Converter
8. LM317 1.2V to 37V Voltage Regulator
9. TC253 1004 × 1002 pixel Impactron CCD Image Sensor

Introduction

The Spartan™-IIE 1.8V Field-Programmable Gate Array family gives users high performance, abundant logic resources, and a rich feature set, all at an exceptionally low price. The seven-member family offers densities ranging from 50,000 to 600,000 system gates, as shown in Table 1. System performance is supported beyond 200 MHz.

Spartan-IIE devices deliver more gates, I/Os, and features per dollar than other FPGAs by combining advanced process technology with a streamlined architecture based on the proven Virtex™-E platform. Features include block RAM (to 288K bits), distributed RAM (to 221,184 bits), 19 selectable I/O standards, and four DLLs (Delay-Locked Loops). Fast, predictable interconnect means that successive design iterations continue to meet timing requirements.

The Spartan-IIE family is a superior alternative to mask-programmed ASICs. The FPGA avoids the initial cost, lengthy development cycles, and inherent risk of conventional ASICs. Also, FPGA programmability permits design upgrades in the field with no hardware replacement necessary (impossible with ASICs).

Features

Second generation ASIC replacement technology

- Densities as high as 15,552 logic cells with up to 600,000 system gates
- Streamlined features based on Virtex-E architecture
- Unlimited in-system reprogrammability
- Very low cost
- Advanced 0.15 micron technology

- System level features
 - SelectRAM+™ hierarchical memory:
 - 16 bits/LUT distributed RAM
 - Configurable 4K-bit true dual-port block RAM
 - Fast interfaces to external RAM
 - Fully 3.3V PCI compliant to 64 bits at 66 MHz and CardBus compliant
 - Low-power segmented routing architecture
 - Dedicated carry logic for high-speed arithmetic
 - Efficient multiplier support
 - Cascade chain for wide-input functions
 - Abundant registers/latches with enable, set, reset
 - Four dedicated DLLs for advanced clock control
 - Eliminate clock distribution delay
 - Multiply, divide, or phase shift
 - Four primary low-skew global clock distribution nets
 - IEEE 1149.1 compatible boundary scan logic
- Versatile I/O and packaging
 - Pb-free package options
 - Low-cost packages available in all densities
 - Family footprint compatibility in common packages
 - 19 high-performance interface standards
 - LVTTTL, LVCMOS, HSTL, SSTL, AGP, CTT, GTL
 - LVDS and LVPECL differential I/O
 - Up to 205 differential I/O pairs that can be input, output, or bidirectional
 - Hot swap I/O (CompactPCI friendly)
- Fully supported by powerful Xilinx ISE development system
 - Fully automatic mapping, placement, and routing
 - Integrated with design entry and verification tools
 - Extensive IP library including DSP functions and soft processors

Table 1: Spartan-IIE FPGA Family Members

Device	Logic Cells	Typical System Gate Range (Logic and RAM)	CLB Array (R x C)	Total CLBs	Maximum Available User I/O(1)	Maximum Differential I/O Pairs	Distributed RAM Bits	Block RAM Bits
XC2S50E	1,728	23,000 - 50,000	16 x 24	384	182	83	24,576	32K
XC2S100E	2,700	37,000 - 100,000	20 x 30	600	202	86	38,400	40K
XC2S150E	3,888	52,000 - 150,000	24 x 36	864	265	114	55,296	48K
XC2S200E	5,292	71,000 - 200,000	28 x 42	1,176	289	120	75,264	56K
XC2S300E	6,912	93,000 - 300,000	32 x 48	1,536	329	120	98,304	64K
XC2S400E	10,800	145,000 - 400,000	40 x 60	2,400	410	172	153,600	160K
XC2S600E	15,552	210,000 - 600,000	48 x 72	3,456	514	205	221,184	288K

Notes:

1. User I/O counts include the four global clock/user input pins. See details in Table 2, page 3

Features

- In-System Programmable PROMs for Configuration of Xilinx FPGAs
 - Low-Power Advanced CMOS NOR FLASH Process
 - Endurance of 20,000 Program/Erase Cycles
 - Operation over Full Industrial Temperature Range (–40°C to +85°C)
 - IEEE Standard 1149.1/1532 Boundary-Scan (JTAG) Support for Programming, Prototyping, and Testing
 - JTAG Command Initiation of Standard FPGA Configuration
 - Cascadable for Storing Longer or Multiple Bitstreams
 - Dedicated Boundary-Scan (JTAG) I/O Power Supply (V_{CCJ})
 - I/O Pins Compatible with Voltage Levels Ranging From 1.5V to 3.3V
 - Design Support Using the Xilinx Alliance ISE and Foundation ISE Series Software Packages
- XCF01S/XCF02S/XCF04S
 - ◆ 3.3V supply voltage
 - ◆ Serial FPGA configuration interface (up to 33 MHz)
 - ◆ Available in small-footprint VO20 and VOG20 packages.
 - XCF08P/XCF16P/XCF32P
 - ◆ 1.8V supply voltage
 - ◆ Serial or parallel FPGA configuration interface (up to 33 MHz)
 - ◆ Available in small-footprint VO48, VOG48, FS48, and FSG48 packages
 - ◆ Design revision technology enables storing and accessing multiple design revisions for configuration
 - ◆ Built-in data decompressor compatible with Xilinx advanced compression technology

Table 1: Platform Flash PROM Features

Device	Density	V_{CCINT}	V_{CCO} Range	V_{CCJ} Range	Packages	Program In-system via JTAG	Serial Config.	Parallel Config.	Design Revisioning	Compression
XCF01S	1 Mbit	3.3V	1.8V – 3.3V	2.5V – 3.3V	VO20/VOG20	✓	✓			
XCF02S	2 Mbit	3.3V	1.8V – 3.3V	2.5V – 3.3V	VO20/VOG20	✓	✓			
XCF04S	4 Mbit	3.3V	1.8V – 3.3V	2.5V – 3.3V	VO20/VOG20	✓	✓			
XCF08P	8 Mbit	1.8V	1.5V – 3.3V	2.5V – 3.3V	VO48/VOG48 FS48/FSG48	✓	✓	✓	✓	✓
XCF16P	16 Mbit	1.8V	1.5V – 3.3V	2.5V – 3.3V	VO48/VOG48 FS48/FSG48	✓	✓	✓	✓	✓
XCF32P	32 Mbit	1.8V	1.5V – 3.3V	2.5V – 3.3V	VO48/VOG48 FS48/FSG48	✓	✓	✓	✓	✓

Description

Xilinx introduces the Platform Flash series of in-system programmable configuration PROMs. Available in 1 to 32 megabit (Mbit) densities, these PROMs provide an easy-to-use, cost-effective, and reprogrammable method for storing large Xilinx FPGA configuration bitstreams. The Platform Flash PROM series includes both the 3.3V XCFxxS PROM and the 1.8V XCFxxP PROM. The XCFxxS version includes 4-Mbit, 2-Mbit, and 1-Mbit PROMs that

support Master Serial and Slave Serial FPGA configuration modes (Figure 1, page 2). The XCFxxP version includes 32-Mbit, 16-Mbit, and 8-Mbit PROMs that support Master Serial, Slave Serial, Master SelectMAP, and Slave SelectMAP FPGA configuration modes (Figure 2, page 2). A summary of the Platform Flash PROM family members and supported features is shown in Table 1.

High Performance Pin Driver

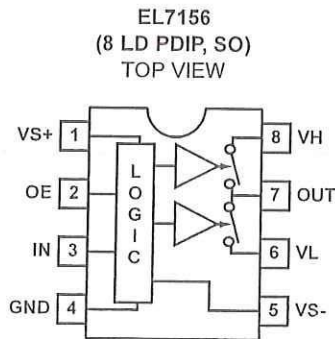
The EL7156 high performance pin driver with 3-state is suited to many ATE and level-shifting applications. The 3.5A peak drive capability makes this part an excellent choice when driving high capacitance loads.

The output pin OUT is connected to input pins V_H or V_L respectively, depending on the status of the IN pin. When the OE pin is active low, the output is placed in the 3-state mode. The isolation of the output FETs from the power supplies enables V_H and V_L to be set independently, enabling level-shifting to be implemented. Related to the EL7155, the EL7156 adds a lower supply pin V_{S-} and makes V_L an isolated and independent input. This feature adds applications flexibility and improves switching response due to the increased enhancement of the output FETs.

This pin driver has improved performance over existing pin drivers. It is specifically designed to operate at voltages down to 0V across the switch elements while maintaining good speed and on-resistance characteristics.

Available in the 8 Ld SO and 8 Ld PDIP packages, the EL7156 is specified for operation over the full -40°C to +85°C temperature range.

Pinout



Features

- Clocking speeds up to 40MHz
- 15ns tr/tf at 2000pF C_{LOAD}
- 0.5ns rise and fall times mismatch
- 0.5ns $T_{ON}-T_{OFF}$ prop delay mismatch
- 3.5pF typical input capacitance
- 3.5A peak drive
- Low on resistance of 3.5Ω
- High capacitive drive capability
- Operates from 4.5V to 16.5V
- Pb-free plus anneal available (RoHS compliant)

Applications

- ATE/burn-in testers
- Level shifting
- IGBT drivers
- CCD drivers

Ordering Information

PART NUMBER	PART MARKING	TAPE & REEL	PACKAGE	PKG. DWG. #
EL7156CN	EL7156CN	-	8 Ld PDIP	MDP0031
EL7156CNZ (Note)	EL7156CNZ	-	8 Ld PDIP* (Pb-free)	MDP0031
EL7156CS	7156CS	-	8 Ld SO	MDP0027
EL7156CS-T7	7156CS	7"	8 Ld SO	MDP0027
EL7156CS-T13	7156CS	13"	8 Ld SO	MDP0027
EL7156CSZ (Note)	7156CSZ	-	8 Ld SO (Pb-free)	MDP0027
EL7156CSZ-T7 (Note)	7156CSZ	7"	8 Ld SO (Pb-free)	MDP0027
EL7156CSZ-T13 (Note)	7156CSZ	13"	8 Ld SO (Pb-free)	MDP0027

NOTE: Intersil Pb-free plus anneal products employ special Pb-free material sets; molding compounds/die attach materials and 100% matte tin plate termination finish, which are RoHS compliant and compatible with both SnPb and Pb-free soldering operations. Intersil Pb-free products are MSL classified at Pb-free peak reflow temperatures that meet or exceed the Pb-free requirements of IPC/JEDEC J STD-020.

*Pb-free PDIPs can be used for through hole wave solder processing only. They are not intended for use in Reflow solder processing applications.

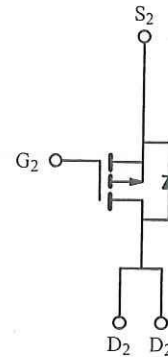
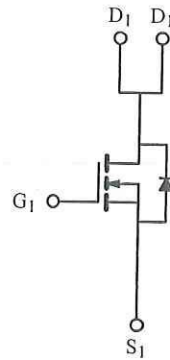
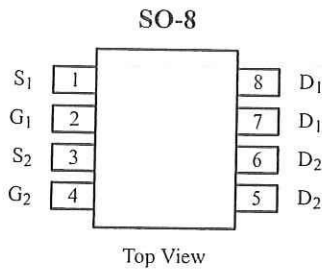


N-Channel 60-V (D-S), 175°C MOSFET

Product Summary

175°C Rated
Maximum Junction Temperature
TrenchFET™
Power MOSFETs

	V _{DS} (V)	r _{DS(on)} (Ω)	I _D (A)
N-Channel	60	0.055 @ V _{GS} = 10 V	± 4.5
		0.075 @ V _{GS} = 4.5 V	± 3.9
P-Channel	-60	0.120 @ V _{GS} = -10 V	± 3.1
		0.150 @ V _{GS} = -4.5 V	± 2.8



Absolute Maximum Ratings (T_A = 25°C Unless Otherwise Noted)

Parameter	Symbol	N-Channel	P-Channel	Unit
Drain-Source Voltage	V _{DS}	60	-60	V
Gate-Source Voltage	V _{GS}	± 20	± 20	
Continuous Drain Current (T _J = 175°C) ^a	I _D	T _A = 25°C	± 4.5	A
		T _A = 70°C	± 3.8	
Pulsed Drain Current	I _{DM}	± 30	± 30	A
Continuous Source Current (Diode Conduction) ^a	I _S	2.0	-2.0	
Maximum Power Dissipation ^a	P _D	T _A = 25°C	2.4	W
		T _A = 70°C	1.7	
Operating Junction and Storage Temperature Range	T _J , T _{stg}	-55 to 175		°C

Thermal Resistance Ratings

Parameter	Symbol	N- or P- Channel	Unit
Maximum Junction-to-Ambient ^a	R _{thJA}	62.5	°C/W

Notes

a. Surface Mounted on FR4 Board, t ≤ 10 sec.

Updates to this data sheet may be obtained via facsimile by calling Siliconix FaxBack, 1-408-970-5600. Please request FaxBack document #70167.

High Speed, Quad SPST, CMOS Analog Switch

The HI-201HS is a monolithic CMOS Analog Switch featuring very fast switching speeds and low ON resistance. The integrated circuit consists of four independently selectable SPST switches and is pin compatible with the industry standard HI-201 switch.

Fabricated using silicon-gate technology and the Intersil Dielectric Isolation process, this TTL compatible device offers improved performance over previously available CMOS analog switches. Featuring maximum switching times of 50ns, low ON resistance of 50Ω maximum, and a wide analog signal range, the HI-201HS is designed for any application where improved switching performance, particularly switching speed, is required. (A more detailed discussion on the design and application of the HI-201HS can be found in Application Note AN543.)

Ordering Information

PART NUMBER	TEMP. RANGE (°C)	PACKAGE	PKG. DWG. #
HI1-0201HS-2	-55 to 125	16 Ld CERDIP	F16.3
HI1-0201HS-4	-25 to 85	16 Ld CERDIP	F16.3
HI1-0201HS-5	0 to 75	16 Ld CERDIP	F16.3
HI3-0201HS-5	0 to 75	16 Ld PDIP	E16.3
HI3-0201HS-5Z (See Note)	0 to 75	16 Ld PDIP (Pb-free)	E16.3
HI9P0201HS-5	0 to 75	16 Ld SOIC	M16.3
HI9P0201HS-5Z (See Note)	0 to 75	16 Ld SOIC (Pb-free)	M16.3
HI9P0201HS-9	-40 to 85	16 Ld SOIC	M16.3
HI9P0201HS-9Z (See Note)	-40 to 85	16 Ld SOIC (Pb-free)	M16.3

NOTE: Intersil Pb-free products employ special Pb-free material sets; molding compounds/die attach materials and 100% matte tin plate termination finish, which is compatible with both SnPb and Pb-free soldering operations. Intersil Pb-free products are MSL classified at Pb-free peak reflow temperatures that meet or exceed the Pb-free requirements of IPC/JEDEC J STD-020C.

Features

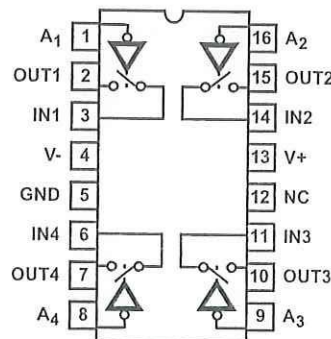
- Pb-free Available as an Option
- Fast Switching Times
 - t_{ON} 30ns
 - t_{OFF} 40ns
- Low "ON" Resistance 30Ω
- Pin Compatible with Standard HI-201
- Wide Analog Voltage Range (±15V Supplies) ±15V
- Low Charge Injection (±15V Supplies) 10pC
- TTL Compatible
- Symmetrical Switching Analog Current Range 80mA

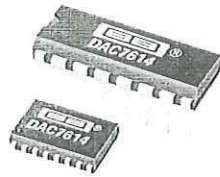
Applications

- High Speed Multiplexing
- High Frequency Analog Switching
- Sample and Hold Circuits
- Digital Filters
- Operational Amplifier Gain Switching Networks
- Integrator Reset Circuits

Pinout (Switches Shown For Logic "1" Input)

HI-201HS (CERDIP, PDIP, SOIC)
TOP VIEW





DAC7614

Quad, Serial Input, 12-Bit, Voltage Output DIGITAL-TO-ANALOG CONVERTER

FEATURES

- LOW POWER: 20mW
- UNIPOLAR OR BIPOLAR OPERATION
- SETTLING TIME: 10 μ s to 0.012%
- 12-BIT LINEARITY AND MONOTONICITY:
-40°C to +85°C
- USER SELECTABLE RESET TO MID-
SCALE OR ZERO-SCALE
- SECOND-SOURCE for DAC8420
- SMALL 20-LEAD SSOP PACKAGE

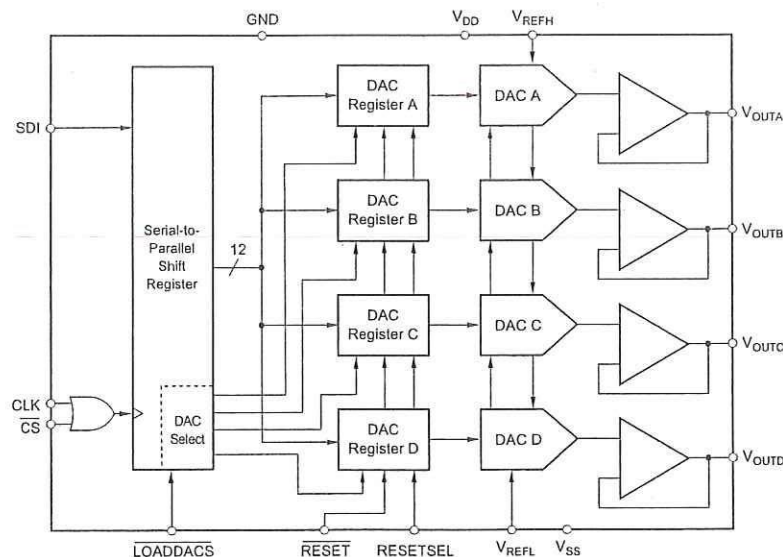
APPLICATIONS

- ATE PIN ELECTRONICS
- PROCESS CONTROL
- CLOSED-LOOP SERVO-CONTROL
- MOTOR CONTROL
- DATA ACQUISITION SYSTEMS

DESCRIPTION

The DAC7614 is a quad, serial input, 12-bit, voltage output digital-to-analog converter (DAC) with guaranteed 12-bit monotonic performance over the -40°C to +85°C temperature range. An asynchronous reset clears all registers to either mid-scale (800_H) or zero-scale (000_H), selectable via the RESETSEL pin. The device can be powered from a single +5V supply or from dual +5V and -5V supplies.

Low power and small size makes the DAC7614 ideal for process control, data acquisition systems, and closed-loop servo-control. The device is available in 16-pin plastic DIP, 16-lead SOIC, or 20-lead SSOP packages, and is guaranteed over the -40°C to +85°C temperature range.



International Airport Industrial Park • Mailing Address: PO Box 11400; Tucson, AZ 85734 • Street Address: 6730 S. Tucson Blvd., Tucson, AZ 85706 • Tel: (520) 746-1111
Twx: 910-952-1111 • Internet: <http://www.burr-brown.com/> • Cable: BBRCORP • Telex: 066-6491 • FAX: (520) 889-1510 • Immediate Product Info: (800) 548-6132



14-Bit, 40MHz Sampling ANALOG-TO-DIGITAL CONVERTER

FEATURES

- **HIGH DYNAMIC RANGE:**
High SFDR: 83dB at 10MHz f_{IN}
High SNR: 75dB at 10MHz f_{IN}
- **PREMIUM TRACK-AND-HOLD:**
Differential Inputs
Selectable Full-Scale Input Range
- **LOW POWER: 850mW**
- **FLEXIBLE CLOCKING:**
Differential or Single-Ended
Accepts Sine or Square Wave Clocking Down to 0.5Vp-p
Variable Threshold Level

APPLICATIONS

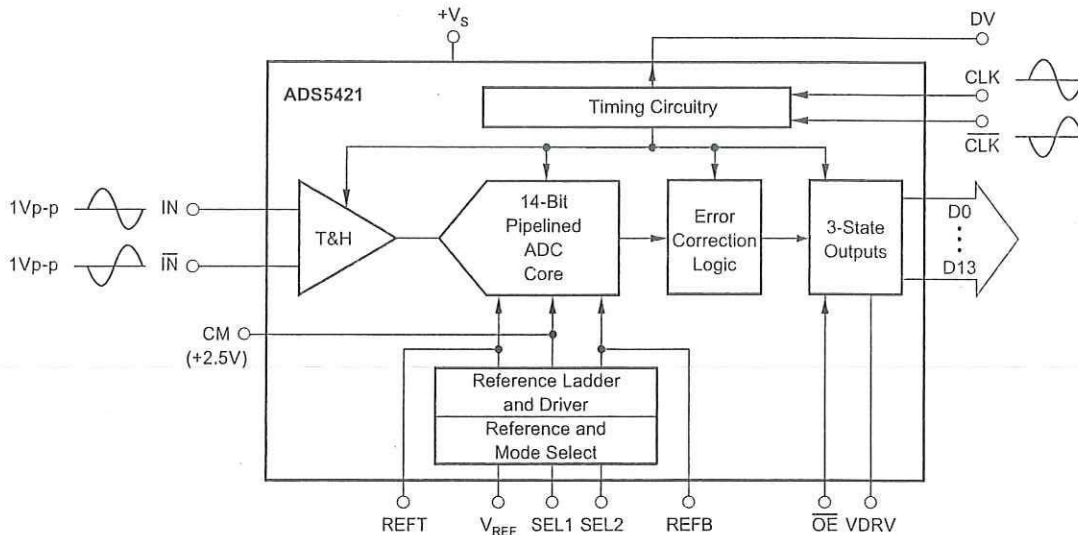
- COMMUNICATIONS RECEIVERS
- TEST INSTRUMENTATION
- PROFESSIONAL CCD IMAGING

DESCRIPTION

The ADS5421 is a high-dynamic range 14-bit, 40MHz, pipelined Analog-to-Digital Converter (ADC). It includes a high-bandwidth linear track-and-hold amplifier that gives excellent spurious performance up to and beyond the Nyquist rate. The clock input can accept a low-level differential sine wave or square wave signal down to 0.5Vp-p, further improving the Signal-to-Noise Ratio (SNR) performance.

The ADS5421 has a 4Vp-p differential input range (2Vp-p • 2 inputs) for optimum Spurious-Free Dynamic Range (SFDR). The differential operation gives the lowest even-order harmonic components. A lower input voltage can also be selected using the internal references, further optimizing SFDR.

The ADS5421 also provides an over-range flag that indicates when the input signal has exceeded the converter's full-scale range. This flag can also be used to reduce the gain of the front-end signal conditioning circuitry. It also employs digital error-correction techniques to provide excellent differential linearity for demanding imaging applications. The ADS5421 is available in a small LQFP-64 package.



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.



LM117/217 LM317

1.2V TO 37V VOLTAGE REGULATOR

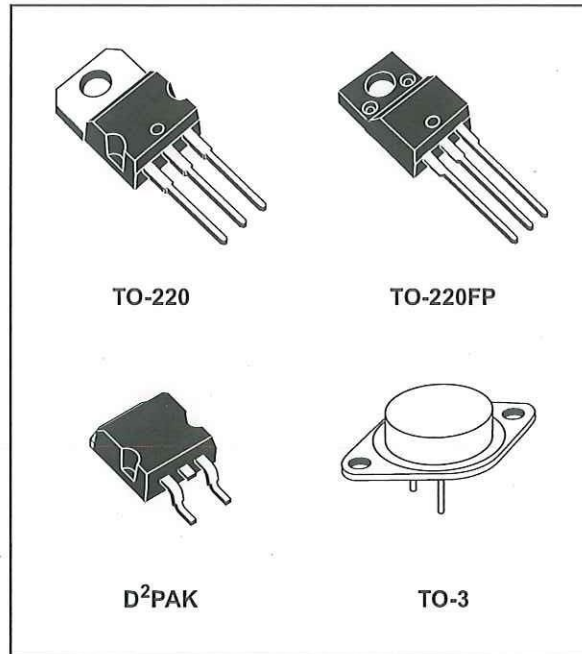
- OUTPUT VOLTAGE RANGE: 1.2 TO 37V
- OUTPUT CURRENT IN EXCESS OF 1.5A
- 0.1% LINE AND LOAD REGULATION
- FLOATING OPERATION FOR HIGH VOLTAGES
- COMPLETE SERIES OF PROTECTIONS: CURRENT LIMITING, THERMAL SHUTDOWN AND SOA CONTROL

DESCRIPTION

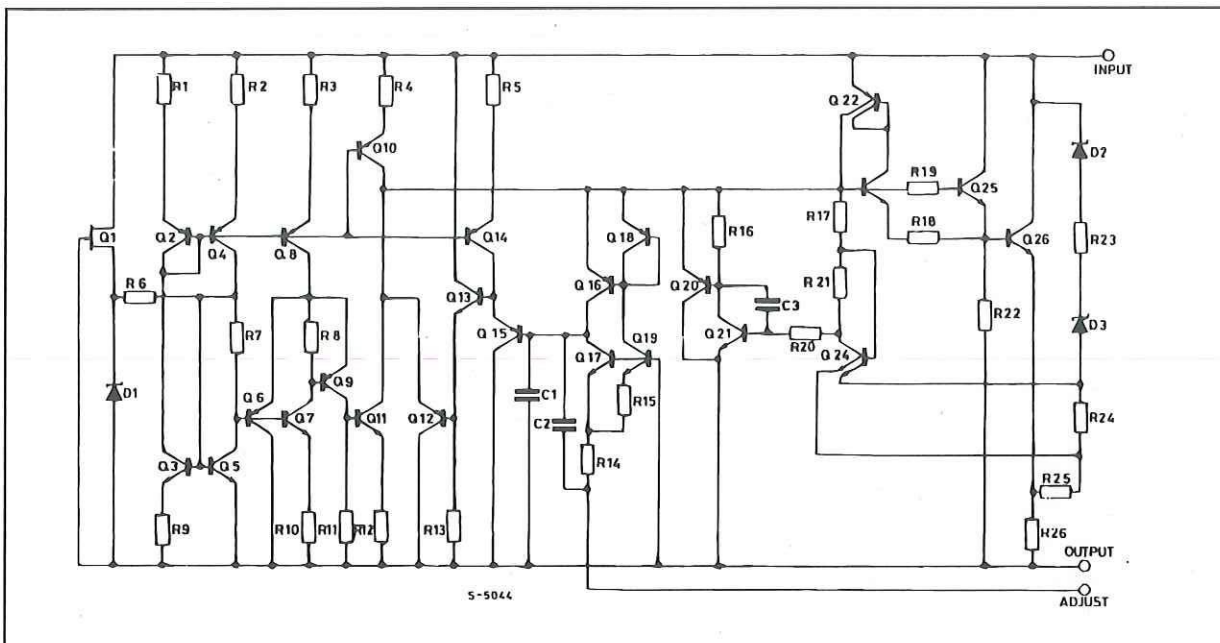
The LM117/LM217/LM317 are monolithic integrated circuit in TO-220, TO-220FP, TO-3 and D²PAK packages intended for use as positive adjustable voltage regulators.

They are designed to supply more than 1.5A of load current with an output voltage adjustable over a 1.2 to 37V range.

The nominal output voltage is selected by means of only a resistive divider, making the device exceptionally easy to use and eliminating the stocking of many fixed regulators.

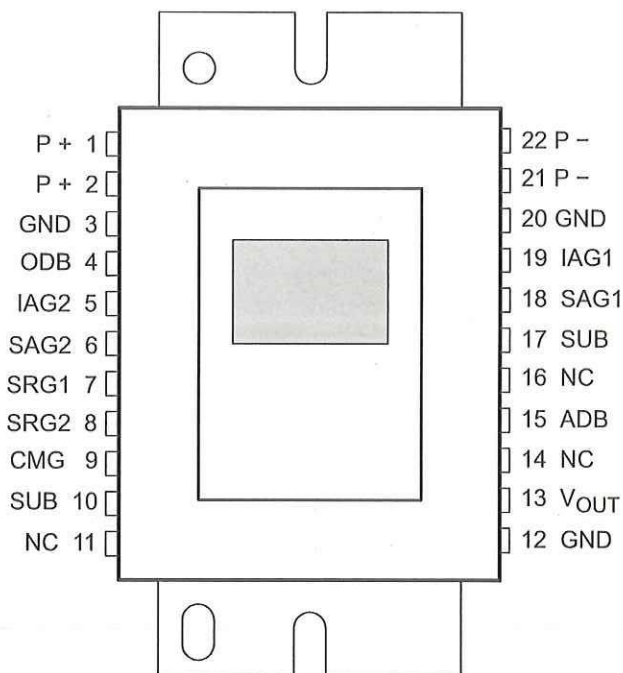


SCHEMATIC DIAGRAM



- Very Low Noise, High Sensitivity Electronically Variable
- High Resolution, 1/3-in Format, Solid State Charge-Coupled Device (CCD) Frame Transfer Image Sensor for Black and White, NTSC, and Computer Applications
- 340,000 Pixels per Field
- Frame Memory
- 656 (H) × 496 (V) Active Pixels in Image Sensing Area Compatible With Electronic Centering
- Multimode Readout Capability
 - Progressive Scan
 - Interlace Scan
 - Line Summing
- Fast Single-Pulse Clear Capability
- Continuous Electronic Exposure Control From 1/30 s to 1/5,000 s
- 7.4- μm Square Pixels
- Advanced Lateral Overflow Drain
- Low Dark Current
- High Photoresponse Uniformity Over a Wide Spectral Range
- Solid-State Reliability With No Image Burn-In, Residual Imaging, Image Distortion, Image Lag, or Microphonics
- Package With Peltier Cooler

DUAL-IN-LINE PACKAGE
(TOP VIEW)



description

The TC253SPD-B0 is a frame-transfer, CCD image sensor designed for use in black and white, NTSC TV, computer, and special-purpose applications requiring high sensitivity, low noise, and small size.

The TC253SPD-B0 is a new device of the IMPACTRON™ family of very-low noise, high sensitivity image sensors that multiply charge directly in charge domain before conversion to voltage. The charge carrier multiplication (CCM) is achieved by using a low-noise single-carrier, impact ionization process that occurs during repeated carrier transfers through high-field regions. Applying multiplication pulses to specially designed gates activates the CCM. The amount of multiplication is adjustable depending on the amplitude of the multiplication pulses. The device function resembles the function of image intensifiers implemented in solid state.



This device contains circuits to protect its inputs and outputs against damage due to high static voltages or electrostatic fields. These circuits have been qualified to protect this device against electrostatic discharges (ESD) of up to 2 kV according to MIL-STD-883C, Method 3015; however, it is advised that precautions be taken to avoid application of any voltage higher than maximum-rated voltages to these high-impedance circuits. During storage or handling, the device leads should be shorted together or the device should be placed in conductive foam. In a circuit, unused inputs should always be connected to an appropriate logic-voltage level, preferably either V_{CC} or ground. Specific guidelines for handling devices of this type are contained in the publication *Guidelines for Handling Electrostatic-Discharge-Sensitive (ESDS) Devices and Assemblies* available from Texas Instruments.



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

IMPACTRON is a trademark of Texas Instruments.

PRODUCTION DATA Information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Copyright © 2003, Texas Instruments Incorporated

