

# Universidad Autónoma de Baja California

## Facultad de Ingeniería



**Sistema digitalizador de 24 bits de resolución para el registro de señales sismológicas utilizando la tarjeta MSC1210.**

Tesis  
Que para obtener el grado de  
Maestro en Ingeniería

**Presenta:**

**Arturo Pérez Vertti Ramírez**

**Ensenada, B. C. , Noviembre del 2007**

**UNIVERSIDAD AUTÓNOMA DE BAJA CALIFORNIA**

**FACULTAD DE INGENIERÍA**

**UNIDAD ENSENADA**

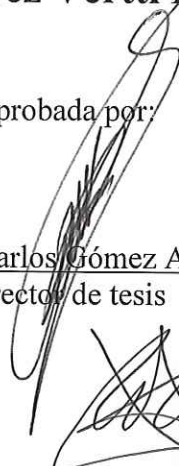
**“Sistema digitalizador de 24 bits de resolución para el registro de señales sismológicas utilizando la tarjeta MSC1210”**


**TESIS**


Que para obtener el grado de maestría en ingeniería presenta:


**Arturo Pérez Vertti Ramírez**

Aprobada por:

  
M.C. Carlos Gómez Agis  
Director de tesis

  
M.C. Humberto Cervantes de Ávila  
Miembro del comité

  
M.I. Juan Antonio Mendoza C.  
Miembro del comité

  
Dr. Mario González Escobar  
Miembro del comité

Ensenada Baja California, México. Noviembre del 2007.

## **DEDICATORIA.**

A mi esposa Carla por el apoyo que siempre he recibido de su parte y con el cual me ha permitido seguir adelante.

A mis Hijos, Alejandra, Arturo y Eric. Quienes día a día me motivan a seguir adelante y me han dado infinitas satisfacciones.

A mis Padres Arturo y Josefina de quienes siempre he recibido su amor, comprensión y apoyo en todo momento de mi vida.

## **AGRADECIMIENTOS.**

A mi director de tesis el M.C. Carlos Gómez por el profesionalismo que mostró en la dirección de este trabajo.

Al M.C. Humberto Cervantes por sus sugerencias, comentarios y su disponibilidad durante el desarrollo de este trabajo.

Al M.I. Juan Antonio Mendoza, por su valiosa y acertada contribución en la elaboración de este trabajo.

Al Dr. Mario González E. por el apoyo que me brindó en este trabajo, además de las sugerencias y su disponibilidad que siempre tuvo.

A mis profesores de la Facultad de Ingeniería de la U.A.B.C. por sus enseñanzas.

## Índice

	Página
Lista de figuras	i
Lista de tablas	iv
<b>I – INTRODUCCIÓN.</b>	
I.1 Introducción.	1
I.2 Planteamiento del problema.	8
I.3 Hipótesis.	9
I.4 Objetivos.	10
I.5 Importancia de estudio.	10
I.6 Limitaciones del estudio.	11
<b>II – CONCEPTOS BÁSICOS.</b>	
II.1 Introducción.	12
II.2 Sistemas de adquisición de datos.	13
II.2.1 Desarrollo de los sistemas de adquisición de datos.	13
II.2.2 Tipos de sistemas de adquisición de datos.	14
II.2.3 Comparación entre arquitecturas.	18
II.3 Señales continuas y discretas.	19
II.4 Convertidores analógico a digital.	21
II.4.1 Que es un convertidor analógico a digital.	22
II.4.2 Proceso de muestreo.	23
II.4.3 Proceso de cuantificación.	25
II.4.4 Tipos de cuantificación.	27

II.4.5	proceso de codificación.	29
II.5	Propiedades de los convertidores analógico a digital.	31
II.5.1	Resolución.	31
II.5.2	Razón de muestreo.	32
II.5.3	Precisión.	33
II.5.4	Intervalo dinámico.	34
II.5.5	Errores.	35
II.5.6	Error de cuantificación.	35
II.5.7	Linealidad.	36
II.5.8	Aliasing.	36
II.6	Composición de los convertidores analógico a digital.	37
II.7	Tipos de convertidores analógico a digital.	39
II.8	Convertidor A/D sigma-delta.	40
II.8.1	Convertidores A/D convencionales.	42
II.8.2	Sobre muestreo y decimación.	46
II.8.3	Modulación sigma delta y modelado del ruido	51
II.9	Conceptos de sismología.	54
II.9.1	Fuente sísmica.	56
II.9.2	Ondas sísmicas	57
II.9.3	Sismómetros.	60

### **III – METODOLOGÍA.**

III.1	Esquema general del sistema digitalizador de señales sísmológicas.	62
III.2	Características del sismómetro CMG 40T	63

III.2.1 Respuesta en frecuencia.	65
III.3 Tarjeta MSC1210.	66
III.3.1 Multiplexado de entradas del convertidor A/D.	71
III.3.2 Buffer de entrada del convertidor A/D.	72
III.3.3 Amplificador con ganancia programable (PGA) del convertidor A/D.	73
III.3.4 Offset del convertidor digital a analógico (DAC).	73
III.3.5 Modulador del convertidor A/D.	74
III.3.6 Calibración del convertidor A/D.	76
III.3.7 Filtro digital del convertidor A/D.	77
III.3.8 Voltaje de referencia del convertidor A/D.	79
III.4 Descripción del programa principal ADC_1210 para la tarjeta MSC1210.	80
III.4.1 Diagrama de flujo del programa ADC_1210	88

#### **IV – RESULTADOS.**

IV.1 Mediciones realizadas con señal del generador de funciones.	89
IV.2 Medición de ruido aleatorio.	99
IV.3 Medición de ruido electrónico.	100
IV.4 Mediciones con el sismómetro CMG-40T.	103

#### **V – CONCLUSIONES.**

Referencias bibliográficas.	111
Apéndice 1.	112
Apéndice 2.	113

## LISTA DE FIGURAS

Figura		Página
1	Fallas geológicas del Golfo de California.	2
2	Mapa de las estaciones sismológicas de RESBAN.	4
3	Componentes de una estación sismológica de banda ancha.	5
4	Estación sismológica con sus paneles solares y receptor de GPS.	6
5	a) Señal continua b) Señal discreta.	20
6	Sistema de medición genérico basado en un convertidor A/D.	21
7	Proceso de conversión analógico a digital.	23
8	Señal analógica en etapa de muestreo.	24
9	Niveles del proceso de cuantificación.	26
10	Niveles de cuantificación de la señal analógica.	27
11	Proceso de codificación.	30
12	a) Tiempo de muestreo del convertidor A/D. b) Intervalos de integración del convertidor A/D.	33
13	Etapas del convertidor A/D sigma-delta.	41
14	Proceso de conversión A/D generalizado.	42
15	Comparación entre muestreadores de tipo Nyquist y de sobre muestreo 2 veces frecuencia de Nyquist..	48
16	Respuesta del filtro anti alias espectro del ruido de los convertidores A/D de sobre muestreo.	49
17	Respuesta en frecuencia de los filtros analógicos anti alias.	50
18	Derivación de la modulación sigma delta de la modulación delta.	51

19	Diagrama de bloques de la modulación delta.	52
20	Modulación sigma delta en el dominio s.	54
21	Curvas del tiempo de viaje de un sismo	59
22	Principio fundamental de la operación de los sismógrafos.	60
23	Sismómetro marca Guralp.	61
24	Diagrama general del sistema digitalizador.	63
25	Instalación del sismómetro para exteriores.	64
26	Instalación del sismómetro para interiores.	64
27	Respuesta en frecuencia del sismómetro 40T n/s T4562.	66
28	Diagrama de bloques del convertidor A/D de la tarjeta MSC1210.	67
29	Estructura del convertidor A/D del MSC1210.	71
30	Configuración del multiplexor de entrada.	72
31	Filtros digitales del convertidor A/D.	78
32	Respuesta en frecuencia de los filtros	78
33	Diagrama de bloques del programa de captura y conversión A/D.	80
34	Diagrama de bloques del programa ADC_1210.	88
35	Esquema de medición de la señal analógica de entrada.	89
36	Esquema de medición para el registro de los datos.	90
37	Proceso de análisis de los datos.	91
38	Registro de medición a la frecuencia de a) 0.03 Hz. b) 0.1 Hz	93
39	Registro de medición a las frecuencias de: a) 1 Hz. b) 2 Hz. c) 3 Hz. d) 4 Hz.	94
40	Registro de medición a las frecuencias de: a) 5 Hz. b) 6 Hz. c) 7 Hz, d) 8 Hz, e) 9 Hz, f) 10 Hz.	95

41	Gráfica del registro de ruido aleatorio y de su espectro en frecuencia.	100
42	Esquema de medición de ruido electrónico.	101
43	Registro de medición del ruido electrónico.	101
44	Medición del ruido electrónico. (1) Sin el voltaje de offset. (2) Sin el voltaje de offset y dividido entre 256. (3) Espectro en frecuencia de la serie (2).	103
45	Registro de datos del sensor 40T con sus tres componentes.	104
46	Espectro de frecuencia del registro del sensor 40T.	106

## LISTA DE TABLAS.

Tabla		Página
1	Comparación entre arquitecturas de sistemas de adquisición de datos.	19
2	Configuración de la ganancia del PGA en el registro ADCON0.	73
3	Configuración del modo de calibración del convertidor A/D.	77
4	Descripción de las librerías utilizadas por el programa principal.	82
5	Descripción de las funciones utilizadas por el programa principal.	87
6	Amplitud de las mediciones con su conversión a volts.	98

# CAPÍTULO I

## INTRODUCCIÓN

### I.1 INTRODUCCIÓN

En el Golfo de California existen un número considerable de fallas geológicas activas, que forman parte de la frontera entre dos importantes placas tectónicas, la del Pacífico y la de Norteamérica, el movimiento que tienen una placa con respecto a la otra generan estas fallas geológicas, que se extienden a lo largo del Golfo de California originando sismos de diferentes magnitudes, que van desde micro sismos hasta sismos que pueden alcanzar magnitudes del orden de 7. Estas fallas geológicas ligan o conectan al sistema de fallas de San Andrés en California con el sistema oceánico del este del Pacífico, a pesar de que este es un ejemplo clásico de la frontera de una dorsal de falla transformada, la evolución tectónica del Golfo de California y las regiones de alrededor es compleja y poco entendida debido a la falta de datos geológicos y Geofísicos.

El estudio de la tectónica del Golfo de California es muy importante, existen trabajos relacionados con la tectónica del Golfo de California, uno de ellos es el estudio de Goff y otros (1987). En este trabajo se analiza la complejidad de la fuente sísmica, la dirección de los esfuerzos principales y el vector de deslizamiento. Utilizan técnicas en la inversión y modelado de sismogramas originados en el Golfo de California, obtenidos a distancias telesísmicas. Dado que los sismos son registrados en estaciones sismológicas localizadas a distancias lejanas de la

fuente, generan errores e incertidumbre en las localizaciones y en la estimación de la profundidad.

La figura 1 muestra un mapa del Golfo de California con las fallas geológicas y las placas tectónicas.

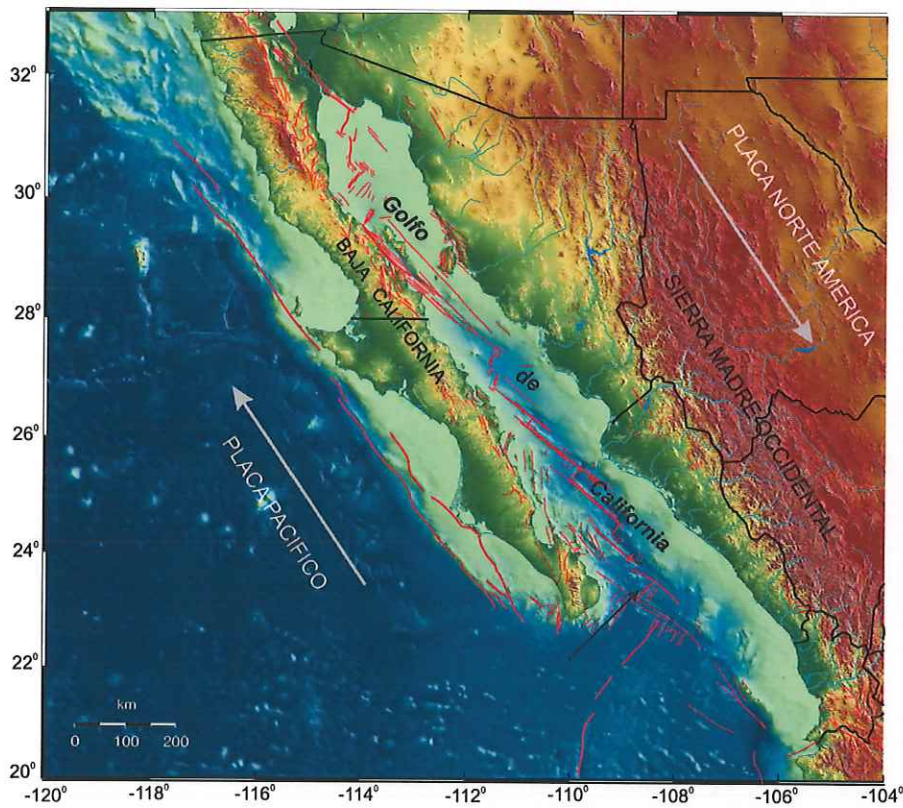


Figura 1. Fallas geológicas del Golfo de California [1].

A su vez al observar los catálogos de sismicidad del Centro Internacional de Sismología y del Centro de Información Nacional de Terremotos por sus siglas en inglés (CIS) y (NEIC)

respectivamente, se observa que los sismos reportados por estas organizaciones en el área del Golfo de California, no corresponden con la realidad para sismos menores de magnitud 4, y se debe a que los sismos son detectados, registrados y analizados utilizando estaciones sismológicas que se encuentran localizadas a grandes distancias epicentrales entre la estación sismológica y el Golfo de California, por lo tanto, solamente tienen la capacidad de registrar sismos de magnitud mayor a 4 grados y con esto hacer una localización preliminar de los mismos, manteniendo un margen de error grande.

Al no contar con una red de estaciones sismológicas locales alrededor del Golfo de California, no se pueden registrar con exactitud los sismos de magnitudes pequeñas, ya que las estaciones sismológicas remotas están muy retiradas de la localización y no alcanzan a detectar los sismos de magnitudes menores de 4.

Para obtener un registro más cercano a la realidad de los sismos que se originan en el Golfo de California, es necesario contar con una red sismológica de Banda ancha alrededor del mismo, con esto, se pueden mejorar los mecanismos focales para sismos de magnitudes entre 3 y 4, delinear con mayor precisión las fallas activas en el Golfo de California, logrando así obtener una mejor comprensión de la tectónica del mismo.

Para estudiar la tectónica del Golfo de California, en el año de 1994 se inició con la Red Sismológica de Banda Ancha del Golfo de California (RESBAN). Esta red forma parte de un proyecto de investigación científica que el Dr. Cecilio Javier Rebollar Bustamante (q. e. p. d.)

inició y quien fuera investigador del Centro de Investigación Científica y de Educación Superior de Ensenada (CICESE), en el Departamento de Sismología.

Actualmente esta red está formada por 9 estaciones sismológicas de banda ancha las cuales se encuentran instaladas alrededor del Golfo de California en los estados de Baja California, Sonora, Sinaloa y en la Isla Ángel de la Guarda. La figura 2 muestra las localizaciones de las estaciones sismológicas de RESBAN.

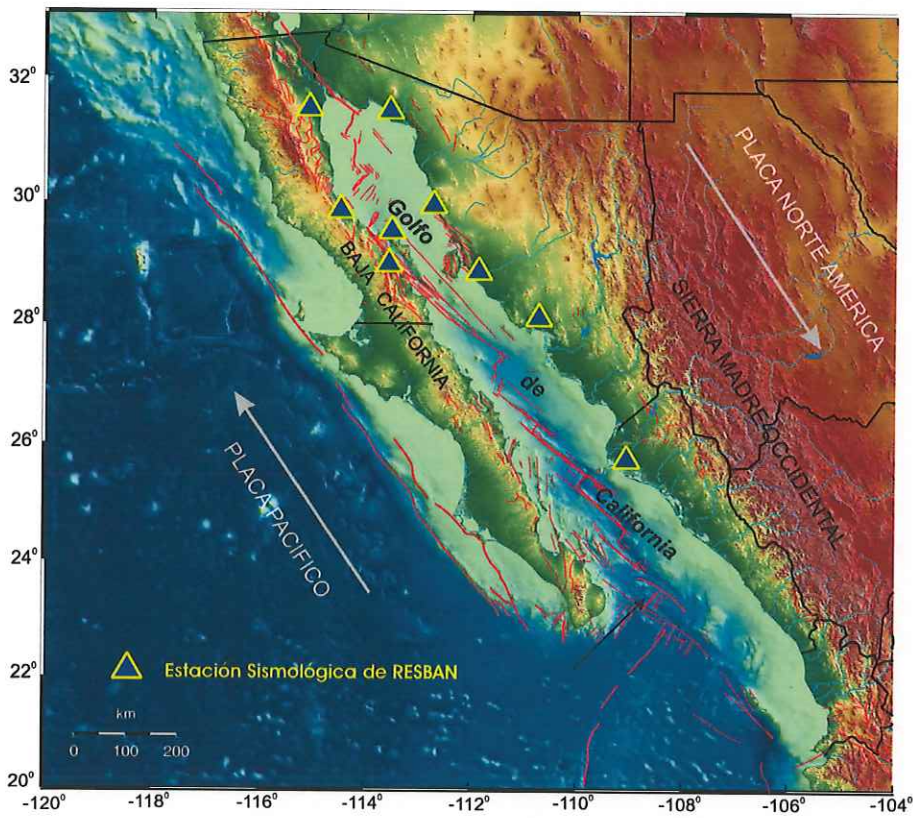


Figura 2. Mapa de las estaciones sismológicas de RESBAN.

Una estación sismológica de banda ancha, está compuesta por un digitalizador de tres canales de alta resolución (usualmente 24 bits), un sismómetro tri-axial de banda ancha, un receptor de sistema de posicionamiento global para el control absoluto del tiempo y su posición geográfica (GPS), celdas solares para proporcionar energía eléctrica en lugares remotos, una batería para proveer de energía al sistema y un controlador de carga solar para prevenir la sobrecarga de la batería. Las figuras 3 y 4 muestran los componentes de una estación sismológica.



Figura 3. Componentes de una estación sismológica de banda ancha.



Figura 4. Estación sismológica con sus paneles solares y receptor de GPS.

De las 9 estaciones de banda ancha, 7 están compuestas por instrumentos marca Guralp cuyo digitalizador es de 24 bits de resolución modelo CMG-DM24/3, un sistema de almacenamiento de datos modelo CMG-SAM2 con un receptor de GPS modelo CMG-ELP-0030 y se tiene conectado en algunos casos un sismómetro modelo CMG-3ESP o CMG-40T. Las dos estaciones restantes tienen un digitalizador de 24 bits de resolución marca Reftek modelo 130 con un receptor de GPS modelo Reftek 130/01 el sistema de almacenamiento de los datos que se utiliza es un disco duro de una pulgada marca Hitachi (microdrive hard disk) de 4 Giga Bytes (GB) y está conectado a un sismómetro de banda ancha tri-axial marca Streckeisen modelo STS-

2 .

Hace más de una década cuando inició el proyecto de RESBAN, la tecnología que existía en los instrumentos sismológicos de banda ancha estaba muy limitada y el costo de éstos era muy alto, el precio de un digitalizador de 24 bits de resolución era de aproximadamente 25,000 dólares, aún cuando la resolución de algunos digitalizadores era muy buena, tenían algunas desventajas como por ejemplo: una baja capacidad de almacenamiento en el disco duro, la cual era de aproximadamente 300 Mega bytes (MB) y su consumo de energía era muy alto. Usualmente un digitalizador de banda ancha opera en forma de registro continuo a 20 muestras por segundo y 3 canales de alta resolución, sin embargo, aun cuando se utilizan métodos de compresión en el almacenamiento de los datos, el espacio que se requiere por día es de aproximadamente 10 Mb, eso implica que con un disco duro de 300 Mb de capacidad, el digitalizador tiene una autonomía en espacio de almacenamiento de un mes de registro, con esto, anteriormente se tenían que hacer viajes frecuentes para recuperar los datos y limpiar el disco duro para recibir la siguiente información, con lo cual el costo del mantenimiento de la red sismológica se incrementaba considerablemente y en otras ocasiones se perdían datos sismológicos. O bien registrar a una razón de muestreo menor como 10, 4 o inclusive 1 muestra por segundo dependiendo de la aplicación. Actualmente con el avance que se tiene en la tecnología de los circuitos integrados y los dispositivos electrónicos en general, han surgido digitalizadores de alta resolución, con mayores capacidades de disco duro y a precios comparativamente más bajos y mayormente accesibles.

Hoy en día, la red sismológica de RESBAN puede tener una autonomía superior a un año y la recuperación de los datos es tan simple y rápida como remplazar los discos SCSI con la información y colocar otro disco SCSI que no tenga datos, o bien con los nuevos dispositivos de

almacenamiento digital, como los discos duros de una pulgada (Microdrive, Hitachi), consiste en retirar el disco, conectarlo mediante un adaptador al puerto serie universal (USB) de una computadora personal o portátil y copiar la información al disco duro de la PC, limpiar el micro-disco y volver a instalarlo en el digitalizador.

El presente trabajo está encaminado a la integración de la tarjeta MSC1210 para el registro de señales sismológicas utilizando el convertidor A/D de 24 bits de resolución propio de la tarjeta, con tres canales de alta resolución, a una razón de muestreo de 20 muestras por segundo y que esté conectado a una computadora personal para la captura de los datos.

## **I.2 PLANTEAMIENTO DEL PROBLEMA.**

Para tener una mayor cobertura del Golfo de California y obtener resultados más precisos, es necesario incrementar el número de estaciones sismológicas distribuidas a lo largo de la Península de Baja California, Sonora y Sinaloa. Lo anterior implica adquirir los equipos sismológicos en alguna de las compañías que ofrecen ese tipo de dispositivos, como por ejemplo Guralp, Kinematics, Refraction Technology, Quanterra entre otras, sin embargo el problema radica en diferentes aspectos. Primeramente el costo de los equipos es alto. El tiempo de espera para recibir el equipo desde el proceso de la solicitud de compra, hasta que llega al laboratorio de RESBAN puede ser hasta dos años. Generalmente las reparaciones y actualizaciones del equipo sismológico se tienen que enviar directamente al fabricante, pagando un alto costo por las mismas, además que durante la reparación de los equipos, la red se ve obligada a prescindir de

esa estación sismológica, periodo en el cual los resultados obtenidos por la red son afectados considerablemente.

Para solucionar lo anterior, se propone evaluar la tarjeta MSC1210 para el registro de las señales sismológicas y si las pruebas satisfacen las necesidades del proyecto de RESBAN se utilizará en esta red. Una de las ventajas principales de esta tarjeta es su bajo costo y su convertidor A/D de 24 bits de resolución, además de la simplicidad en su operación, bajo consumo y tamaño reducido.

Algunas de las ventajas de tener el diseño propio son las siguientes:

- El costo final del sistema digitalizador es mas bajo que el de los equipos comerciales.
- Las reparaciones se podrán hacer en el laboratorio de RESBAN.
- Se podrá tener equipo de redundancia, es decir, en el caso de que en un viaje de mantenimiento de la red, alguna estación sismológica de la misma falle, se puede cambiar inmediatamente permitiendo que la red opere en forma continua.

### **I.3 HIPÓTESIS.**

¿Es posible que la tarjeta electrónica MSC1210 cumpla con las especificaciones necesarias para el registro de señales sismológicas y que sea compatible con las estaciones sismológicas de RESBAN?

## **I.4 OBJETIVOS.**

Los objetivos que se pretenden alcanzar en este trabajo son los siguientes:

- Diseñar y construir un sistema de un digitalizador de 24 bits de resolución utilizando la tarjeta MSC1210.
- Recibir en una computadora personal los tres canales del sismómetro CMG-40T a una razón de muestreo de 20 muestras por segundo.
- Una vez terminado el sistema, se caracterizará el sistema mediante el registro de señales analógicas y se observarán las frecuencias y los voltajes de la señal obtenida en formato digital.

## **I.5 IMPORTANCIA DEL ESTUDIO.**

El principal objetivo de este trabajo, es que se pueda obtener un sistema digitalizador de bajo costo, que cumpla con los requerimientos de RESBAN, para así poder incrementar el número de estaciones sismológicas de la red de RESBAN, para registrar con mayor exactitud la sismicidad de el Golfo de California, generando así una base de datos completa y más apegada a la realidad. Con estos datos se podrá estudiar y conocer mejor la tectónica del Golfo de California y comprender el comportamiento de las fallas activas en la región, así como la estructura del manto, deformación tectónica por mencionar solamente algunos estudios.

## **I.6 LIMITACIONES DEL ESTUDIO.**

En el punto anterior se describió la contribución de este trabajo en el área de estudio. En este trabajo se pretende concluir con el sistema digitalizador para el registro de 3 señales sismológicas a una razón de muestreo de 20 muestras por segundo por canal y los datos serán enviados por el puerto serial y recibidos en una computadora personal mediante un programa desarrollado en lenguaje C bajo el sistema operativo Linux. Este sistema digitalizador se utilizará única y exclusivamente en el proyecto RESBAN y se limitará a recibir la señal graficarla y almacenarla en archivos para su futuro procesamiento y análisis.

## **CAPÍTULO II**

### **CONCEPTOS BÁSICOS.**

#### **II.1 INTRODUCCIÓN.**

Para registrar los sismos que ocurren en el Golfo de California se puede utilizar un sistema de adquisición de datos el cual está compuesto de un sensor de banda ancha, un digitalizador y un medio de almacenamiento. El sismómetro de banda ancha, convierte el desplazamiento que sufre el suelo al paso de las ondas sísmicas y lo convierte a unidades de voltaje. Este voltaje viene en forma analógica, y necesita ser convertido a un formato digital, para posteriormente ser procesado en una computadora. Para este propósito la conversión A/D se necesita hacer con la aproximación más cercana a la realidad, es decir que la señal digital sea una representación fiel de la señal analógica. Para lograr lo anterior se utilizan técnicas de adquisición de datos mediante el uso de componentes electrónicos.

En este capítulo se describen teóricamente los temas principales de este trabajo, iniciando con los sistemas de adquisición de datos, señales continuas, proceso de conversión analógica a digital, sus propiedades así como los diferentes tipos de convertidores A/D y una breve descripción de aspectos de sismología.

## **II.2 SISTEMAS DE ADQUISICIÓN DE DATOS.**

Los sistemas de adquisición de datos son generalmente aquellos productos diseñados para capturar señales mediante la medición de la salida eléctrica de una variedad de transductores. Algunas de las mediciones incluyen temperatura, presión, vibración, voltaje, corriente, etc. Estos parámetros representan el mundo real. En aplicaciones más especializadas donde se necesitan mediciones más específicas hacen que estos requerimientos puedan afectar la arquitectura final del sistema ya que su diseño juega un papel muy importante en la selección de los componentes del sistema y las técnicas utilizadas para la medición..

### **II.2.1 DESARROLLO DE LOS SISTEMAS DE ADQUISICIÓN DE DATOS.**

Varias formas de adquisición de datos han estado disponibles comercialmente por décadas, las tecnologías y las técnicas continuamente evolucionan. Por ejemplo los voltímetros que periódicamente imprimían resultados en tiras de papel, grabadoras de cinta que son optimizadas para el registro de varios canales, y las grabadoras de tiras de mapas que imprimían una copia y que han sido utilizadas para muchas aplicaciones como medir la durabilidad de piezas mecánicas o para monitorear los movimientos estructurales durante un vuelo en un avión o para medir la sismicidad, son tecnologías que se tenían en el pasado y han evolucionado en sistemas más complejos que son controlados por computadoras.

Los sensores son los dispositivos encargados de medir los fenómenos físicos, típicamente requieren algún tipo de acondicionamiento de su señal para ser compatible con la electrónica de

medición. Este acondicionamiento puede ser desde el uso de amplificadores, filtros, aislamiento y cualquier otro tipo de circuitos necesarios para adaptar el sensor a la electrónica de medición. La adopción de la tecnología digital en las operaciones de medición y la invención de nuevos sensores han llevado al desarrollo de el acondicionamiento de señal correspondiente.

## **II.2.2 TIPOS DE SISTEMAS DE ADQUISICIÓN DE DATOS.**

Existe una variedad de opciones en el empaquetamiento o en la presentación y en la evolución de la arquitectura, cada alternativa ofrece alguna ventaja única mientras que presenta algunos retos y costos únicos. Las diferentes arquitecturas en los sistemas de adquisición de datos son las siguientes.

- Colector de datos (Data loggers).
- Computadoras de plano trasero (Computer backplanes).
- Tarjetas para computadoras personales PC (PC plug-in).
- Sistemas basados en redes (Network based systems).
  
- **Colector de datos (Data loggers).**

Originalmente los instrumentos que utilizaban este tipo de arquitectura eran voltímetros simples que estaban equipados con acondicionamiento de señal para habilitarlos a realizar las mediciones de dispositivos como termocoples y entregar respuestas en escalas utilizadas en la

rama de la ingeniería. Algunas unidades incluían registradores de tiras graficas para permitir el registro permanente. En 1970 tales instrumentos fueron equipadas con interfaces digitales que habilitaban a los ingenieros a controlar las mediciones y coleccionar los datos con computadores. En 1975 un número de compañías se especializaron en la arquitectura de los sistemas de adquisición de datos y cooperaron en el desarrollo de la norma de interfase (IEEE-488) que permitía a los instrumentos de diferentes compañías ser combinados en sistemas controlados por computadoras todavía más complejos. Con la aparición de esas normas o estándares, se hizo aparente, que en muchos casos los retos técnicos asociados con hacer la medición podría ser menos enfocados en realizar las mediciones por si mismo y enfocarse más en el manejo de las mediciones de los datos y de la información. Sin embargo el colector de datos (data logger) continúa solamente adquiriendo los datos de dispositivos sensibles o de sensores. No desarrolla o procesa la información de los datos.

- **Computadoras de plano trasero (Computer back plane)**

En 1980 varias compañías cooperaron para crear la arquitectura de la siguientes mediciones iniciando con una información de la arquitectura del sistema y modificándolo para satisfacer algunas de los necesidades que se tenían de hacer buenas mediciones por lo que utilizaron técnicas de aislamiento, enfriamiento, disparo, etc., iniciaron con el ducto muy popular VME. La fuerza que tomó este diseño se debió a que una gran cantidad de datos pueden ser movidos a una velocidad muy alta en un sistema paralelo digital de respaldo (back plane), proporcionando un ancho de banda de la información muy alto. El uso de los ductos de la PC locales, y puertos de datos de paneles frontales hacen posible mover hasta 100 MB/s entre

módulos sin impactar el desempeño del ducto VME/VXI. Cientos de canales cada uno muestreando a 10 K muestras por segundo pueden ser acomodados simultáneamente haciendo las mediciones y el registro digital de los datos. Estas arquitecturas con canales múltiples permitieron a los diseñadores y manufactureros de aviones, automóviles, trenes, barcos y otras estructuras físicas complejas a caracterizar a perfeccionar sus diseños. En las industrias aeroespaciales, de defensa y en la transportación tomaron ventajas de estas normas mezclando e igualando las tecnologías de una variedad de vendedores

- **Tarjetas para computadoras personales PC (PC plug-in).**

Las arquitecturas del tipo VME/VXI tenían un desempeño muy grande y para aquellos usuarios que solamente necesitaban unos cuantos canales para medir y cuyas señales no requerían de una razón de muestreo muy grande como millones de muestras por segundo o quizás solamente unos cientos o miles de muestra por segundo, para estos usuarios apareció una arquitectura diferente de adquisición de datos y se convirtió en la más útil. Esta arquitectura consistía en una computadora personal con posibilidad de conectar directamente en sus ductos una tarjeta electrónica de adquisición de datos o PC plug-in como se le conoce.

Conforme la PC gano popularidad, muchas compañías proporcionaron tarjetas que se podían conectar directamente a los ductos de la computadora a través de sus ranuras. Algunas de estas tarjetas eran productos de medición y permitieron que el usuario pudiera construir sistemas de mediciones, los cuales estaban limitados físicamente a las mediciones de sus canales con sus computadoras personales. A pesar de que el ancho de banda de la información total era menor

que el de la norma VME/VXI y las mediciones estaban limitadas por ambientes electrónicos no muy amigables de las computadoras personales, tales sistemas dejaron satisfechos a los usuarios de acuerdo a sus necesidades. Con esto muchos sistemas de adquisición empezaron a migrar a este tipo de arquitectura donde el costo era mucho menor. Sin embargo es claro que el mundo de la PC empezó a evolucionar mucho más rápido que el negocio de las tarjetas de adquisición. En los años 90 empezaron a aparecer rápidamente las computadoras personales portátiles, las cuales no tenían ranuras para conectar las tarjetas de adquisición de los datos a los ductos, esto obligó a los proveedores de este tipo de tarjetas de adquisición de datos del tipo PC plug-in a crear mainframes diseñadas a aceptar las tarjetas que anteriormente simplemente se conectaban a las PC's. Lo cual hizo que la arquitectura fuera más cara y menos capaz de migrar de una generación a la otra. También motivo a la proliferación de acercamientos de alternativas propietarias en el empaquetamiento y muchos de ellos continúan dependiendo o confiando de una PC como controlador.

- **Sistemas basados en redes.**

Las principales desventajas de las generaciones basadas en computadoras fueron el costo, la complejidad de los mainframes y la necesidad de entradas y salidas especializadas para conectar las mainframes al controlador de su elección (típicamente se conectaba a una PC). Si se pudiera eliminar la parte más costosa de este sistema como la mainframe o las entradas y salidas especializadas. El siguiente paso en el desarrollo de adquisición de datos fue eliminar el plano trasero en paralelo, el cual por su naturaleza física acabaría con lo más costoso del sistema y fue sustituido a éste un plano trasero serial, esencialmente un simple cable o fibra óptica.

En lugar de crear la necesidad de entradas y salidas especializadas los estandares seriales elegidos pueden ser usados para valor duradero, evolucionando en sus mejoras en el desempeño y con una flexibilidad incomparable. Usando tales estándares como Ethernet, pequeños módulos de mediciones pueden ser conectados a las computadoras personales, alguna veces a grandes distancias. Esta nueva arquitectura proporciona un ancho de banda de información mayor que el típico disponible para un sistema de adquisición de datos del tipo de colector de datos (data logger) autónomo, pero menor que el disponible de una computadora con arquitectura en paralelo de plano trasero como la VXI.

### **II.2.3 COMPARACIONES ENTRE ARQUITECTURAS.**

Potencialmente existen muchas arquitecturas híbridas, pero cada una de ellas tiene ventajas y desventajas específicas. Las combinaciones de estas tecnologías pueden ser creadas para direccionar problemas específicos en la adquisición de los datos. Pero para resaltar las consideraciones tomadas por los diseñadores del sistema, es necesario cubrir las ventajas y desventajas de cada una. La siguiente tabla muestra las ventajas y desventajas de cada una de las arquitecturas.

Tabla 1. Comparación entre arquitecturas de sistemas de adquisición de datos.

Arquitectura	Ventajas	Desventajas
Colector de datos (data logger)	Bajo costo por canal de entrada. Fácil instalación. Fácil operación.	Bajo conteo de canales. Tipos de medición limitados. Limitado ancho de banda en conjunto.
Tarjetas para PC (PC plug-in)	Costo moderado por canal de entrada. Enlace entre la PC y la medición justo. Amplia variedad de las funciones en las mediciones. Excelente soporte de herramientas de software. Número grande de integradores del sistema.	Ambiente EMI no muy amigable para ciertas mediciones. Limitaciones en los canales. Las ranuras de la PC están desapareciendo. Se requiere programación general del usuario.
Computadoras de plano trasero.	Posibilidad de cuentas muy altas de canal. Ancho de banda de alta información. Amplia variedad de las funciones en las mediciones. Sistema integral internacional para aplicaciones muy complejas.	Costo relativamente alto. Curva de aprendizaje para nuevos usuarios. Se requiere algo de programación del usuario.
Basados en redes	Bajo costo por canal de entrada. Mediciones dispersas muy fáciles. Utilizable con acceso WEB. Beneficios inherentes de las redes locales de datos (LAN).	Ancho de banda de información limitada. Tipos de mediciones Limitados (están en crecimiento).

### II.3 SEÑALES CONTINUAS Y DISCRETAS.

Las señales pueden describir una amplia variedad de fenómenos físicos. Aunque las señales pueden representarse de varias formas, en todos los casos la información está contenida

en un patrón de variaciones que presenta alguna forma determinada. A continuación solamente se consideran dos tipos básicos de señales continuas y discretas [1]. En el caso de las señales continuas, la variable independiente es continua, por lo que estas señales se definen para una sucesión continua de valores de la variable independiente. Por otra parte, las señales discretas se definen solamente en tiempos discretos y en consecuencia, para estas señales la variable independiente toma solamente un conjunto de valores discretos. La figura 5 muestra una señal continua en el tiempo y una señal discreta.

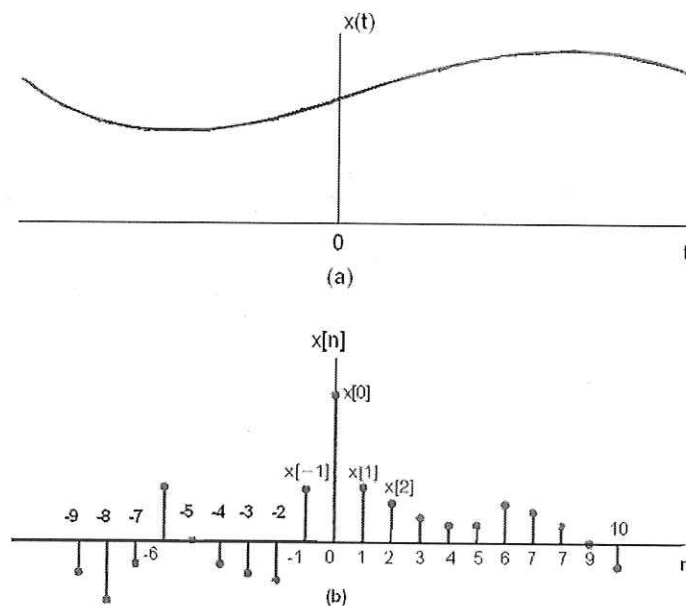


Figura 5.- a) Señal continua. b) Señal discreta.

En este trabajo se concentra únicamente en la señal producida por un sismo a la cual se conoce como onda sísmica. Esta señal es continua en el tiempo.

## II.4 CONVERTIDORES ANALÓGICO A DIGITAL (A/D).

Los convertidores analógicos a digital son conocidos como convertidores A/D o simplemente CAD. Actualmente estos dispositivos electrónicos representan un papel muy importante en la instrumentación electrónica. En la actualidad se pueden encontrar una gran variedad de instrumentos digitales desde los más sencillos hasta aquellos instrumentos electrónicos más complejos tales como osciloscopios, analizadores de espectros, entre otros. La creciente importancia que los convertidores A/D tienen hoy en día, han propiciado que la tecnología de los circuitos integrados avance considerablemente, lo cual ha llevado al desarrollo de convertidores A/D con mayor resolución y mayores velocidades de operación. De igual manera el desarrollo en los circuitos integrados ha contribuido a que existan microprocesadores con mejores capacidades y con esto que se encuentren mejores circuitos con capacidades mayores para el procesado digital de señales. Lo cual permite que el procesado o la transformación de datos generados en crudo en mediciones de los convertidores A/D se lleven a cabo a un costo relativamente bajo. La siguiente figura muestra un sistema de medición genérico basado en un convertidor A/D.

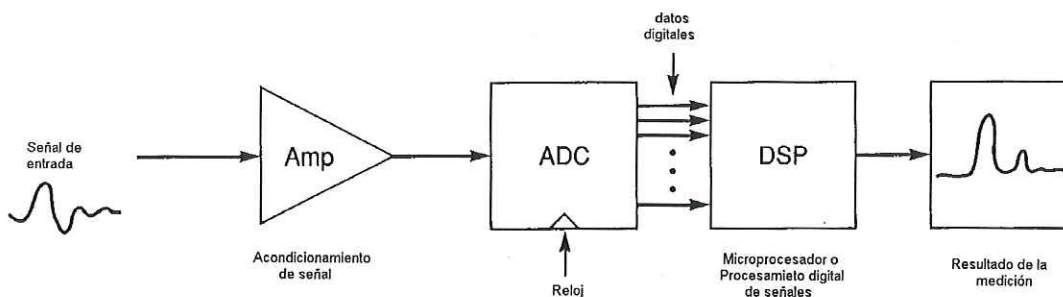


Figura 6. Sistema de medición genérico basado en un convertidor A/D.

Para comprender la operación de la instrumentación electrónica moderna es importante entender las características básicas de los convertidores A/D.

#### **II.4.1 ¿QUE ES UN CONVERTIDOR ANALÓGICO A DIGITAL?**

Un convertidor A/D es un dispositivo que convierte un valor analógico de una señal continua a un valor discreto o a un valor digital, generalmente el valor analógico es un voltaje o corriente eléctrica. Es importante hacer mención que el valor discreto es aproximado al valor original de la señal continua y dependerá de la aplicación que se esté usando para seleccionar con que precisión se requiere reconstruir la señal analógica para entonces utilizar el convertidor A/D con mayor precisión o el que sea más adecuado para la aplicación. Sin embargo este procedimiento representa una ventaja significativa para el procesamiento de la señal analógica, ya que la señal discreta puede ser procesada o manipulada con una computadora personal o con cualquiera de las variedades de dispositivos que existen actualmente, como lo son microprocesadores o dispositivos que están diseñados específicamente para el procesado de señales discretas.

Un convertidor A/D tiene una referencia analógica que puede ser voltaje o corriente eléctrica con la cual la entrada analógica es comparada, la salida digital del convertidor A/D nos dice que fracción del voltaje o corriente de referencia es la entrada analógica. Por lo tanto al convertidor A/D se puede considerar como un divisor. Matemáticamente este proceso puede ser representado por la relación (1) que se muestra a continuación [3].

$$D = rnd\left(\frac{V_m}{V_{ref}} 2^n\right) \quad (1)$$

Donde  $n$  es el numero de bits,  $V_m$  es el valor analógico,  $V_{ref}$  es el voltaje de referencia,  $D$  es el dato de salida y  $rnd$  representa la función de redondeo de lo que esta dentro del paréntesis al valor entero más cercano.

En términos generales, el proceso de conversión A/D de señales continuas en el tiempo se puede representar por tres etapas principales tal como se muestran en la figura 7. Primeramente se tiene la etapa de muestreo, cuantificación y por ultimo codificación.

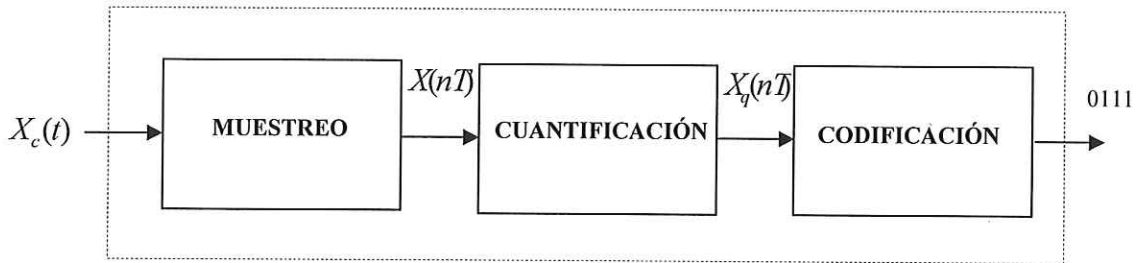


Figura 7. Proceso de conversión analógica a digital.

#### II.4.2 PROCESO DE MUESTREO.

Esta es la primera etapa de la conversión analógica a digital la cual consiste en tomar muestras de la amplitud de la señal analógica a intervalos de tiempos definidos. El intervalo de las muestras debe ser constante. A la frecuencia a la que se realiza el muestreo se conoce como

razón o frecuencia de muestreo y determina el número de muestras que se toman en un intervalo de tiempo. La figura 8 muestra una señal analógica después del muestreo.

De acuerdo al teorema de muestreo una señal analógica puede recuperarse fielmente a partir de una secuencia de sus muestras convirtiéndose en una señal discreta todo esto se aplica bajo ciertas condiciones que se deben de cumplir. Una de las condiciones que tenemos es que si una señal es de banda limitada, es decir si su transformada de Fourier es cero fuera de una banda finita de frecuencias y si las muestras son tomadas lo suficientemente cercanas unas de otras en relación con la frecuencia más alta presente en la señal, entonces las muestras representan unívocamente a la señal y se puede reconstruir perfectamente la señal original, a este concepto se le conoce como el teorema de muestreo y es de bastante importancia para la conversión A/D.

Sea  $x(t)$  una señal de banda limitada con  $X(j\omega) = 0$  para  $\omega > \omega_m$ . Entonces  $x(t)$  se determina unívocamente mediante sus muestras  $x(nT)$ ,  $n = 0, \pm 1, \pm 2, \dots$ , si  $\omega_s > 2\omega_m$ .

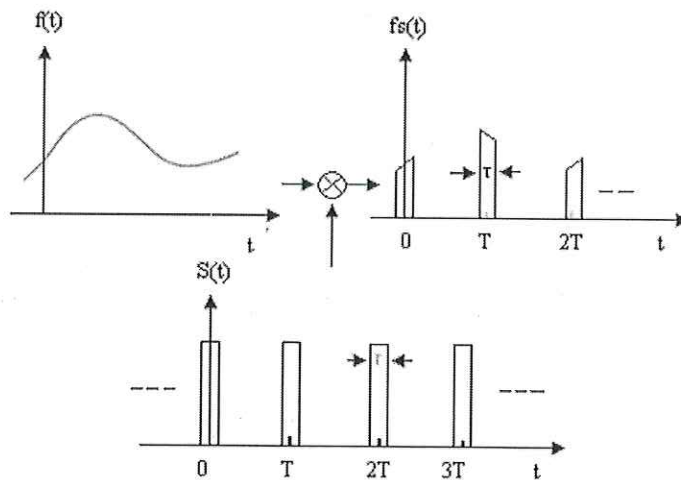


Figura 8. Señal analógica en etapa de muestreo.

### II.4.3 PROCESO DE CUANTIFICACIÓN.

En la práctica el proceso de cuantificación es la segunda etapa en la conversión analógica a digital, sin embargo en teoría el proceso de cuantificación se puede llevar a cabo en primer orden y posteriormente el muestreo, el resultado será el mismo. Básicamente durante este proceso, se mide el nivel de voltaje de cada una de las muestras previamente obtenidas en el proceso de muestreo y se les asigna un valor finito (discreto) de amplitud, seleccionado por aproximación dentro de un margen de niveles previamente fijado. En otras palabras la cuantificación consiste en convertir una sucesión de muestras de amplitud continua en una sucesión de valores discretos previamente establecidos los cuales dependen del número de bits utilizado en el convertidor A/D.

Los valores previamente establecidos para ajustar la cuantificación de la muestra se eligen en función de la propia resolución o el número de bits del convertidor A/D empleado durante la codificación. Si el nivel obtenido no coincide exactamente con ningún valor muestreado, entonces se toma como valor el nivel inferior más próximo, a mayor resolución o mayor número de bits, mayores pasos de cuantificación se tienen y mejor será la aproximación de la señal de entrada.

Hasta este momento, la señal analógica se convierte en una señal digital, ya que los valores están preestablecidos y por consiguiente son finitos. No obstante, todavía no se convierte al sistema binario. La señal ha quedado representada por un valor finito que durante la codificación (proceso siguiente de la conversión A/D) será cuando se transforme en una sucesión de dígitos con valores de ceros y unos.

De esta manera, la señal digital que resulta después de la cuantificación es ligeramente diferente a la señal eléctrica analógica que la originó, por lo que siempre va a existir una cierta diferencia entre ambas que es lo que se conoce como error de cuantificación y que se describe más adelante. Este error se produce cuando el valor real de la muestra no equivale a ninguno de los escalones disponibles para su aproximación y la distancia entre el valor real y el que se toma como aproximación es muy grande.

La conversión A/D contiene errores, incluso es una propiedad inevitable de los convertidores A/D. En el proceso de cuantificación, se tiene el error de cuantificación que consiste en que a cada valor asignado se tiene un error por redondeo el cual tiene un rango de  $\pm \frac{1}{2}$  bit menos significativo (LSB) donde un  $LSB = \frac{V_{ref}}{2^n}$ . La resolución típicamente es expresada en bits.

La figura 9 muestra los pasos o niveles de cuantificación y en la figura 10 se observa una señal analógica a la cual se le asignan valores en el proceso de cuantificación.

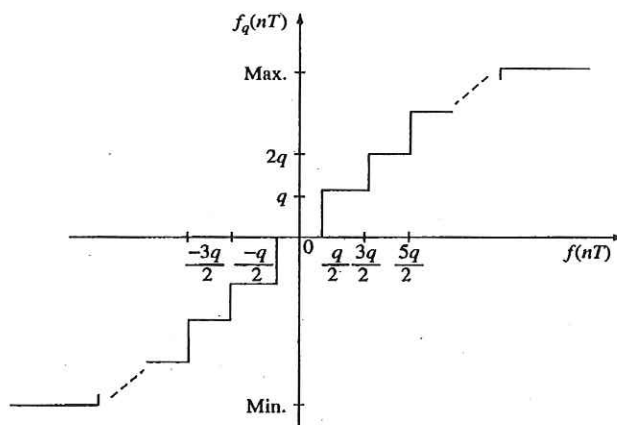


Figura 9. Niveles del proceso de cuantificación

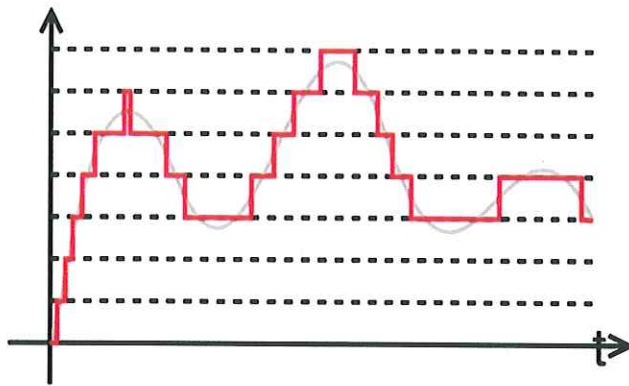


Figura 10. Niveles de cuantificación de la señal analógica.

#### II.4.4 TIPOS DE CUANTIFICACIÓN.

Para minimizar los efectos negativos del error de cuantificación, se utilizan distintas técnicas de cuantificación;

- **Cuantificación uniforme o lineal.**

Este tipo de cuantificación es la más comúnmente utilizado en el que todos los niveles de cuantificación son iguales. Se utiliza una tasa de bit constante. A cada una de las muestras se les asigna un valor inferior más próximo, independientemente de lo que ocurra con las muestras adyacentes.

La cuantificación uniforme tiene el inconveniente de que es el menos eficaz de entre todos los existentes, ya que la probabilidad de ruido de cuantificación es proporcional al incrementarse la amplitud de la señal.

- **Cuantificación no uniforme o no lineal.**

Se estudia la propia entropía de la señal analógica y se le asignan niveles de cuantificación de manera no uniforme (la tasa del bit es variable) de tal modo que, se asigne un mayor número de niveles para aquellos márgenes en que la amplitud del voltaje cambia más rápidamente.

Este tipo de cuantificación generalmente se aplica cuando se procesan señales no homogéneas que se sabe que van a ser más sensibles en una determinada banda concreta de frecuencias.

- **Cuantificación logarítmica.**

Se hace pasar la señal por un compresor logarítmico antes de la cuantificación. Como en la señal resultante la amplitud del voltaje sufre variaciones menos abruptas, la posibilidad de que se produzca un ruido de cuantificación disminuye. Antes de reproducir la señal digital, esta tendrá que pasar por un proceso de expansión.

- **Cuantificación vectorial**

En este tipo de cuantificación el proceso es muy similar a la cuantificación uniforme (utiliza una tasa de bit constante), la particularidad radica de que en lugar de cuantificar las muestras obtenidas individualmente, se cuantifica por bloques de muestras, cada bloque de muestras será tratado como si se tratara de un vector, de aquí viene el nombre de este tipo de cuantificación.

La cuantificación vectorial es la más eficiente de todas las modalidades de cuantificación en lo que se refiere al error de cuantificación. No obstante esta modalidad está más predispuesta

a ser afectada por errores de transmisión. Otro inconveniente es que los procesos informáticos para lograr esta codificación resultan muy complejos.

Un ejemplo específico de los niveles de cuantificación es el muestrear una señal de audio a 44,100 muestras por segundo, y el convertidor A/D utilizado es de 16 bits de resolución el cual proporciona 65,536 ( $2^{16}$ ) pasos de cuantificación posibles para cada una de las muestras tomadas. De este ejemplo se puede observar que a mayor número de bits del convertidor A/D se tendrán mayor número de niveles de cuantificación para representar la señal muestreada y con esto una mejor aproximación de la señal.

#### **II.4.5 PROCESO DE CODIFICACIÓN.**

La codificación digital es el último proceso en la conversión A/D. Consiste en la representación digital de cada uno de los valores de las muestras tomadas y cuantificadas en los procesos anteriores, de tal manera que a cada valor se le asigne un código digital. De esta manera, cada muestra cuantificada tendrá una combinación de ceros y unos, o bien, una secuencia de dígitos binarios.

Los datos generalmente son codificados ya sea en código binario o en código binario decimal (BCD). Usualmente los datos que son codificados en formato binario son más comúnmente empleados en las aplicaciones digitales orientados a computadoras, donde el procesamiento normalmente es hecho en notación binaria. Los datos codificados en formato BCD, generalmente se requieren en aplicaciones donde los datos son alimentados a dispositivos

decimales y dispositivos como lectura e impresoras. Cabe mencionar que la mayoría de las aplicaciones requieren codificación binaria.

Los beneficios de la representación digital son muchos y bien conocidos Aaron, (1979) [4]. La siguiente figura muestra la representación codificada de cada valor cuantificado.

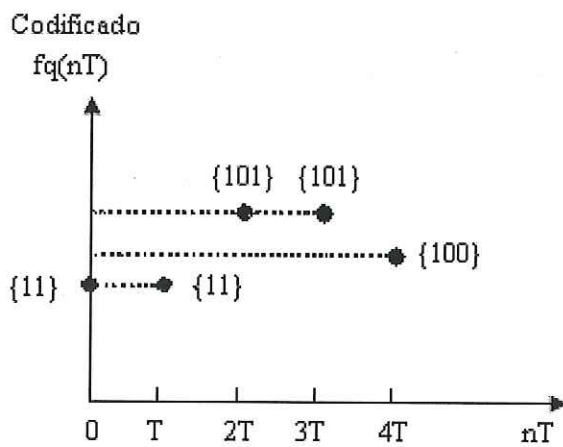


Figura 11. Proceso de codificación.

Una de las mayores ventajas de la codificación digital, es el hecho de que el ruido de transmisión en las señales digitales es menos significativo que en las señales analógicas; como resultado, las señales digitales han ofertado la posibilidad de hacer un mejor uso de la interferencia y el ruido limitado en la comunicación de los datos., a pesar de el mayor ancho de banda que se requiere comparado con las comunicaciones analógicas.

## II.5 PROPIEDADES DE LOS CONVERTIDORES ANALÓGICO A DIGITAL.

### II.5.1 RESOLUCIÓN.

La resolución del convertidor A/D indica el número de valores discretos que puede producir por encima del rango de valores del voltaje. Normalmente se expresa en bits ( $n$ ). Por ejemplo, un convertidor A/D de 8 bits de resolución tiene 256 (0 a 255) valores discretos para representar la señal de entrada.

La resolución puede definirse también mediante el voltaje eléctrico y expresarse en voltios. La resolución de voltaje de un convertidor A/D, es igual a su intervalo de medición del voltaje total dividido por el número de valores discretos como lo muestra la siguiente relación:

$$Q = \frac{V_{FSR}}{2^n} \quad (2)$$

Donde  $Q$  es la resolución del convertidor A/D en voltios,  $V_{FSR}$  es el intervalo de voltaje en su escala máxima y  $n$  es la resolución en bits.

Claramente se puede observar que la calidad de la aproximación de la conversión A/D con respecto a la señal de entrada mejorará conforme el número de bits ( $n$ ) sea mayor.

Como un ejemplo, si se tiene un convertidor A/D de 24 bits de resolución, y su rango de voltaje es  $\pm 5$  voltios, se tendrá:

$$Q = \frac{V_{FSR}}{2^n} = \frac{(5 - (-5))}{2^{24}} = \frac{10}{16777216} = 0.596 \mu\text{Voltios} \quad (3)$$

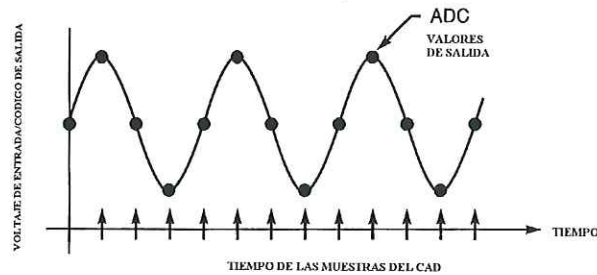
Por lo tanto, se tendrán 16,777,216 niveles de cuantificación, y cada paso corresponde a una escala de voltaje de 0.596  $\mu$  voltios.

En la practica la resolución del convertidor A/D esta limitada a la relación señal a ruido de la señal a convertir, si existe demasiado ruido presente en la entrada analógica, será imposible resolver con precisión mas allá de un cierto número de bits de resolución, el número efectivo de bits (ENOB) muestra ese parámetro. Aun cuando el convertidor A/D proporcione resultados, éstos no serán precisos ya que los bits menos significativos estarán midiendo solamente ruido. La relación señal a ruido debe ser aproximadamente de 6 dB por bit de resolución.

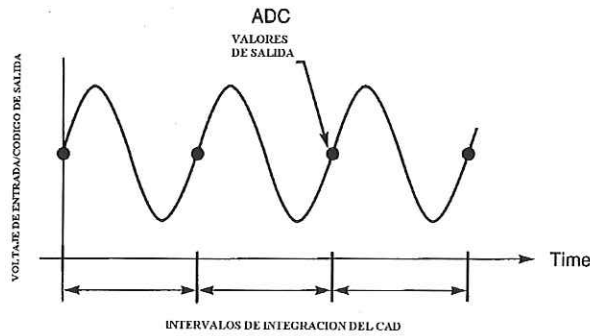
## II.5.2 RAZÓN DE MUESTREO.

Por su naturaleza los convertidores A/D son dispositivos de tiempo discreto, entregan periódicamente el resultado a su salida dependiendo de su frecuencia de operación llamada razón de muestreo. En algunos casos la entrada puede ser muestreada al instante, y en ese caso cada código de salida del convertidor A/D, puede ser asociado directamente con un tiempo particular de muestreo de la entrada, lo cual se puede apreciar en la figura 12 a. En otros casos la entrada puede ser promediada intencionalmente por un periodo mayor para efectos de reducción del ruido y cada código de salida del convertidor A/D es asociado con uno de esos periodos tal como se muestra en la figura 12 b. En cualquiera de los casos la tasa del código de salida es una

importante propiedad del convertidor y junto con la resolución define básicamente la conveniencia del convertidor para una aplicación en particular.



(a)



(b)

Figura 12. a) Tiempo de muestreo del convertidor A/D. b) Intervalos de integración de convertidor A/D.

### II.5.3 PRECISIÓN.

Un convertidor analógico a digital tiene varias fuentes de errores. El error de cuantificación y la no linealidad son intrínsecos para cada conversión analógica a digital.

También se tiene un error llamado error de apertura la cual es debida al jitter del reloj y revela cuando una señal es digitalizada.

Estos errores son medidos en una unidad llamada bit menos significativo (LSB). En el caso de un convertidor A/D de 8 bits, el error del bit menos significativo es 1/256 del intervalo de la señal de escala máxima o muy cercano a 0.4 %.

#### II.5.4 INTERVALO DINÁMICO.

El intervalo dinámico de un convertidor analógico digital es la relación de la amplitud máxima posible entre la mínima que puede decodificar el convertidor A/D.

$$RD = \frac{V_{\max}}{V_{\min}} \quad (4)$$

Donde  $V_{\max}$  es la magnitud máxima del voltaje que puede decodificar y  $V_{\min}$  es igual a la resolución del convertidor A/D.

$$RD = \frac{V_{\max}}{\text{resolución}} \quad (5)$$

En escala logarítmica quedaría:

$$RD = 20 \log \frac{V_{\max}}{V_{\min}} \quad (6)$$

### II.5.5 ERRORES.

Comúnmente ocurren varios problemas los cuales hacen que los errores del convertidor A/D sean mayores que el error de cuantificación. Los errores en el voltaje de desviación (offset) y en la ganancia, pueden ser introducidos por circuitos electrónicos que procesan el voltaje de entrada y el voltaje de referencia. El ruido puede agregar variaciones estadísticas en el código de salida aún cuando el convertidor A/D no esté cambiando. Los errores debidos a la no linealidad representan desviaciones desde la correspondencia lineal entre el voltaje de entrada y la salida digital en la ecuación (1).

### II.5.6 ERROR DE CUANTIFICACIÓN.

El error de cuantificación es debido a la resolución finita del convertidor A/D y es una imperfección que viene implícito en todos ellos. La magnitud del error de cuantificación al instante del muestreo es entre cero y la mitad de un bit menos significativo. Generalmente, la señal de entrada analógica es mucho más grande que el bit menos significativo. Cuando esto pasa, el error de cuantificación no es correlacionado con la señal y tiene una distribución uniforme. Su valor RMS es la desviación estándar de su distribución y esta dada por la siguiente relación:

$$\frac{1}{\sqrt{12}} LSB \approx 0.289 LSB \quad (7)$$

En los niveles más bajos, el error de cuantificación pasa a ser dependiente de la señal de entrada, con lo cual genera un resultado que se conoce como distorsión. Esta distorsión es creada después del filtro anti aliasing, y si la distorsión está arriba de media tasa de muestro regresarán a la banda de audio. Para hacer el error independiente de la señal de entrada, se agrega ruido con una amplitud de un paso de cuantificación a la señal. Esto ligeramente reduce la relación señal a ruido pero elimina completamente la distorsión. A este término se le conoce como dither y es explicado más adelante.

### **II.5.7 NO LINEALIDAD.**

En todos los convertidores A/D existen los errores debidos a la no linealidad, estos errores son causados principalmente por sus imperfecciones físicas, causando así que su salida se desvíe de una función lineal de su entrada. Estos errores algunas veces pueden ser aminorados por medio de la calibración o prevenidos al realizar pruebas.

Los parámetros más importantes para la linealidad son la no linealidad integral (INL) y la no linealidad diferencial (DNL). De esta manera se necesita realizar cuidadosamente cálculos cuando se hace la convergencia.

### **II.5.8 ALIASING.**

Todos los convertidores A/D funcionan muestreando su entrada a intervalos de tiempos discretos que se conoce como razón de muestreo. Si la razón de muestreo es la adecuada y cumple con el teorema de Nyquist, la señal digital a la salida del convertidor A/D será una fiel representación de la señal de entrada y ésta a su vez podrá ser nuevamente reconstruida a formato analógico con un convertidor D/A y será una copia exacta de la señal original. Por el

contrario, si la razón de muestreo es menor que la máxima frecuencia de la señal de entrada, entonces la señal de entrada no podrá ser representada fielmente y la señal resultante será una señal completamente diferente a la señal original. Por lo tanto si la señal de entrada está cambiando más rápido con respecto a la señal que esta siendo muestreada, entonces se estará reconstruyendo señales falsas y no será la misma que la señal original. A este efecto se le conoce como aliasing. La frecuencia de la señal reconstruida será la diferencia entre la señal de la frecuencia y la frecuencia de muestreo.

Por ejemplo una señal sinusoidal que tiene una frecuencia de 2 kHz que es muestreada a 1.5 kHz, será reconstruida como una señal sinusoidal con una frecuencia de 500 Hz, a este problema es el que se conoce como aliasing.

Para evitar el efecto del aliasing, la señal de entrada del convertidor A/D debe ser filtrada con un filtro pasa bajas, para remover las frecuencias arriba de la mitad de la razón de muestreo. Este filtro es llamado filtro anti aliasing y es esencialmente útil en los sistemas prácticos de conversión A/D, que son aplicados a señales analógicas con contenido de frecuencias más altas.

## **II.6 COMPOSICIÓN DE LOS CONVERTIDORES A/D.**

Los convertidores A/D típicamente están contruidos de unos cuantos bloques electrónicos comunes. En la mitad analógica del convertidor estos incluyen circuitos de muestreo y retención, comparadores, integradores y convertidores D/A.

Los circuitos de muestreo y retención básicamente son utilizados para tomar la muestra del voltaje de entrada y mantenerla constante mientras que la conversión A/D es llevada a cabo. Esta función es usualmente implementada con un interruptor y un capacitor. El interruptor quizás lo más común sea encontrar un transistor de tipo MOS.

Los circuitos comparadores convierten la diferencia de sus entradas analógicas en ceros o unos lógicos dependiendo del signo de la diferencia. Generalmente se utilizan comparadores con reloj y son amplificadores con una ganancia muy alta con una salida balanceada limitada a los 2 estados lógicos y con un elemento de realimentación positiva controlada con un interruptor. Estos comparadores con reloj controlan muy bien la sincronización en general con el algoritmo del convertidor en conjunto. En algunos casos estos comparadores pueden eliminar la necesidad de utilizar un circuito por separado de muestreo y retención.

Los integradores en los convertidores A/D son generalmente implementados con amplificadores operacionales y un capacitor. El promedio de la señal de entrada sobre el tiempo de integración es almacenado en el capacitor y aparece con signo negativo a la salida del amplificador. El valor en memoria del último valor integrado debe ser removido antes de que cada tiempo de integración pueda empezar.

Los convertidores D/A es el proceso inverso de los convertidores A/D son utilizados porque son elementos mucho mas simples. Corrientes binarias con peso son conducidas o no a un nodo de suma en la salida basados en el código de entrada, la corriente seleccionada desarrolla un voltaje a través de una resistencia la cual es la salida analógica decidida.

## II.7 TIPOS DE CONVERTIDORES A/D.

Existen diferentes tipos de convertidores A/D que comúnmente son utilizados en la instrumentación electrónica en la actualidad. Los cuales son los siguientes:

- Integradores.
- En paralelo.
- Multi pasos.
- Sobre muestreo (sigma-delta).

Los tres primeros tipos de convertidores A/D solamente se mencionan en este capítulo, dado que no se utilizarán en este trabajo además de que son ampliamente descritos en bibliografía referente a la conversión A/D.

El convertidor de sobre muestreo se utiliza en aplicaciones de instrumentación donde se requiere alta precisión, su bajo nivel de ruido y su baja distorsión lo hacen muy apropiados para ciertas aplicaciones que requieren razones de muestreo moderadas. Debido a que este tipo de convertidores es un tema importante para el desarrollo de este trabajo, ya que el convertidor A/D que se utilizará en este trabajo es del tipo sigma delta y pertenece a este tipo de convertidores de sobre muestreo, se describe a continuación con mayor detalle.

## II.8 CONVERTIDOR A/D SIGMA-DELTA

Dado que el desempeño del procesamiento digital de señales en los sistemas de comunicaciones están generalmente limitados por la precisión con la que la señal de entrada es convertida a un formato digital. La conversión A/D basados en la modulación sigma delta ( $\Sigma$ - $\Delta$ ), es una alternativa para los convertidores A/D de alta resolución (mayores que 12 bits) los cuales últimamente son implementados en circuito integrados de procesamiento digital de señales [5].

A pesar de que esta tecnología inició en 1962 [6], no tuvo mucha importancia sino hasta recientemente que ha habido avances en las tecnologías digitales VLSI, las cuales permiten los medios prácticos para implementar los circuitos de gran tamaño en los encapsulados para el procesamiento digital de señales. El incremento del uso de técnicas digitales en aplicaciones de comunicaciones y en audio también contribuyó en el interés reciente de este tipo de convertidores A/D.

Dado que los convertidores A/D del tipo sigma-delta se basan en técnicas de filtrado digital, la mayoría de los circuitos están implementados en circuitos digitales con lo cual realiza la compatibilidad .

Los convertidores A/D de alta resolución como los de aproximaciones sucesivas y conversores del tipo Flash que operan a la frecuencia de Nyquist, generalmente no alcanzan velocidades excepcionalmente altas como las que se pueden alcanzar con la tecnología VLSI. Este tipo de convertidores que generalmente muestrean a la frecuencia de Nyquist, requieren el

uso de filtros analógicos pasa bajas muy complicados, a estos filtros se les conoce también por el nombre de filtros anti aliasing, los cuales sirven para limitar la máxima de frecuencia de entrada al convertidor A/D y al circuito de muestreo y retención. Por otro lado, los convertidores A/D del tipo sigma delta, están compuestos por un convertidor A/D muy rustico de baja resolución de (1 bit), un circuito de modelado del ruido (noise shaping), y un circuito de muy alta tasa de sobre muestreo. En la etapa final se encuentra el proceso de decimación, con el cual se consigue alcanzar la alta resolución La siguiente figura muestra las etapas del convertidor A/D tipo sigma-delta.

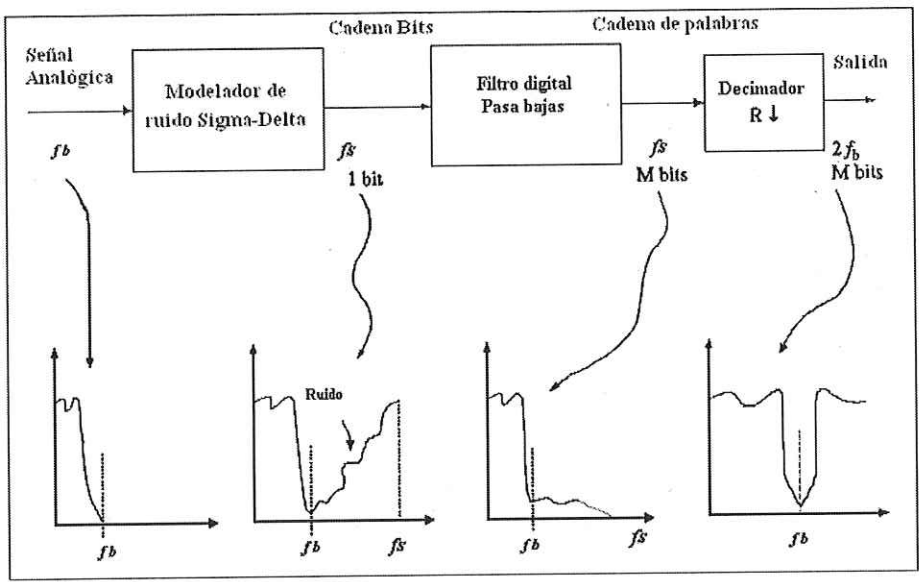


Figura 13. Etapas del convertidor A/D sigma-delta.

## II.8.1 CONVERTIDORES A/D CONVENCIONALES.

En el punto II.3 se describió que las señales pueden ser divididas en 2 categorías, continuas y discretas. Las señales analógicas  $x(t)$  las cuales se definen en el dominio continuo del tiempo y una señal digital,  $x(n)$  la cual puede ser representada como una secuencia de números en el dominio del tiempo discreto como se muestra en la figura siguiente:

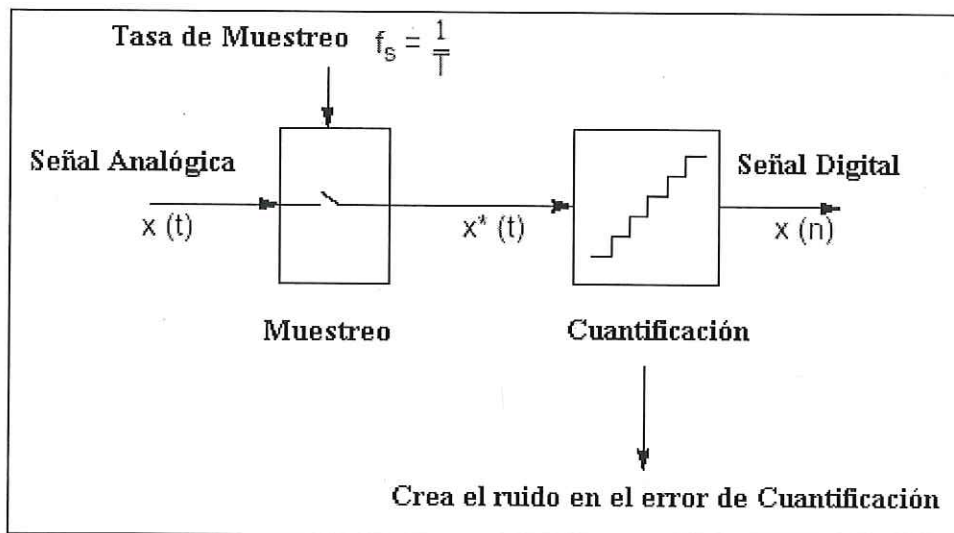


Figura 14. Proceso de conversión A/D generalizado.

El índice del tiempo  $n$  de una señal discreta en el tiempo  $x(n)$  es un número entero definido por el intervalo de muestreo  $T$ . Por lo tanto, una señal discreta en el tiempo  $x(n)$  puede ser representada como una señal muestreada  $x^*(t)$  continua en el tiempo de la siguiente forma:

$$x^*(t) = \sum_{n=-\infty}^{\infty} x(n)\delta(t - nT) \quad (9)$$

Donde.

$$\delta(t) = 1, t = 0,$$

$$\delta(t) = 0, \text{ en otra parte}$$

Un convertidor A/D práctico transforma la señal  $x(t)$  en una señal digital discreta en el tiempo  $x^*(t)$ , donde cada muestra es expresada con una precisión finita así como con una aproximación por medio de un código digital. Por ejemplo,  $x(t)$  es transformada por un secuencia de muestras de precisión finita o de muestras cuantificadas.

La mayoría de los convertidores A/D pueden ser clasificados en dos grupos de acuerdo al criterio de la razón de muestreo. Primeramente se tienen los convertidores A/D que usan la tasa de Nyquist, como por ejemplo los de registro por aproximaciones sucesivas (SAR), integración doble. El segundo tipo de los convertidores A/D son los que usan el sobre muestreo. Los primeros muestrean señales analógicas las cuales tienen sus frecuencias máximas ligeramente menores que la frecuencia de Nyquist,  $f_N = \frac{f_s}{2}$  donde  $f_s$  es la frecuencia de muestreo [7]. Mientras tanto los convertidores de sobre muestreo realizan el proceso de muestreo a una tasa de muestreo mucho mayor  $F_s \gg F_N$  donde  $F_s$  es la frecuencia de muestreo.

El proceso de conversión A/D donde se transforma una señal de entrada analógica  $x(t)$  en una secuencia de código digital  $x(n)$  a una razón de muestreo de  $F_s = \frac{1}{T}$ , donde  $T$  denota el intervalo de muestreo. Dado que  $\delta(t - nT)$  en la ecuación anterior es una función periódica con periodo  $T$ , puede ser representada por una la serie de de Fourier siguiente [8].

$$\sum_{n=-\infty}^{\infty} x(t)\delta(t-nT) = \frac{1}{T} \sum_{n=-\infty}^{\infty} x(t)e^{(j2n\pi)/T} \quad (10)$$

Combinando ecuación 8 y ecuación 10 se obtiene.

$$x^*(t) = \frac{1}{T} \sum_{n=-\infty}^{\infty} x(t)e^{(j2n\pi)/T} = \frac{1}{T} \sum_{n=-\infty}^{\infty} x(t)e^{j2\pi f_s n t} \quad (11)$$

La ecuación 10 establece que el acto de muestrear es equivalente a modular la señal de entrada por medio de señales portadoras teniendo frecuencias en 0,  $f_s$ ,  $2f_s$  ..... En otras palabras, la señal muestreada puede ser expresada en el dominio de la frecuencia, como la sumatoria de la componente de la señal original y las señales en frecuencia modulada por múltiplos enteros de la frecuencia de muestreo como se muestra en la ecuación 11. Por lo tanto, las señales de entrada que tengan frecuencias por arriba de la frecuencia de Nyquist,  $f_n$ , no pueden ser propiamente convertidas y también crean nuevas señales en la banda base, las cuales no están presentes en la señal original. Este fenómeno no lineal es una distorsión de la señal que comúnmente se conoce como aliasing.

La distorsión puede ser prevenida únicamente por medio del filtrado paso bajas apropiado a la señal de entrada hasta la frecuencia de Nyquist. Este filtro paso bajas comúnmente es llamado filtro anti aliasing y debe tener respuesta plana sobre la banda de frecuencia de interés (banda base) y atenuar las frecuencias arriba de la frecuencia de Nyquist lo suficiente para ponerlas debajo del nivel del ruido. También la fase no lineal causada por el filtro antialias puede crear distorsión armónica y degradación audible. Dado que el filtro anti alias es el factor limitante en controlar el ancho de banda y la distorsión de la fase de la señal de entrada, un filtro anti alias de alto desempeño se requiere para obtener alta resolución y mínima distorsión.

Además de un filtro anti aliasing, se requiere un circuito de muestro y retención. Aun cuando la señal analógica está cambiando continuamente, la salida del circuito de muestreo y retención debe ser constante entre, muestras por lo que la señal puede ser cuantificada apropiadamente. Esto permite al convertidor tiempo suficiente para comparar la señal analógica muestreada a niveles de referencia fijos que son utilizados internamente [9]. Si la salida del circuito de muestreo y retención varía durante T, puede limitar el desempeño del subsistema del convertidor A/D.

Cada uno de estos niveles de referencia son asignados a un código digital. Basado en los resultados de la comparación, un codificador digital genera el código del nivel de la señal de entrada más cercana. La resolución de tal convertidor es determinada por el número y el espacio de los niveles de referencia que son predefinidos. Para los muestreadotes de Nyquist de alta resolución establecer los niveles de voltaje es un reto serio.

Por ejemplo, un convertidor de 16 bits de resolución, el cual es el convertidor A/D de alta precisión, requiere de  $2^{16} - 1 = 65535$  diferentes niveles de referencia. Si el convertidor está a 2 voltios de entrada de intervalo dinámico, el espaciamiento entre estos niveles es únicamente 0.030 voltios de separación. Esto está más allá de los límites de las tolerancias de los componentes de la tecnología VLSI [10]. Nuevas técnicas como el uso del rayo laser para el delimitar el contorno (laser trimming) o la auto calibración pueden ser empleadas para mejorar la resolución de la tasa de Nyquist del convertidor, mas allá de las tolerancias de los componentes normales. Sin embargo, estas aproximaciones resultan en una complejidad adicional en la fabricación, aumento del área del circuito y en un mayor costo.

## II.8.2 SOBREMUESTREO Y DECIMACIÓN.

El proceso de cuantificación en un convertidor A/D con tasa de muestreo de Nyquist es diferente de los convertidores de sobremuestreo. El convertidor de tasa Nyquist desempeña la cuantificación en un intervalo de muestreo sencillo hacia la precisión total del convertidor. En cambio, uno de sobremuestreo generalmente usa una secuencia de datos cuantificados rústicamente o gruesamente a la entrada de la tasa de sobremuestreo de  $F_s = Nf_s$ , seguido por un proceso de decimación en el dominio digital. Con este proceso de decimación, se calcula una estimación más precisa de la señal de entrada analógica a la tasa de muestreo baja de salida  $f_s$ , la cual es la misma que es utilizada en los muestreadores de Nyquist.

El proceso de cuantificación de sobremuestreo tiene beneficios inmediatos para el filtro anti alias. Para ilustrar este punto, se puede considerar una aplicación típica de audio usando un muestreador de Nyquist y después utilizar dos veces la aproximación del sobre muestreo, en la discusión siguiente la precisión total del muestreador de Nyquist es asumida. Los cuantificadores gruesos serán considerados separadamente.

Las muestras de los datos de los convertidores a la tasa de Nyquist son tomados a una tasa de por lo menos el doble de la frecuencia más alta de interés. Por ejemplo, un tasa de muestreo de 48 kHz permiten el paso de señales de hasta 24 kHz sin producirse el fenómeno aliasis, pero por la limitación de los circuitos, la frecuencia más alta que pasa es cercana a 22 kHz. También el filtro antialiasing en los convertidores A/D de Nyquist requieren una respuesta plana sin distorsión de la fase sobre la banda de la frecuencia de interés (ej. 20 kHz en aplicaciones con

audio digital). Para prevenir la distorsión de la señal debida al efecto aliasing, todas las señales arriba de los 24 kHz para una razón de muestreo de 48 kHz deben ser atenuadas por lo menos 96 dB para 16 bits de resolución dinámica.

Estos requerimientos son duros de alcanzar con un filtro analógico pasa bajas. La figura 15 (a) muestra la respuesta del filtro analógico anti alias, mientras que la figura 15 (b) muestra el espectro en el dominio de la frecuencia de la señal que esta siendo muestreada a 48 kHz.

Ahora considerando la misma señal de audio muestreada a  $2f_s$ , 96 kHz. El filtro anti alias únicamente necesita eliminar señales arriba de 74 kHz, mientras que el filtro tiene respuesta plana de hasta 22 kHz. Éste es un filtro mucho más fácil de construir porque la banda de transición puede ser de 52 kHz (22 k a 74 kHz) para alcanzar el punto de los 96 dB. Sin embargo, dado que la tasa de muestreo final es de 48 kHz, un filtro de reducción de tasa de muestreo es requerido, a este filtro se le conoce como decimador y es implementado en el dominio digital opuesto al filtro anti alias que es implementado en la circuiteria analógica. La figura 15 (d) y figura 15 (e) ilustran el requerimiento del filtro analógico anti alias y la respuesta en frecuencia en el dominio digital respectivamente. El espectro de un filtro de decimación digital es mostrado en la figura 15 (f).

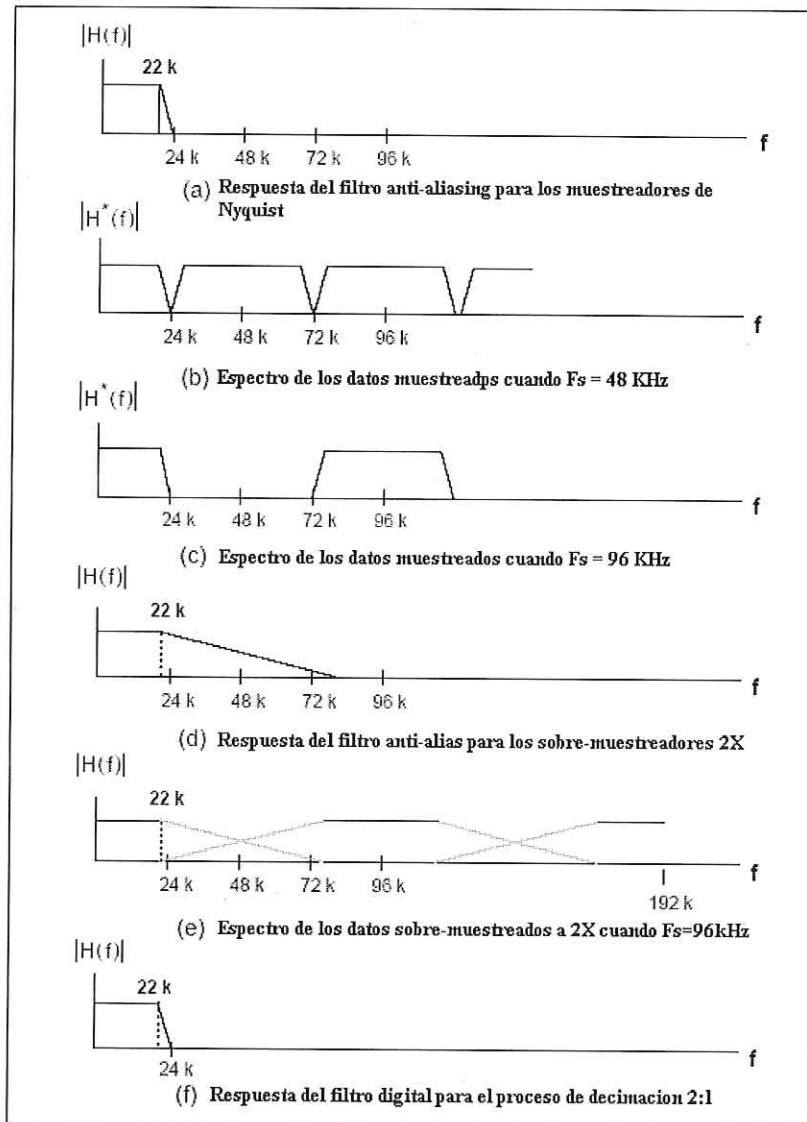


Figura 15. Comparación entre muestreadores de tipo Nyquist y de sobre muestreo 2 veces frecuencia de Nyquist.

La estructura de dos veces el sobre muestreo puede ser extendida a  $N$  veces con convertidores de sobre muestreo. La figura 16 (a) muestra la respuesta en frecuencia de un filtro general anti aliasing para  $N$  veces el sobre muestreo. Mientras que el espectro del nivel de ruido de cuantificación global y el nivel de ruido de la banda base después del filtro de decimación digital es ilustrado en la figura 16 (b). Dado que se asumió una cuantificación de alta precisión,

la potencia del ruido total de los convertidores de sobre muestreo y los muestreadotes de una sola vez la frecuencia de Nyquist son los mismos, sin embargo, el porcentaje de este ruido que está en el ancho de banda de interés y la potencia del ruido de banda base NB se puede definir mediante la siguiente ecuación:

$$N_B = \int_{-f_B}^{f_B} (f)df = \frac{2f_B q^2}{F_s 12} \quad (12)$$

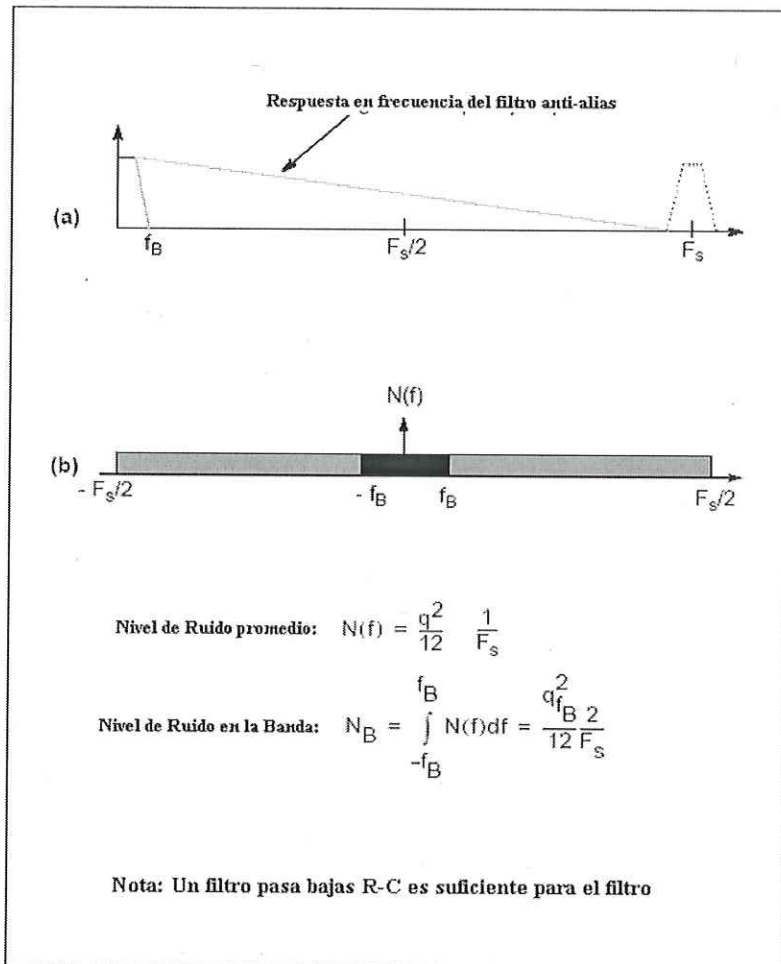


Figura 16. Respuesta del filtro anti alias, espectro del ruido de los convertidores A/D de sobremuestreo.

La figura 17 compara los requerimientos del filtro anti alias de los convertidores A/D con tasa de muestreo de Nyquist de una sola vez y con tasa de muestreo de Nyquist de n veces. Al muestrear a la tasa de Nyquist demanda el uso de un filtro anti alias con una transición muy estrecha o cortante para poder proporcionar la protección de aliasing sin comprometer el ancho de banda de la señal  $f_B$ .

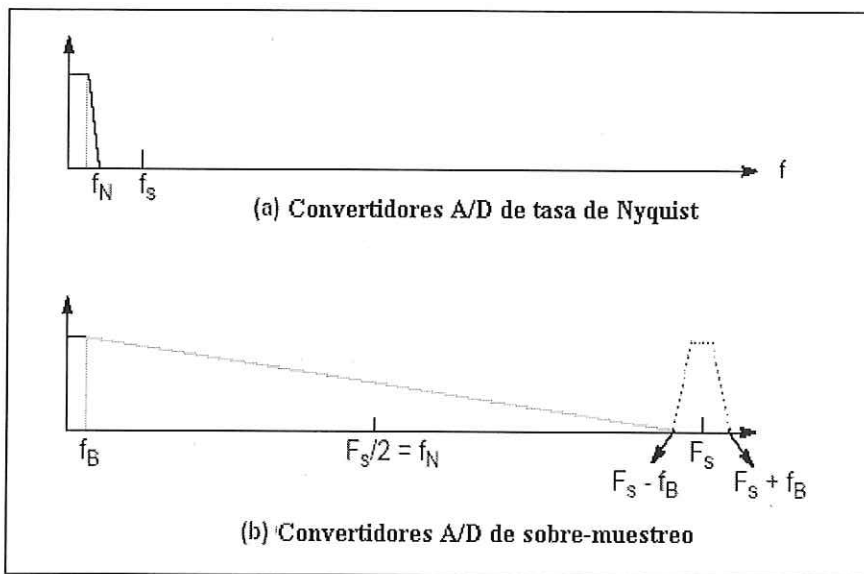


Figura 17. Respuesta en frecuencia de los filtros analógicos anti alias.

La banda de transición del filtro anti alias de un convertidor A/D de sobre muestreo, es mucho más ancha que su banda de paso, porque la protección anti alias es requerida únicamente por la banda de frecuencia entre  $NF_s - F_b$  y  $NF_s + F_b$ , cuando  $N=1,2,\dots$ . Como se muestra en la figura 16 (b). Dado que la complejidad del filtro es una función fuerte de la relación del ancho de la banda de transición con el ancho de la banda de paso, los convertidores de sobre muestreo requieren filtros anti alias relativamente mas simples que los convertidores de la tasa de Nyquist

con desempeño similar. Por ejemplo, con  $N=64$ , un simple filtro pasa bajas RC en la entrada del convertidor A/D es suficiente como se ilustra en la figura 16 (a).

El beneficio del sobre muestreo es más que tener un filtro anti alias mas simple. El proceso de decimación puede ser usado para proveer el incremento en la resolución de un convertidor A/D.

### II.8.3 MODULACIÓN SIGMA DELTA Y MODELADO DE RUIDO.

La modulación delta requiere dos integradores para el proceso de modulación y demodulación como se muestra en la figura 18 (a). Dado que la integración es una operación lineal, el segundo integrador puede ser movido antes del modulador sin alterar las características globales de la entrada y salida. Los dos integradores pueden ser combinados por un integrador por la operación lineal propiamente [11].

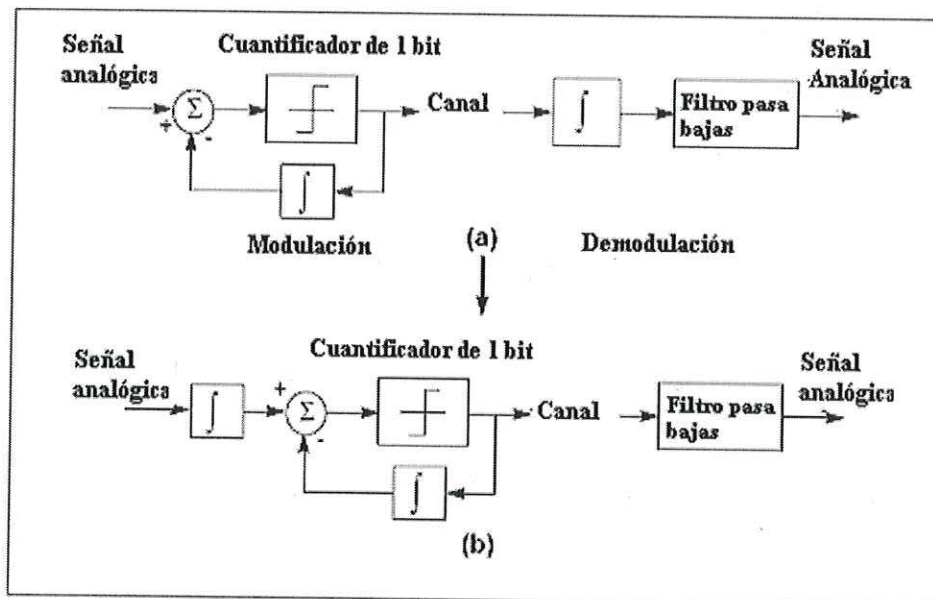


Figura 18. Derivación de la modulación sigma delta de la modulación delta.

El arreglo mostrado en la figura 19 es llamada modulador sigma delta [12]. Esta estructura, además de ser simple, puede ser considerada como una versión suavizada de un modulador delta de un bit.

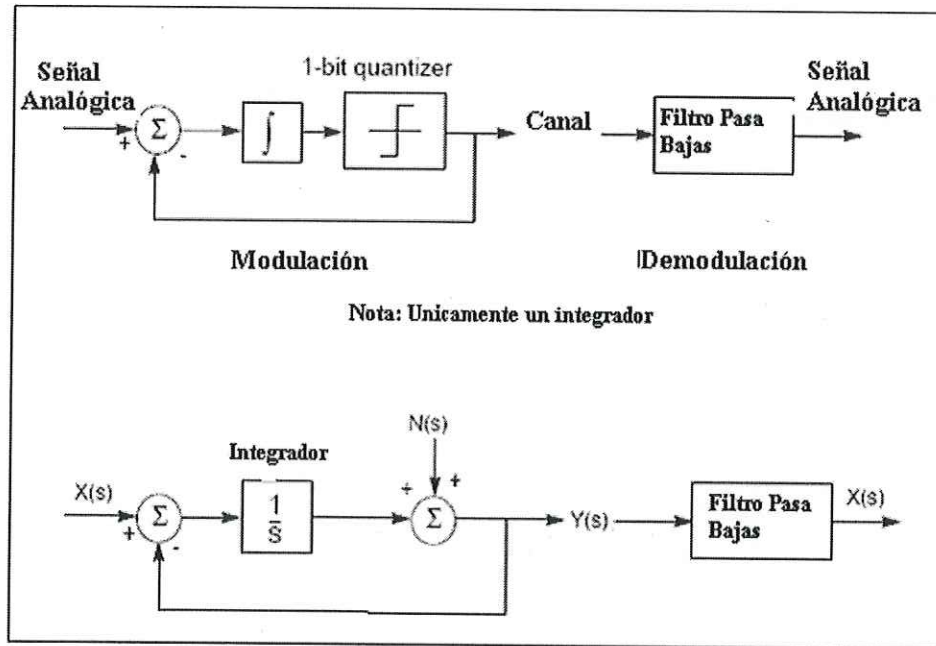


Figura 19. Diagrama de bloques de la modulación delta.

El nombre de la modulación sigma delta proviene de poner el integrador (sigma) en frente del modulador delta. Algunas veces el modulador sigma delta es referido como un codificador interpolativo [13]. La característica del ruido de cuantificación (desempeño del ruido) es dependiente de la frecuencia en contraste con la modulación delta. Esta propiedad de modelado del ruido, es una propiedad que satisface las aplicaciones de procesamiento de señales como audio y comunicaciones digitales. Como los moduladores delta, la modulación sigma delta utiliza un cuantificador grueso o rústico. Sin embargo estos sistemas codifican la

integración de la señal por sí mismo y por lo tanto su desempeño es insensible a la tasa de cambio de la señal.

El principio del modelado del ruido es ilustrado por un modelo simplificado en el dominio  $s$  de un modulador sigma delta de primer orden, como se muestra en la figura 20. El nodo de la suma hacia la derecha del integrador representa un comparador. Aquí es que el muestreo ocurre y el ruido de cuantificación es agregado dentro del modelo. La función de transferencia de la relación señal a ruido (S/N) mostrada en la figura 20, ilustra la principal acción del modulador. Mientras que el lazo integra el error entre la señal muestreada y la señal de entrada, permite el paso de la señal con filtros pasa bajas mientras que el ruido pasa con filtros pasa altas. En otras palabras la señal es dejada intacta siempre y cuando el contenido de su frecuencia no exceda la frecuencia de corte del filtro mientras que el lazo sigma delta traslada o empuja el ruido a una banda de frecuencia más alta. A grosso modo, el sobre muestrear la entrada causa que el ruido de cuantificación se extienda sobre un ancho de banda amplio y la densidad del ruido en la banda de interés (banda base) disminuya significativamente.

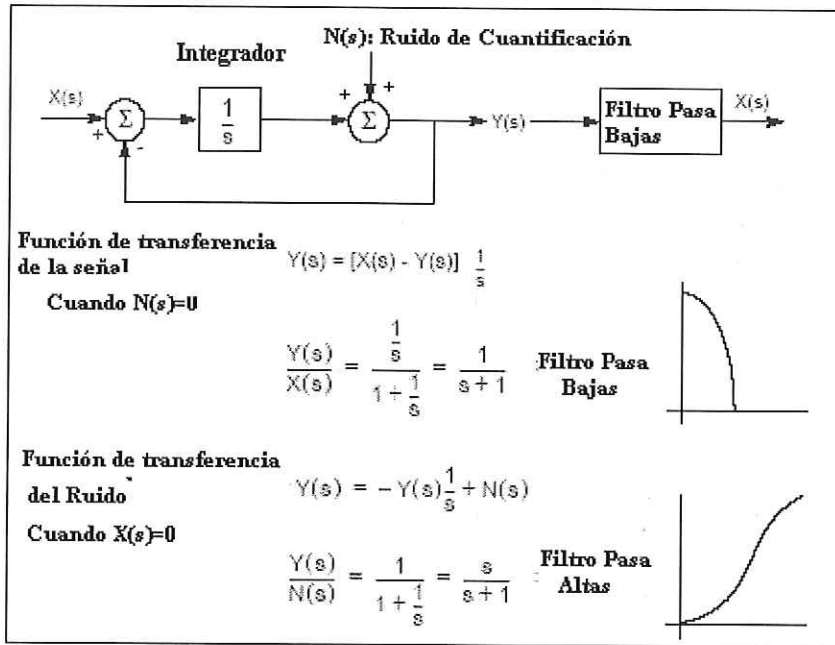


Figura 20. Modulación sigma delta en el dominio s.

## II.9 CONCEPTOS DE SISMOLOGÍA

La sismología es la ciencia que estudia el fenómeno de los sismos, para entender un poco más sobre este tema se puede consultar el libro del Dr. Alejandro Nava titulado "Terremotos". Los sismos constituyen una de las catástrofes naturales más destructoras que existen. En unos cuantos momentos, los sismos pueden causar daños materiales, danos a las personas e incluso pueden perder la vida. Algunos sismos han llegado a causar miles de muertes y graves daños materiales en áreas de miles de kilómetros cuadrados, y se recuerdan como fechas dolorosas de la historia de la humanidad. Desde tiempos históricos se guarda la memoria de un gran número de sismos destructivos; sin embargo, la sismología, que es la ciencia que se dedica al estudio de este fenómeno es relativamente reciente.

México es un país donde ocurren un gran número de sismos. Su geología refleja que gran parte de su territorio esté sometido a enormes esfuerzos que causan, entre otros efectos, grandes sismos. La sismología es la ciencia que estudia todo lo referente a los sismos: la fuente que los produce (localización, orientación, mecanismo, tamaño, etc.), las ondas elásticas que generan (modo de propagación, dispersión, amplitudes, etc.) y el medio físico que atraviesan dichas ondas.

El estudio de la fuente sísmica incluye el estudio de las causas, así como el de los procesos que se presentan en ella, y es importante para elaborar modelos realistas que ayuden a la predicción de terremotos.

Por su parte, el estudio de las ondas sísmicas es importante porque además de que de ellas depende el tipo de daños que causa un sismo, nos dan información acerca de lo que está ocurriendo en la fuente y del medio material que han atravesado.

El estudio del medio es importante porque nos permite conocer cómo está constituido el planeta sobre cuya superficie vivimos, tanto a pequeñas profundidades (lo que tiene aplicaciones en minería, petróleo, etc.), como a grandes profundidades. Conocer el medio permite localizar correctamente los sismos y estudiar las ondas que generan.

Cada aspecto de la sismología está relacionado con otros aspectos de esta ciencia y de otras ciencias complementarias. En su estudio se aplican técnicas de muchas otras disciplinas: física, matemáticas, geología, computación, electrónica, química, etcétera.

## II.9.1 FUENTE SÍSMICA.

Cuando las fuerzas que actúan sobre la roca se incrementan rápidamente ésta puede comportarse como un medio plástico; y si son tan grandes que la roca no puede soportarlas se deforman elásticamente, y que finalmente se rompa súbitamente.

Dependiendo de los esfuerzos que actúen sobre un cuerpo, éste puede romperse en alguna de las tres formas siguientes. La primera forma, es de falla normal o de deslizamiento, que resulta de esfuerzos de tensión. El segundo tipo, que es de falla reversa o de cabalgadura. Este tipo de falla ocurre cuando los esfuerzos son compresionales. El tercer tipo de falla, es el de falla transcurrente o de rumbo, que se produce cuando los esfuerzos son cortantes sin componente vertical. En este caso el corrimiento es horizontal. Cuando los esfuerzos que actúan sobre el terreno son una combinación de esfuerzos de tensión o compresión con esfuerzos de corte, el terreno puede fallar en una forma mixta.

Parte de la energía elástica que estaba almacenada en forma de esfuerzo en la roca deformada (como la que se almacena en un resorte comprimido) se gasta en crear la falla, i. e., romper la roca y vencer la fricción entre ambas caras de la fractura, que trata de frenar el movimiento (Husseini et. al., 1975); otra parte puede permanecer en las rocas (esfuerzo residual) y el resto se libera en forma de ondas sísmicas; esta energía liberada, llamada energía sísmica. Es, es la que viaja, a veces atravesando la Tierra entera y causando daños aun en lugares alejados de la zona de la ruptura, y se conoce como terremoto.

La energía liberada por los sismos más grandes es enorme (del orden de ergs); es 100 000 veces mayor que la bomba atómica de 20 kilotones que destruyó Hiroshima, y mayor que la de

las grandes bombas nucleares de varios megatones (1 kilotón =  $4.2 \times 10^{12}$  ergs) Burridge et. al., 1979).

Es posible, por medio del estudio de la forma de las ondas sísmicas, complementado con otros estudios y observaciones de campo, obtener estimaciones de los valores de  $M_0$  (Momento sísmico), de las dimensiones de la falla y de la caída de esfuerzo (esfuerzo antes del sismo menos esfuerzo remanente) en la fuente.

## II.9.2 ONDAS SÍSMICAS.

Una deformación que viaja a través de un medio elástico se llama onda elástica; y si el medio a través del cual se desplaza es la Tierra, entonces a esta onda elástica se le llama onda sísmica. Al conjunto de todos los puntos en el espacio que son alcanzados simultáneamente por una onda se le llama frente de onda.

Si trazamos líneas imaginarias perpendiculares a los frentes de onda, veremos que indican la dirección en la que viajan las ondas. Estas líneas son llamadas rayos, y son muy útiles para describir las trayectorias de la energía sísmica. La onda sísmica deforma el terreno a través del cual pasa, por lo tanto, corresponde a energía elástica que se desplaza. En el caso de ondas generadas por explosiones, la energía es producto de las reacciones químicas o nucleares que causaron la explosión; en el caso de ondas generadas por sismos, es la que estaba almacenada como energía de deformación en las rocas.

La teoría de la elasticidad nos dice que son posibles dos tipos de ondas elásticas que viajan a través de la Tierra, y que son conocidas como ondas de cuerpo u ondas internas, las cuales pueden ser de tipo de compresión.

Las ondas de compresión u ondas P son las que se transmiten cuando las partículas del medio se desplazan en la dirección de propagación, produciendo compresiones y dilataciones en el medio. Esto es fácil de visualizar si pensamos en un resorte. Si comprimimos un extremo del resorte y luego lo soltamos, el material comprimido se extiende, comprimiendo al material que está junto a él.

Esa compresión y dilatación (extensión) correspondiente viajan en la misma dirección (aunque puede variar el sentido) del desplazamiento de las partículas.

Ésta es la más veloz de todas las ondas sísmicas (más de 5 km/s en las rocas graníticas cercanas a la superficie, y alcanza más de 11 km/s en el interior de la Tierra) y, por lo tanto, es la primera en llegar a cualquier punto, en ser sentida y en ser registrada en los sismogramas, por lo que se le llama onda primaria y de allí el nombre de P. Las ondas de corte o de cizalla, llamadas ondas S, son aquéllas en las cuales las partículas del medio se desplazan perpendicularmente a la dirección de propagación, por lo que están asociadas con deformaciones del terreno de tipo de cizalla.

La onda S es más lenta que la onda P. En una amplia gama de rocas su velocidad,  $V_s$ , es aproximadamente igual a la velocidad de la onda P,  $V_p$ , dividida entre  $\sqrt{3}$  (esto es conocido como condición de Poisson). Como la onda S es la segunda en llegar se le llamó Secundaria, y de allí su nombre.

Como los líquidos no pueden soportar esfuerzos cortantes, las ondas S no se propagan a través de ellos. El desplazamiento de las partículas en el terreno durante el paso de la onda puede ser en cualquier dirección perpendicular a la de propagación; pero, a veces, pueden desplazarse en una sola dirección, en cuyo caso se dice que las ondas están polarizadas. La componente vertical de la onda S se denota a menudo por SV, mientras que la componente horizontal se

denota por SH. Además de las ondas que viajan a través del terreno, existen otras que lo hacen por la superficie, esto es, su amplitud es máxima en ésta y nula en las grandes profundidades. Estas ondas pueden explicarse como causadas por la interferencia de las ondas de cuerpo (interacción de muchas de estas ondas que viajan en diferentes direcciones), y son más lentas que éstas. En el caso de los telesismos (los que ocurren a más de 1000 km de distancia del observador), las ondas superficiales llegan mucho después que las de cuerpo, y podemos apreciar que presentan dispersión; esto es, las ondas de diferentes frecuencias viajan con diferentes velocidades.

Cuando un arribo es súbito, es decir comienza con un movimiento grande y empinado, que permite distinguirlo claramente a pesar del ruido, se llama impulsivo. Los arribos impulsivos son típicos de sismos cercanos. El caso contrario, cuando el arribo es gradual y resulta difícil determinar su comienzo, se llama emergente. Estos arribos son típicos de telesismos, o de fases que tengan relativamente poca energía y se pierdan en el ruido. En la figura 21 se muestran las curvas de tiempo de un sismo.

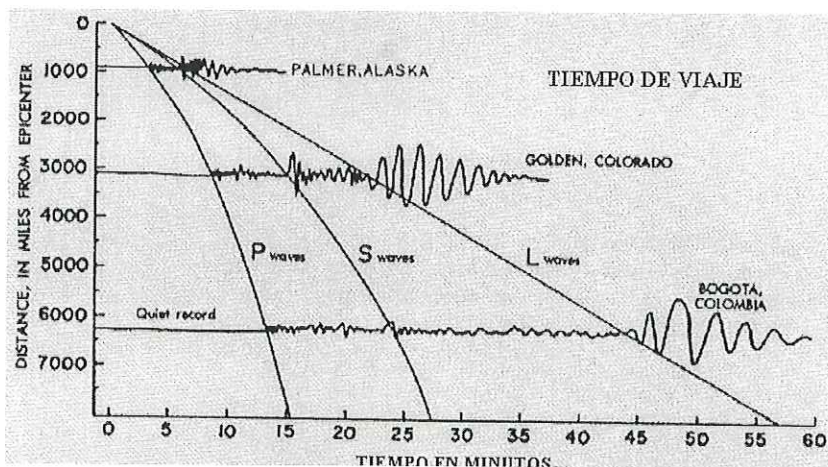


Figura 21. Curvas del tiempo de viaje de un sismo.

### II.9.3 SISMÓMETROS.

Las ondas sísmicas pierden una buena parte de su energía conforme se desplazan grandes distancias por la tierra, pero existen detectores muy sensibles llamados sismómetros. Estos instrumentos pueden detectar estas ondas emitidas por sismos o inclusive micro sismos. Cuando estos instrumentos están conectados a un sistema de registro se le conoce como sismógrafos.

Existen muchos diferentes tipos de sismómetros, pero todos ellos están basados en el principio fundamental del movimiento diferencial de una masa estado libre la cual tiende a permanecer en reposo y se encuentra dentro de una estructura. La estructura exterior generalmente está sujeta al suelo, por lo que cuando llega un sismo la estructura tiene movimiento mientras que la masa permanece fija, este movimiento es convertido a un voltaje eléctrico y posteriormente enviado a un sistema de registro. Esta es la manera más simple para el registro de sismos. La figura 22 muestra el principio fundamental de operación de los sismógrafos.

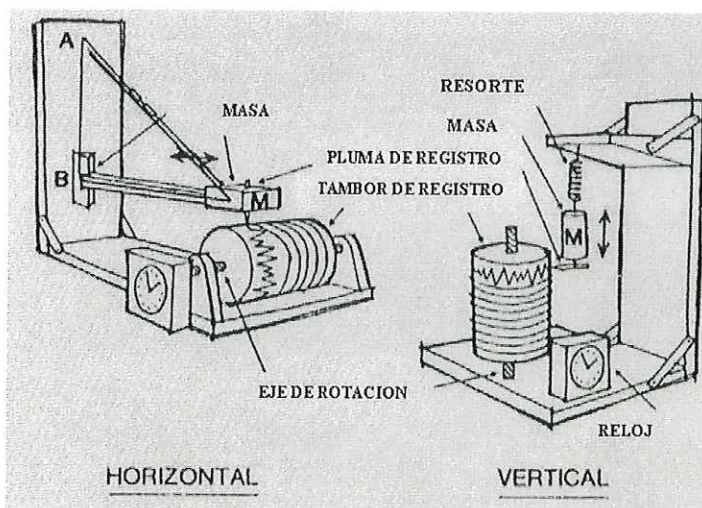


Figura 22. Principio fundamental de la operación de los sismógrafos.

En la actualidad los sismómetros están a la vanguardia en la tecnología, generalmente tienen tarjetas electrónicas que se utilizan para extender la respuesta del sismómetro de acuerdo a su uso o aplicación. La siguiente figura muestra un sismómetro de banda ancha en su interior.



Figura 23. Sismómetro marca Guralp

## CAPÍTULO III

### METODOLOGÍA

#### III.1 ESQUEMA GENERAL DEL SISTEMA DIGITALIZADOR DE SEÑALES SISMOLÓGICAS.

La figura 24 muestra el diagrama general del sistema digitalizador de señales sísmológicas, el cual consta de un sísmómetro de banda ancha marca Guralp modelo CMG-40T. Este sensor proporciona la señal sísmológica de tres canales analógicos teniendo una componente vertical y 2 horizontales. Las señales son introducidas en las entradas analógicas de la tarjeta electrónica MSC1210 la cual contiene en su memoria interna el programa desarrollado en lenguaje C llamado ADC\_1210 y que convierte la señal de los tres canales analógicos a formato digital, estos datos son muestreados a una razón de muestreo de 20 muestras por segundo y son enviados inmediatamente por el puerto serie con una velocidad de transmisión de 19200 bauds a una computadora personal con sistema operativo Linux. En esta computadora se tiene un programa de recepción desarrollado en lenguaje C el cual captura los datos de las tres componentes y se grafican en la pantalla de la computadora, además los datos se almacenan en el disco duro de la computadora en formato ASCII. Se genera un archivo por día para las tres componentes. Al archivo de los datos se les asigna un nombre el cual se compone del año en curso, del día juliano y de la hora, minutos y segundos. Todos estos datos son adquiridos de la computadora personal.

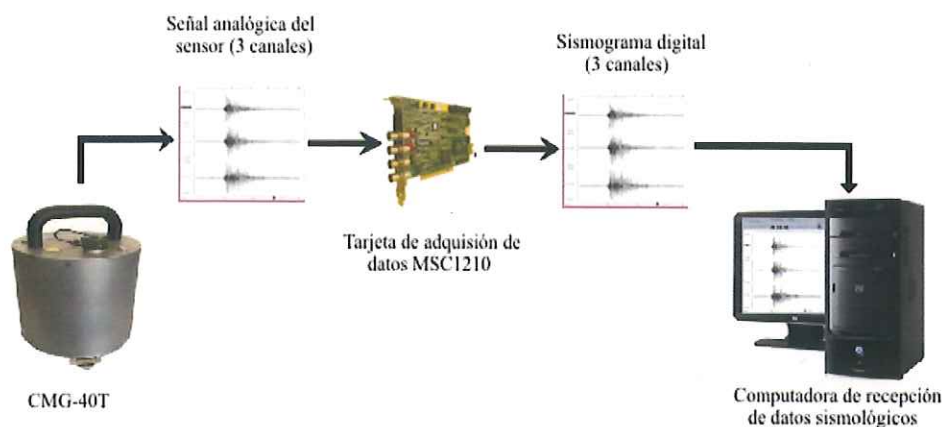


Figura 24. Diagrama general del sistema digitalizador.

### III.2 CARACTERÍSTICAS DEL SISMÓMETRO CMG 40T.

El sismómetro Guralp CMG-40T es un instrumento ultra ligero y de bajo peso, consiste de tres sensores en un compartimiento sellado, los sensores miden el desplazamiento que sufre el suelo al paso de las ondas sísmicas, la representación es por medio de tres componentes con orientaciones norte-sur, este-oeste y vertical.

El 40T tiene un diseño resistente de acero inoxidable a prueba de agua diseñado para su fácil instalación. Los elementos del sensor están diseñados de tal manera que no es necesario el sujetar las masas de la componentes. Por lo tanto el 40T esta listo para registrar los movimientos del suelo tan pronto como se le aplique energía eléctrica. Este sensor no debe ser nivelado o centrado mientras que la base esté con 3° de nivelación horizontal. Para mejores resultados este sensor debe ser instalado en superficies sólidas como afloramientos de roca sólida o realizando

una excavación al suelo hasta encontrar tierra firme, es muy recomendable aislar el sismómetro de los cambios bruscos de temperatura, como se muestra en las figuras 25 y 26.

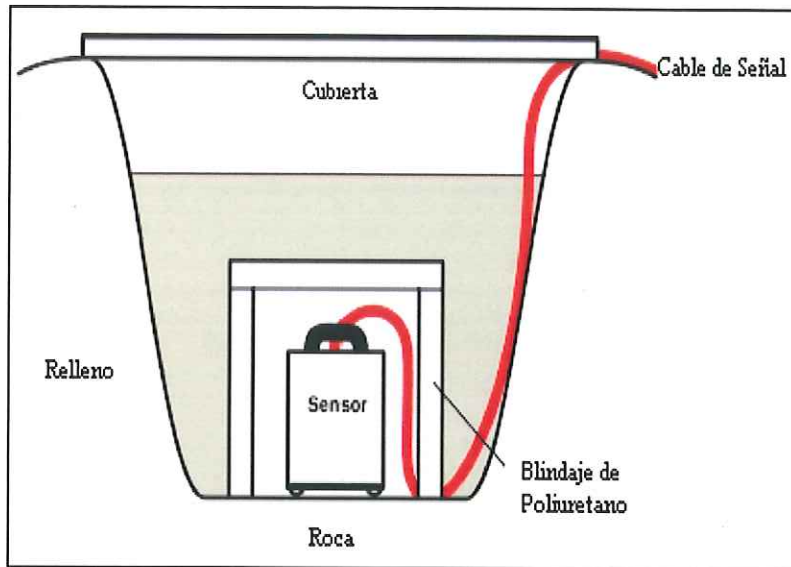


Figura 25. Instalación del sismómetro para exteriores.

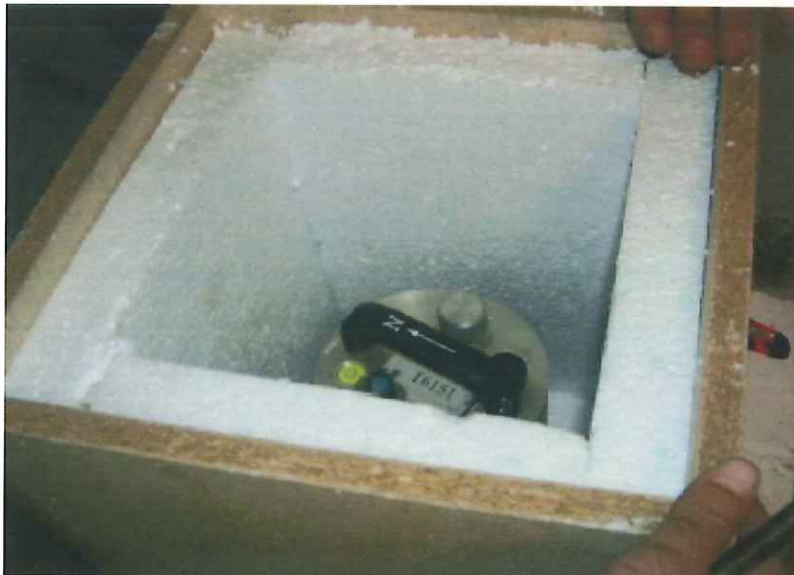
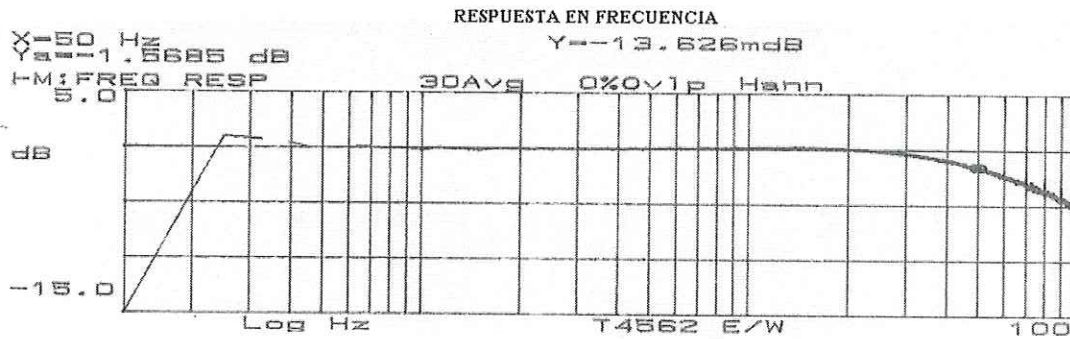
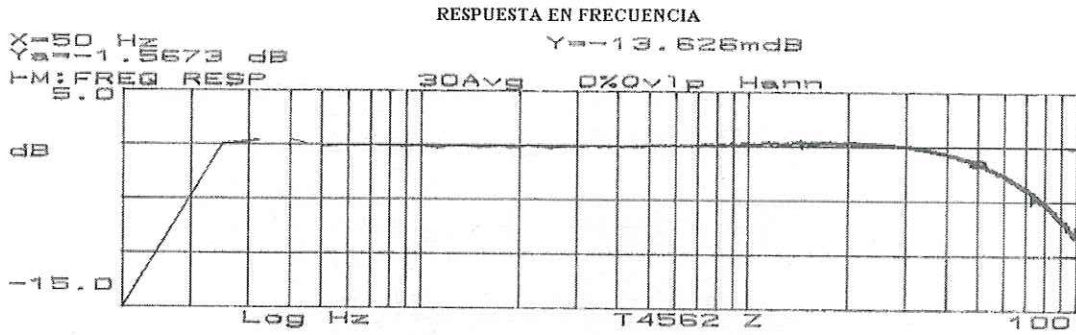


Figura 26. Instalación del sismómetro para interiores.

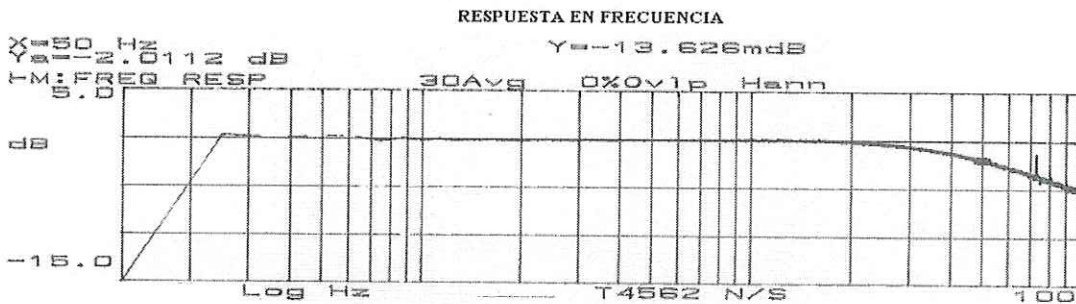
Cada sensor tiene una hoja de calibración detallada entre las cuales tienen su número de serie, respuesta en frecuencia medida tanto en periodo largo como en periodo corto en las secciones del espectro sísmico, niveles de calibración y la función de transferencia en notación de polos y ceros.

### **III.2.1 RESPUESTA EN FRECUENCIA.**

El sismómetro CMG-40T que se utiliza en este trabajo presenta una respuesta en frecuencia de 0.033 Hz (30 segundos) hasta 50 Hz. La hoja de calibración de este sensor se muestra en el apéndice 2, en ésta tabla se encuentran los distintos parámetros como la salida en velocidad en (V/m/s), la salida de la posición de las masas en aceleración (V/m/s<sup>2</sup>) y la constante de la bobina de calibración en (Amp/m/s<sup>2</sup>) para cada una de las componentes. La figura 27 muestra la respuesta en frecuencia de este sensor para cada una de las componentes.



(B)



(C)

Figura 27. Respuesta en frecuencia del sismómetro 40T n/s T4562.

### III.3 TARJETA MSC1210.

Los dispositivos de la familia MicroSystem están diseñados para mediciones de alta resolución tal como lo requiere este trabajo. Esta tarjeta proporciona alto desempeño en la adquisición de datos analógicos. Además de incluir características analógicas con terminaciones de impedancia alta y capacidades de procesamiento digital, también cuenta con sistemas

periféricos de alto desempeño los cuales ofrecen una solución única. Los principales componentes que se tienen en este sistema son los siguientes.

- Microcontrolador 8051 mejorado.
- Memoria Flash 32 Kb.
- Funciones analógicas de alto desempeño.
- Periféricos de alto desempeño.

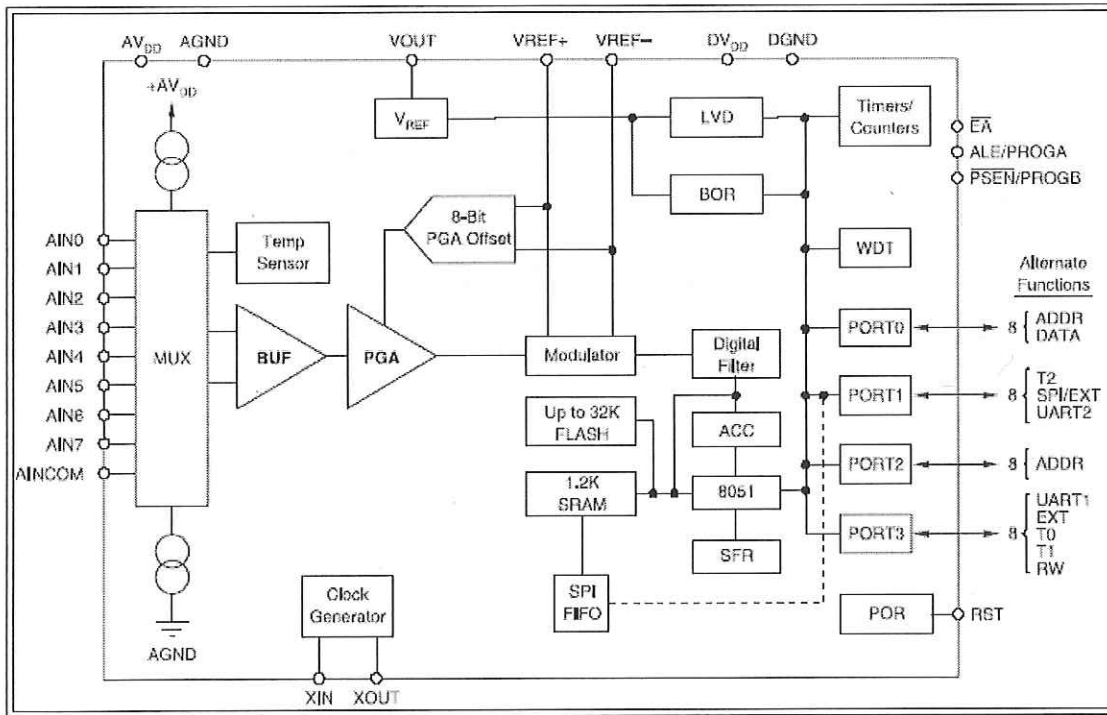


Figura 28 .Diagrama de bloques del convertidor A/D de la tarjeta MSC1210.

Cabe mencionar que el MSC1210Y05 pertenece a una familia de dispositivos completamente integrados, incorpora un convertidor A/D de alta resolución con 8 canales multiplexados, la entrada analógica es seleccionada a través de un buffer, convertidor digital a

analógico de offset, amplificador de ganancia programable (PGA), sensor de temperatura interno, voltaje de referencia, microcontrolador de 8 bits, registro de funciones especiales, filtros digitales, memoria flash para el programa, memoria flash para los datos y SRAM para datos. Además cuenta con 4 puertos de entrada y salida.

Dentro del chip incluye un acumulador de 32 bits, puerto serie compatible con SPI, dual UART's, múltiples puertos de entrada y salida digitales, temporizador (timer) del tipo watchdog, detector de bajo voltaje, inicializador de alimentación en el chip, modulador por amplitud de pulso (PWM) de 16 bits y temporizadores (timers) del sistema, y tres contadores.

Este dispositivo acepta señales de bajo nivel diferencial directamente de un transductor. El convertidor proporciona 24 bits de resolución con un desempeño que asegura no perder códigos en la conversión al utilizar un filtro del tipo *SINC*<sup>3</sup> con una razón de muestreo programable. El convertidor A/D también cuenta con un filtro selectivo para aplicaciones de alta resolución para un ciclo sencillo de conversión. A continuación se mencionan las características más importantes que se tienen en este sistema.

### **ANALÓGICO**

- 8 de canales de registro analógico
- Convertidor analógico digital de 24 bits de resolución
- Ganancia programable de 1 hasta 128
- Calibración del voltaje de offset y ganancia en la tarjeta
- Comunicación serial a computadora personal (2 puertos)

- Programa de captura de los datos por el puerto serie de una PC desarrollado en lenguaje C para sistema operativo Linux.

## **DIGITAL**

- Microcontrolador 8051
- Núcleo de alta velocidad del 8051 (4 ciclos de reloj por instrucción).
- DC hasta 33 MHz.
- 121 n S por una instrucción.

## **MEMORIA**

- 32 kB de Memoria Flash
- Partición de memoria Flash
- Programación serial
- Memoria externa para programa y datos
- SRAM de 1280 bytes de datos
- ROM de arranque de 2 kB

## **PERIFERICOS**

- 34 pines de entrada salida
- Acumulador de 32 bits adicional

El microcontrolador es compatible con las instrucciones del microcontrolador original 8051, sin embargo, ha sido optimizado de tal manera que una instrucción sea ejecutada 3 veces más rápida que el microcontrolador 8051 convencional dada la misma fuente de reloj. Lo anterior hace posible que el 8051 sea operado utilizando una frecuencia de reloj más baja y que se pueda alcanzar el mismo desempeño a un consumo menor de energía, lo cual lo hace muy útil principalmente en aplicaciones portátiles.

Otra ventaja es que el usuario puede configurar los mapas de memoria Flash y SRAM para satisfacer sus necesidades dependiendo de la aplicación. La memoria Flash es programable por debajo de 2.7 voltios usando los métodos de programación seriales y paralelos. La resistencia de la memoria Flash es de 1 millón de ciclos de escritura/borrado, además 1280 bytes de memoria RAM son incorporados en el chip.

Las fuentes de alimentación analógica y digitales puestas separadamente, las cuales pueden ser alimentadas desde 2.7 V a +5.25 V. En la operación de +3 V la disipación de potencia es menor que 4 mW.

La figura 29 muestra el diagrama general del convertidor A/D de la tarjeta MSC1210. Posteriormente se describen cada uno de los componentes del convertidor A/D.

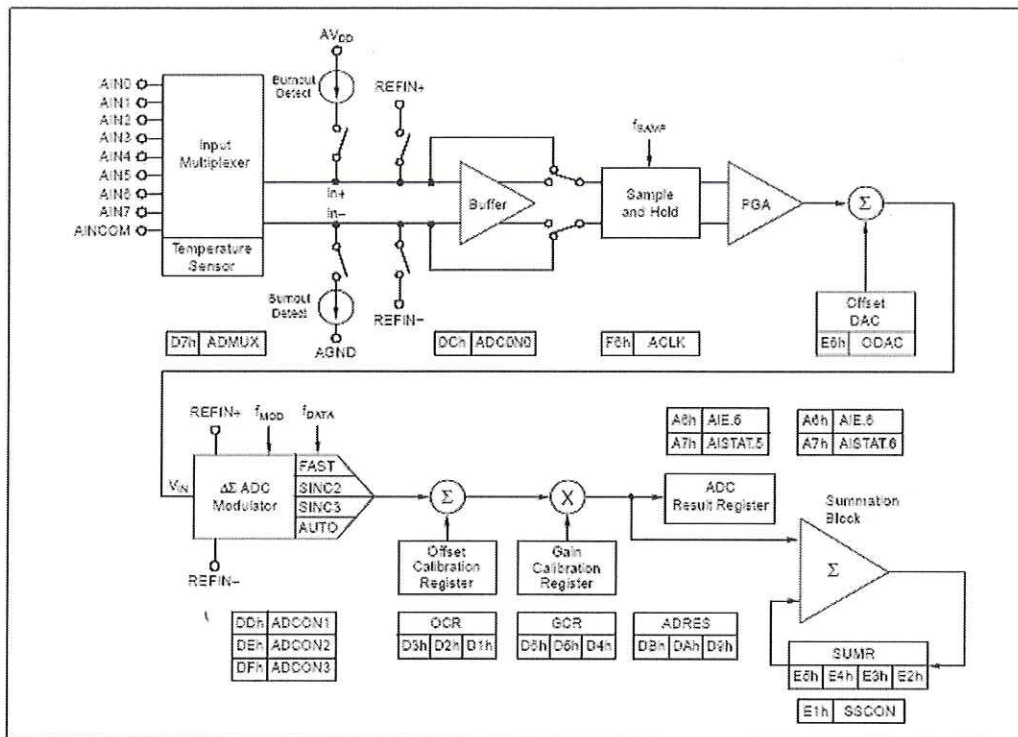


Figura 29. Estructura del convertidor A/D del MSC1210.

### III.3.1 MULTIPLEXADO DE ENTRADAS DEL CONVERTIDOR A/D.

El multiplexor de la tarjeta MSC1210 es flexible en el sentido de que cada una de los pines de entrada pueden ser configurados ya sea como una entrada positiva o negativa para cierta medición. Por lo que no existen pares previamente definidos, sino que se puede utilizar cualquier combinación que el usuario o la medición requieran. Con este método, es posible tener hasta ocho canales de entrada totalmente diferenciales. También es posible de cambiar la polaridad del par diferencial de entrada para negar cualquier voltaje de offset. Además de que fuentes de corriente son proporcionadas a las entradas para detectar circuitos abiertos o en corto en los pines de entrada. La figura 30 muestra las 8 entradas analógicas.

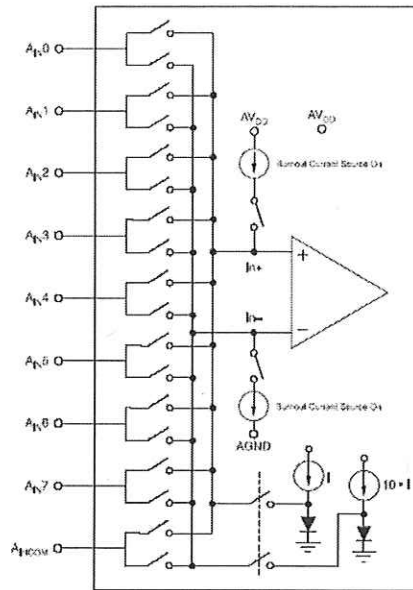


Figura 30. Configuración del multiplexor de entrada.

### III.3.2 BUFFER DE ENTRADA DEL CONVERTIDOR A/D.

La impedancia de entrada es siempre alta, sin importar la configuración del amplificador de ganancia programable (PGA) (cuando el buffer es habilitado). Con el buffer habilitado, el intervalo de voltaje es reducido y la corriente de la fuente de poder analógica es alta. Si la limitación del intervalo de voltaje de entrada es aceptable, entonces el buffer siempre es preferido. La impedancia de entrada del MSC1210 sin el buffer es  $5 \text{ M } \Omega/\text{PGA}$ . El buffer es controlado por el estado del bit llamado BUF en el registro de control del convertidor A/D (ADCON0.3, DCh).

### III.3.3 AMPLIFICADOR CON GANANCIA PROGRAMABLE (PGA) DEL CONVERTIDOR A/D.

El amplificador con ganancia programable (PGA), puede ser ajustado con ganancias de 1, 2, 4, 8, 16, 32, 64 y 128, haciendo uso de las ganancias se puede mejorar la resolución efectiva del convertidor A/D. Por ejemplo con un PGA de 1 el convertidor A/D puede resolver para cada muestra hasta  $1.5 \mu\text{V}$  y con una ganancia de 128 puede resolver hasta  $75 \text{ nV}$ .

El PGA es configurado modificando los tres bits menos significativos del registro ADCON0. Para este trabajo la ganancia que se utilizó fue de 1, por lo que los tres bits menos significativos se ponen en 0. La tabla 2 muestra la configuración de los tres bits menos significativos en el registro ADCON0.

Tabla 2. Configuración de la ganancia del PGA en el registro ADCON0

PGA2	PGA1	PGA0	GAIN
0	0	0	1 (default)
0	0	1	2
0	1	0	4
0	1	1	8
1	0	0	16
1	0	1	32
1	1	0	64
1	1	1	128

### III.3.4 OFFSET DEL CONVERTIDOR DIGITAL A ANALÓGICO (DAC).

La entrada analógica del PGA puede ser disminuida hasta la mitad del intervalo de la escala máxima del PGA utilizando el registro de offset ODAC (SFR E6h) del convertidor D/A.

El registro ODAC tiene un valor de 8 bits. El bit más significativo (MSB) es el signo y los 7 bits menos significativos proporcionan la magnitud del offset. Dado que el ODAC introduce un offset analógico al PGA, el ruido no se reduce pero el intervalo dinámico del convertidor A/D es incrementado. El registro ODAC debe ser aplicado después de que se ha llevado a cabo una calibración.

Para este trabajo no se utilizó esta función disponible en la tarjeta MSC1210, sin embargo solamente se hace mención dado que en ciertas aplicaciones puede ser de utilidad.

### III.3.5 MODULADOR DEL CONVERTIDOR A/D.

El modulador del MSC1210 es un sistema delta-sigma de segundo orden de lazo sencillo. La velocidad del reloj del modulador ( $f_{MOD}$ ) es derivada de la frecuencia del oscilador  $f_{CLK}$  dividida por el valor del registro ACLK (mas uno) todo esto dividido entre 64. La razón de decimación se define por medio de los registros [ADCON3:ADCON2]. Las relaciones que se muestran a continuación.

$$\text{Razón de muestreo} = \frac{f_{MOD}}{\text{Factor de decimación}} \quad (12)$$

Donde  $f_{MOD}$  esta dado por la siguiente relación:

$$f_{MOD} = \frac{f_{CLK}}{(ACLK + 1) \cdot 64} = \frac{f_{ACLK}}{64} \quad (13)$$

La razón de muestreo o tasa del dato utilizada en este trabajo es de 20 muestras por segundo, los parámetros utilizados como  $f_{CLK}$ , ACLK y la razón de decimación son los siguientes.

$$ACLK = 11$$

$$DECIMACION = 720$$

$$f_{CLK} = 11,059,200 \text{ Hz}$$

Sustituyendo en la relación 13 los datos ACLK, decimacion y  $f_{CLK}$  obtenemos la frecuencia de modulación  $f_{MOD}$ .

$$f_{MOD} = \frac{11,059,200}{(11 + 1) \cdot 64} = 14,400 \quad (14)$$

Sustituyendo el valor de  $f_{MOD}$  en la relación 12 se obtiene la tasa del dato o tasa de muestreo.

$$Tasa \ del \ dato = \frac{14,400}{720} = 20 \text{ muestras por segundo} \quad (15)$$

### III.3.6 CALIBRACIÓN DEL CONVERTIDOR A/D.

Los errores del voltaje de offset y de ganancia en el MSC1210, pueden ser reducidos por medio de calibración interna. Mediante los bits del registro ADCON1 (SFR DDh), se controlan 5 diferentes modos o procesos de calibración del MSC1210, estos modos son la calibración interna del voltaje de offset, de ganancia y de offset y ganancia, calibración del sistema del voltaje de offset o de ganancia. A cada proceso de calibración le toma siete ciclos de reloj ( $t_{data}$ ) para completarse. Por esta razón si se elige la calibración interna del voltaje de offset y ganancia le tomará  $14 t_{data}$  periodos para completarse, la cual es representada por un modo de selección del bit de control.

Para la calibración del sistema, la señal apropiada debe ser aplicada a las entradas. El modo de offset del sistema de calibración requiere una señal de entrada diferencial de cero. Después calcula un valor del offset para nulificar los errores de ganancia en el sistema. Los comandos de la ganancia del sistema requieren una señal de entrada diferencial positiva de escala completa. Después calcula el valor para nulificar los errores de ganancia del sistema.

La calibración debe ser hecha después del encendido de la tarjeta o después de un cambio de temperatura o razón de la decimación, buffer, fuente de poder, voltaje de referencia o de ganancia (PGA). El offset del convertidor D/A, afectará la calibración del offset; así, el valor del offset del DAC debe ser cero hasta antes de hacer una calibración. Después de que la calibración se completó, el bit de la interrupción del ADC se va a un estado arriba o bien 1, indicando que la calibración y los datos validos están disponibles. La tabla 3 muestra los modos de calibración de la tarjeta, el modo de calibración utilizado es el modo de auto calibración de offset y ganancia.

Tabla 3. Configuración del modo de calibración del convertidor A/D.

CAL2	CAL1	CAL0	Calibration Mode
0	0	0	No calibration (default)
0	0	1	Self calibration, offset and gain
0	1	0	Self calibration, offset only
0	1	1	Self calibration, gain only
1	0	0	System calibration, offset only
1	0	1	System calibration, gain only
1	1	0	Reserved
1	1	1	Reserved

### III.3.7 FILTRO DIGITAL DEL CONVERTIDOR A/D

La tarjeta MSC1210 tiene integrados 3 filtros digitales, el filtro fast settling, sinc2 y sinc3. La figura 31 muestra los tres filtros disponibles. Como una opción adicional cuenta con un modo automático el cual cambia el filtro sinc a la mejor opción disponible después de que el canal de entrada o de que el PGA es cambiado. Cuando es cambiado a un nuevo canal utilizará el filtro fast settling para las siguientes dos conversiones las primeras de las cuales deben ser descartadas. Después usará la función sinc 2 seguida por la función sinc 3 para minimizar el ruido electrónico. El modo automático combina la ventaja del ruido bajo del filtro sinc 3 con la rápida respuesta que ofrece el filtro fast settling. La respuesta en frecuencia de cada filtro es mostrada en la figura 32.

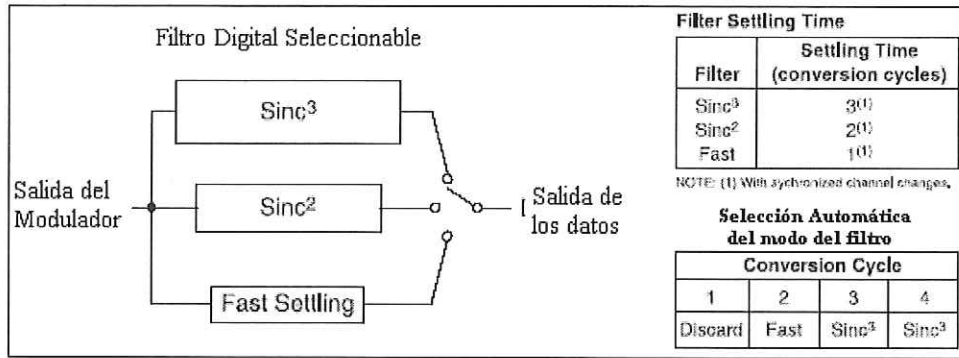


Figura 31. Filtros digitales del convertidor A/D.

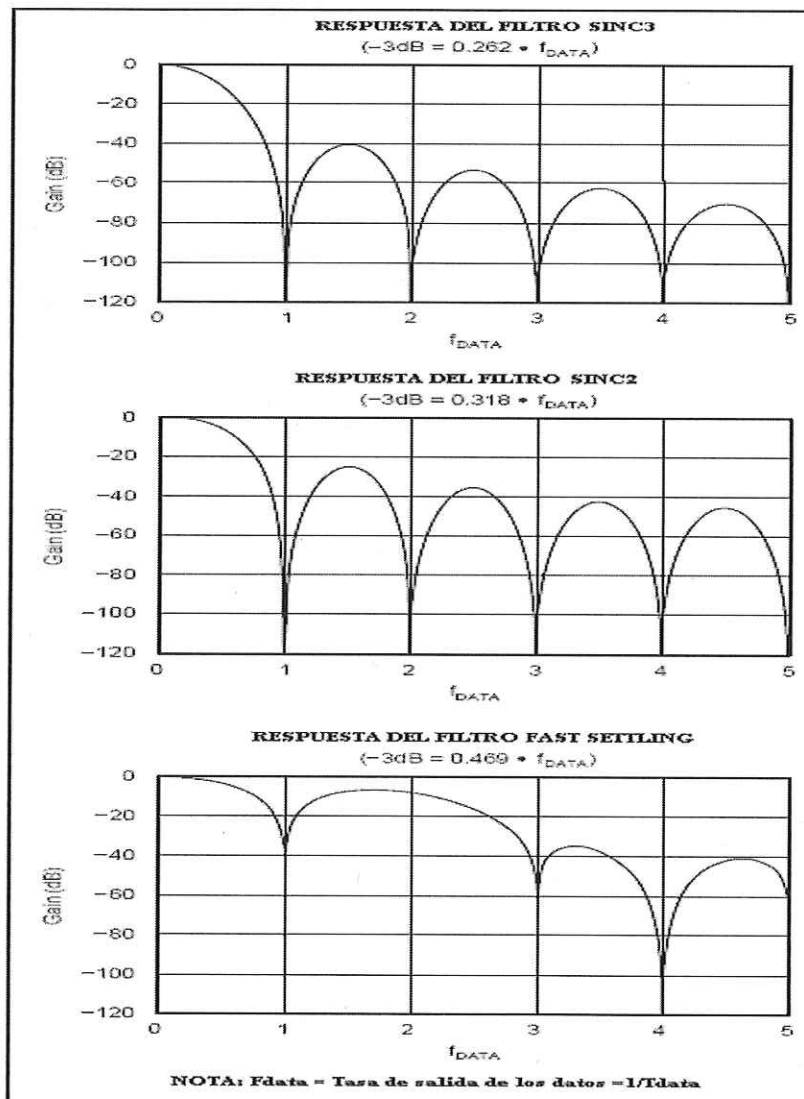


Figura 32. Respuesta en frecuencia de los filtros.

### III.3.8 VOLTAJE DE REFERENCIA DEL CONVERTIDOR A/D.

El MSC1210 puede utilizar un voltaje de referencia interno o externo. La selección del voltaje de referencia es controlada por medio del registro de control del convertidor A/D (ADCON0, SFR DCh). La configuración por default al encendido de la tarjeta es voltaje de referencia interno de 2.5 V que es el que se utilizó para este trabajo y más adelante se especifica como se configuró mediante el uso de este registro.

El voltaje de referencia puede ser seleccionado como 1.25 V o 2.5 V, la fuente de alimentación analógica (AVdd) debe ser dentro del intervalo especificado para la selección interna del voltaje de referencia. Los intervalos validos son:  $V_{ref}=2.5$  interno (AVdd=3.3 V a 5.25 V) y  $V_{ref} = 1.25$  interno (AVdd=2.7 V a 5.25 V). Si el  $V_{ref}$  interno es seleccionado entonces el pin de REFOUT debe ser conectado a REFIN-. El pin REFOUT debe tener un capacitor de 1  $\mu$ F conectado tan cercano como sea posible al pin de la tierra AGND. Si el  $V_{ref}$  interno no es utilizado, entonces  $V_{ref}$  debe ser deshabilitado en el registro ADCON0.

Para este caso se utilizó el voltaje de referencia interno de 2.5 volts utilizando el registro ADCON0 que es el registro por medio del cual se seleccionan estos parámetros. Para el caso de la selección del voltaje de referencia interna se pone el bit 5 con valor de 1, y para el caso de 2.5 volts de voltaje de referencia, se le asigna el valor de 1 al bit 4.

### III.4 DESCRIPCIÓN DEL PROGRAMA PRINCIPAL ADC\_1210.C PARA LA TARJETA MSC1210.

Basándonos en el algoritmo descrito en el apéndice I, se desarrolló el programa ADC\_1210.C en lenguaje C con algunas subrutinas en lenguaje ensamblador utilizando el ambiente de desarrollo Keill  $\mu$ Vision3 V3.05e. En la figura 33 se muestra la secuencia por bloques del software donde se tienen las funciones principales del programa ADC\_1210.C.

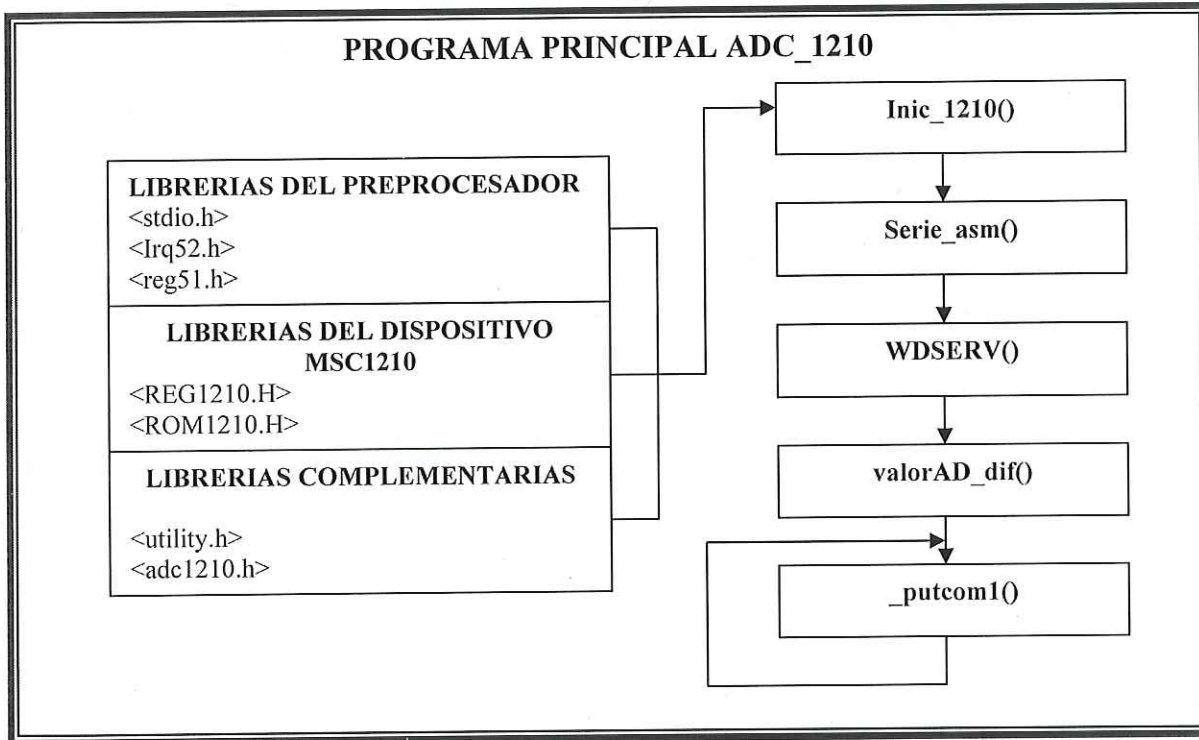


Figura 33. Diagrama de bloques del programa de captura y conversión A/D.

Inicialmente el programa carga tres librerías del pre-procesador (<stdio.h>, <irq52.h> y <reg51.h>), estas librerías básicamente contienen macros y constantes predefinidas permitiendo

el flujo de datos de entrada/salida. La primera librería es básica y es proporcionada generalmente en todas las versiones de compiladores para lenguaje C, las otras dos librerías son genéricas basadas en la tarjeta MSC1210 la cual contiene el microcontrolador 8051. La programación del 8051 principalmente afecta al acceso de dispositivos en localidades específicas (periféricos), así como el manejo de interrupciones. Las interrupciones juegan un papel importante en la mayoría de las aplicaciones de la tarjeta MSC1210 y por consiguiente del 8051. Cuando ocurre una interrupción el sistema entra en un estado especial que demanda la ejecución de una rutina en particular a esto se le conoce como función de interrupción; suspendiendo la ejecución en curso, hasta que el servicio de interrupción se completa. El 8051 tiene un número de interrupciones de hardware que permiten detectar eventos externos, operaciones de los temporizadores y el control del puerto serie.

Posteriormente el programa carga dos librerías (<REG1210.H> y <ROM1210.H>) propias de la tarjeta MSC1210, las cuales permiten trabajar con los registros y con la memoria ROM de la tarjeta respectivamente.

Finalmente carga las librerías complementarias "*utility.h*" y "*adc1210.h*" las cuales contienen constantes y funciones para acceder al convertidor A/D e inicializar el microcontrolador. La descripción de las librerías mencionadas anteriormente se muestra en la tabla .

Tabla 4. Descripción de las librerías utilizadas por el programa principal.

Librería	Descripción
<stdio.h>	Es una de las librerías más importantes ya que permite el manejo de las interfaces estandares de entrada y salida de datos.
<irq52.h>	Liga o enlaza las interrupciones que se manejan a lo largo del proceso de actuación del software a la función IRQ_VECTOR(), lo anterior lo realiza por medio de un macro escrito en lenguaje de ensamblador.
<reg51.h>	Librería genérica para la mayoría de los CPU's, la cual contiene definidos los registros más importantes para el 8051.
<reg1210.H>	Contiene la definición de registros para la tarjeta MSC1210
<rom1210.H>	Contiene la definición de rutinas nativas para la tarjeta MSC1210
<utility.h>	Contiene funciones de utilería para el acceso del convertidor A/D
<adc1210.h>	Contiene constantes y rutinas prototipo del medidor de A/D

Existen dos programas en lenguaje C ADC\_1210.C y adc\_1210\_sub.c El programa ADC\_1210.c es el programa principal donde se encuentran las rutinas principales y la subrutina en lenguaje ensamblador que se mostraron en la figura 35. En el programa adc\_1210\_sub.c se encuentra las subrutinas. Ambos programas son enlazados al hacerse la compilación del programa principal utilizando el programa UMSHELL. A continuación se describen las funciones del programa principal ADC\_1210.c.

## **FUNCIÓN INIC\_MSC2100.**

La primera subrutina del programa ADC\_1210 “inic\_MSC1210()” consiste básicamente en inicializar el dispositivo MSC1210, esta función se encuentra en el cuerpo del programa de su función principal (main). Inicia configurando el puerto serie COM1, utiliza los registros especiales que se encuentran designados para este propósito y que son ampliamente descritos en la guía del usuario de la tarjeta MSC1210 [14]. Primeramente se configura el registro T2CON asignándole el valor en hexadecimal 0x34h (T2CON=0x34), este registro controla la operación del temporizador 2 (timer) donde básicamente se está configurando para que este temporizador sea utilizado como generador del baud rate. Otro registro importante en la configuración de los puertos series es el registro SCON0, con el cual se configura el puerto serial principal. Los 3 bits mas significativos (5, 6 y 7) son los bits que definen el modo de selección del puerto serie, en este caso se selecciono el modo 1 (asíncrono 10 bits), también se pone en estado 1 el bit 4 para habilitar la recepción del puerto serie 0. El bit 1 de este registro es la bandera de interrupción de la transmisión, la cual nos indica cuando el último bit ha sido transmitido. Y por último el bit 0 indica cuando un dato ha sido recibido en el puerto serie 0.

Otros registros importantes en la configuración de los puertos series, son el registro de milisegundos MSECH, MSECL y HMSEC. Este reloj es utilizado como la entrada de la interrupción auxiliar de los segundos y también es utilizado por el temporizador del watchdog. El reloj de 100 milisegundos utiliza la salida del reloj milisegundo (MSECH/MSECL) como una entrada, por lo que su operación correcta asume que el reloj de milisegundo ha sido puesto a un valor que de hecho genera un reloj de un milisegundo. El registro HMSEC es utilizado para indicar que cantidad de relojes de un milisegundo a 100 ms menos 1. Así asumiendo que el reloj

de un milisegundo esta correctamente configurado para generar un reloj de 1 kHz, HMSEC debe de tener el valor de 99 (en decimal) para poder generar un reloj de 100 ms con precisión. Lo anterior es descrito en la guía del usuario del msc1210 [14].

En esta función también se activa o se enciende el convertidor A/D utilizando en registro PDCON, en el bit 3 de este registro al ponerlo en estado alto se enciende el convertidor A/D. Como en la mayoría de los microcontroladores, es posible activar y desactivar algunos componentes dentro del circuito de tal manera que si no se están utilizando se pueden prescindir de ellos y de esta manera ahorrar energía. Al poner en estado alto el bit 2 de este mismo registro se enciende el watchdog. Ahora para habilitar el watchdog se debe poner el bit 7 del registro WDTCON en una secuencia de estado alto y luego en estado bajo (WDTCON=0X80 Y WDTCON=0X00).

Se ejecuta el watchdog llamando la función WDSERV() el cual es un servicio para el manejo de excepciones, esto es, que realiza un monitoreo constante por si ocurre algún error al estar realizando procesamiento de entrada/salida.

Para definir la frecuencia del reloj analógico se utiliza el registro ACLK el cual utiliza una frecuencia de 11.0592 Mhz. Se define también la decimación utilizada para el muestreo utilizando los registros ADCON2 YADCON3 y por último se definen los valores de ganancia del convertidor A/D, se habilita el voltaje de referencia y se selecciona el voltaje de referencia de 2.5 Volts por medio del registro ADCON0.

## **FUNCIÓN SERIE\_ASM().**

Esta función o subrutina esta desarrollada en lenguaje ensamblador y permite realizar procesos de entrada y salida a los UART'S y a los puertos series.

## **FUNCIÓN WDSERV().**

Esta función es un servicio para el manejo de excepciones. Utiliza un temporizador para asegurarse que el CPU está ejecutando el programa del usuario y no una secuencia aleatoria de instrucciones provocadas por una mala instrucción o que el programa se encuentre ciclado. Cuando el temporizador del watchdog es habilitado, el programa del usuario debe notificar periódicamente a el watchdog que el programa esta corriendo correctamente, en el dado caso de que no se lleve a cabo esta notificación el contador del watchdog se desbordará y se interpretará como un mal funcionamiento del programa, realizando cualquiera de las opciones disponibles, ya sea la de inicializar al MSC1210 o bien ejecutar una interrupción. Con esta función se asegura que el programa no se quede en un ciclo infinito y quede sin uso.

El bit 3 del registro HCR0 es el bit por medio del cual se configura la acción que el watchdog llevará a cabo en el caso de que se desborde el contador, en este caso se eligió la opción de inicializar el MSC1210.

## **FUNCIÓN VALORAD\_DIF(0x01,1).**

En esta subrutina se lleva a cabo la toma de la muestra del convertidor A/D, previo a esto se seleccionan los canales de entrada, esto se realiza primeramente tomando el par de canales A0 y A1, posteriormente el siguiente par A2 y A3 y finalmente el tercer par de canales A4 y A5. Cada muestra es tomada independientemente en esa secuencia. La selección de las entradas positiva es configuradas por medio de los 4 bits mas significativos del registro ADMUX y la selección de la entrada negativa es llevada a cabo por medio de los 4 bits menos significativos del mismo registro ADMUX, si se selecciona la entrada A0 y A1 donde A0 es la entrada positiva y A1 es la entrada negativa se utilizará la siguiente configuración en el registro ADMUX=01h.

Otro registro que es configurado en esta función es el registro ADCON1. Por medio de este registro se selecciona el modo de la escala utilizada ya sea bipolar o unipolar, la calibración del offset y ganancia y el filtro utilizado. En este caso este registro tiene el valor de 31h (ADCON1=0x31h). Lo cual indica de acuerdo al bit 6 de este registro que se selecciona el modo bipolar, ya que esta apagado ese bit, los bits 5 y 4 de este mismo registro seleccionan el filtro a utilizarse, en este caso se esta utilizando el filtro SINC3. Y por último los tres bits restantes seleccionan el tipo de calibración.

Una vez que se configuró el canal, entra en un ciclo donde espera que el semáforo indique que la muestra es llevada a cabo por el convertido A/D que es almacenada en la variable llamada muestra.

## FUNCIÓN \_PUTCOM1()

Esta función `_putcom1` se encuentra dentro de un ciclo `FÓR` infinito. Donde primeramente llama a la función del watchdog `WDSERV()` la cual monitorea que el programa siga su ciclo normal y no se quede ciclado en una sola instrucción. Posteriormente las muestras de los canales son tomadas una a una por medio de la función `adval_dif` descrita anteriormente y es multiplicada por el valor 256.

Para enviar la muestra al puerto serie se hace uso de la función `tohex.lng` convierte a el valor `long` a 4 caracteres hexadecimal y por medio de la función `_putcom1` son enviados uno a uno cada uno de los caracteres. Previo a cada uno de los caracteres se envía la letra “H” la cual se usa con propósitos de sincronización. La tabla 5 muestra las funciones del programa con una descripción breve de las mismas.

Tabla 5. Descripción de las funciones utilizadas por el programa principal `ADC_1210.C`

<b>Función</b>	<b>Descripción</b>
<code>Inc._msc1210()</code>	Inicializa el microcontrolador.
<code>Serie_asm ()</code>	Escribe al UART y COM
<code>WDSERV()</code>	Revisa el manejo de excepciones.
<code>_wait_ms()</code>	Función para crear retrasos.
<code>Valorad_dif()</code>	Lee el canal de datos en modo diferencial.
<code>_putcom1</code>	Escribe dato al puerto serie.

### III.4.1 DIAGRAMA DE FLUJO DEL PROGRAMA ADC\_1210.

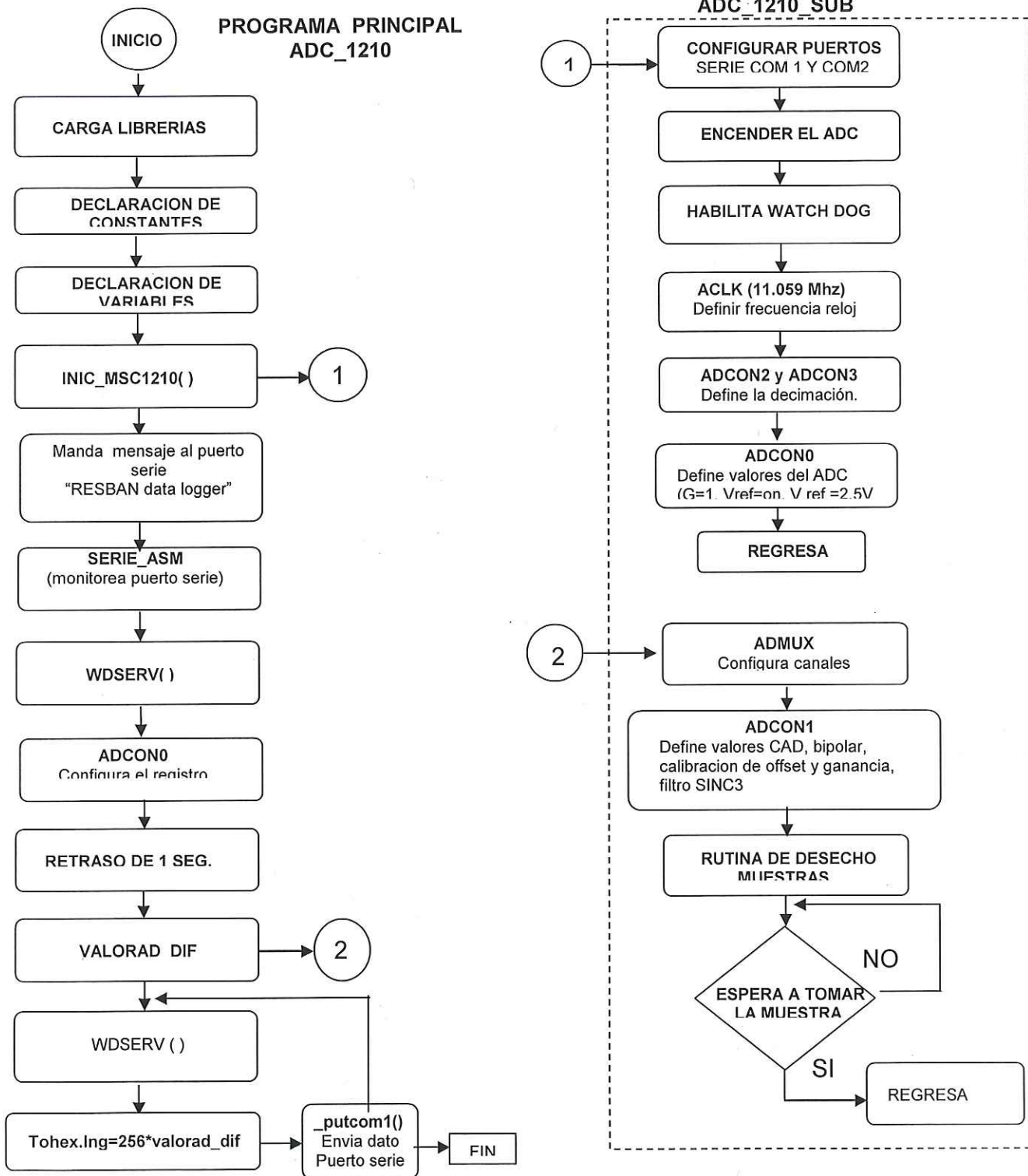


Figura 34. Diagrama de flujo del programa ADC\_1210.C.

## CAPÍTULO IV

### RESULTADOS

#### IV.1 MEDICIONES REALIZADAS CON SEÑAL DEL GENERADOR DE FUNCIONES.

Un método comúnmente utilizado para evaluar el funcionamiento de una tarjeta de conversión A/D como la tarjeta MSC1210, es introducir a sus entradas analógicas una señal previamente conocida o caracterizada, es decir, conociendo su forma, voltaje y frecuencia se compara con la señal digital obtenida a la salida de la tarjeta, la cual debe de tener las mismas características que la señal de entrada.

Para realizar estas mediciones, se utilizó un generador de funciones marca Hewlett Packard modelo 33120A con el cual se generó la señal de entrada, el osciloscopio digital utilizado para visualizar la señal del generador de funciones es el Hewlett Packard modelo 54610B. La figura 35 muestra la configuración que se utilizó para visualizar el voltaje de la señal de entrada.

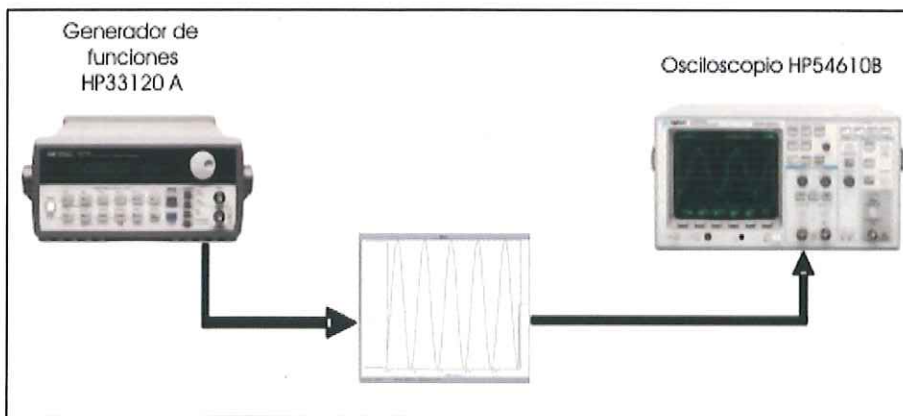


Figura 35. Esquema de medición de la señal analógica de entrada.

Cabe mencionar que el voltaje que proporciona el generador de funciones es de +2.478 volts para el semiciclo positivo y de -2.384 para el semiciclo negativo, por lo que el voltaje pico a pico medido es de 4.862 volts. La diferencia en los voltajes del semiciclo positivo con respecto al semiciclo negativo es debido a un voltaje de offset agregado por el generador de funciones el cual es de 0.096 volts.

El esquema de medición que se utilizó para el registro de cada uno de los datos de entrada se muestra en la figura 36. Este proceso consiste en generar una señal senoidal analógica de 2.5 volts pico, con diferentes frecuencias que van desde 0.03 Hz hasta los 10 Hz. Esta señal es introducida a las entradas analógicas de la tarjeta MSC1210 donde es convertida a formato digital y enviada por el puerto serie a la computadora de recepción de los datos, el programa de captura genera un archivo en formato ASCII el cual contiene la información de la señal digital. Con esta metodología se realizaron diferentes registros variando la frecuencia, de tal modo que se tiene un registro de datos por cada uno de las pruebas realizadas a las diferentes frecuencias.

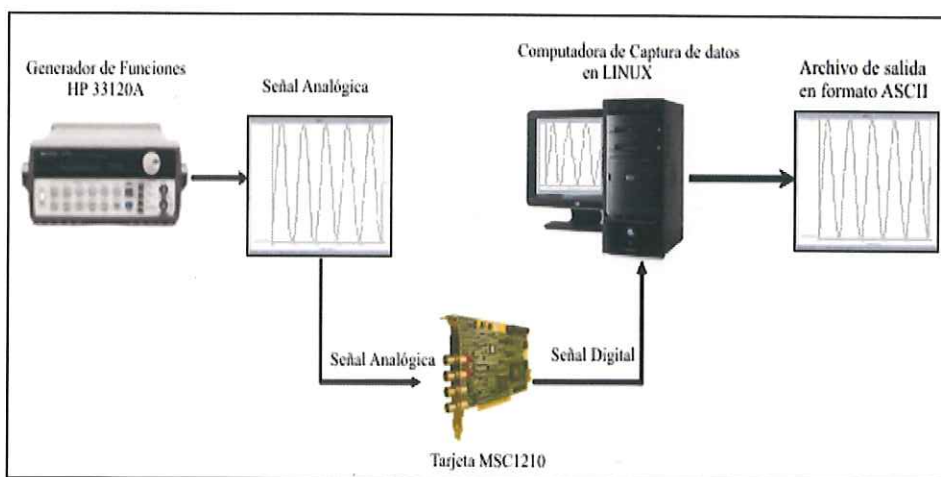


Figura 36. Esquema de medición para el registro de los datos.

El análisis de los datos se hace mediante el proceso que se muestra en la figura 37, donde se observa que el archivo que contiene el registro de los datos en formato ASCII, es procesado en una estación de trabajo marca SUN BLADE con sistema operativo UNIX, se utiliza el programa PITSA (Programmable Interactive Tool for Seismic Analysis) y obteniéndose gráficamente la serie de tiempo del registro, con este programa se pueden realizar diferentes operaciones o aplicaciones como son acercamientos (zooms) en el tiempo, lo cual permite observar con más detalle alguna sección de interés del registro en una ventana de tiempo que el usuario defina con el ratón (Mouse) de la estación de trabajo, además de obtener los espectros de frecuencia por medio de la transformada rápida de Fourier (FFT), entre otras.

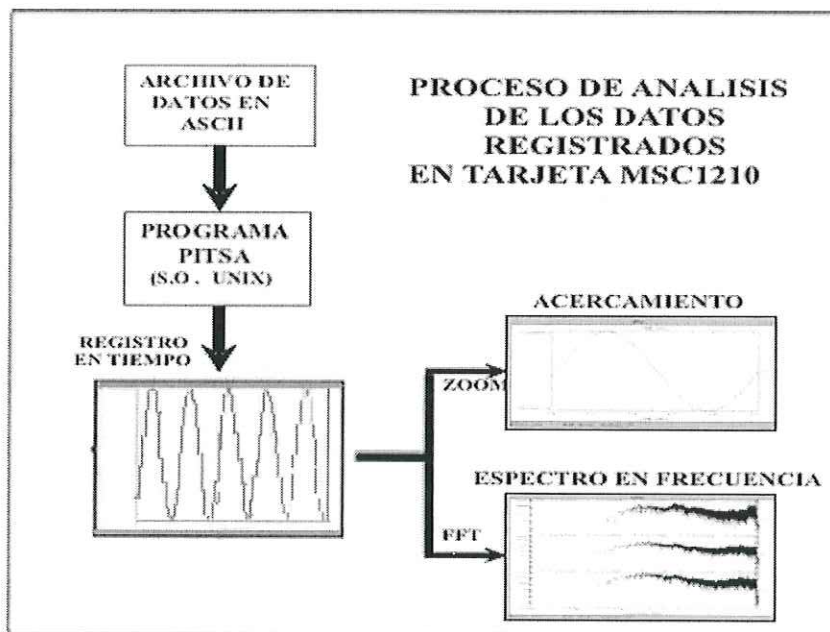


Figura 37. Proceso de análisis de los datos.

Se realizaron mediciones o registros de datos a diferentes frecuencias, iniciando con la frecuencia más baja de interés de 0.033 Hz (30 seg), se varió la frecuencia en incrementos de

0.01 Hz hasta llegar a 0.1 Hz (0.03, 0.04, 0.05, 0.06, 0.07, 0.08, 0.09, 0.1 Hz), posteriormente se realizaron otras mediciones a partir de 0.1 Hz hasta llegar a 1 Hz utilizando incrementos de frecuencia de 0.1 Hz (0.1, 0.2, 0.3, 0.4, 0.5, 0.6, 0.7, 0.8, 0.9, 1 Hz), por último se realizaron las mediciones en la banda de frecuencia de 1 Hz hasta 10 Hz en incrementos de 1 Hz cada una (1, 2, 3, 4, 5, 6, 7, 8, 9 y 10 Hz). La amplitud de la señal de entrada en cada una de las mediciones siempre fue la misma (4.862 volts pico-pico).

Para cada uno de los registros se utilizó el proceso mostrado en la figura 37 para el análisis de los datos y se graficó en la pantalla de la estación de trabajo el registro completo. A la serie de tiempo original se le realizó un acercamiento (zoom) en el tiempo para observar un ciclo completo de la señal y así apreciar con más detalle las características y la forma de onda de la señal así como los valores en amplitud y frecuencia de la señal obtenida.

Las figuras 38 y 39 muestran los registros con frecuencias de 0.03 Hz y de 0.1 Hz para la primera figura y de 1 a 4 Hz para la segunda. En estas dos figuras se observan los registros obtenidos por la tarjeta MSC1210 para las frecuencias de 0.03 Hz, 0.1 Hz, y de 1 a 4 Hz. Los registros muestran que su forma de onda está muy bien definida y no existe distorsión alguna. Con respecto a la frecuencia obtenida se determinó que es la correcta para todas las frecuencias de este intervalo. La frecuencia se obtuvo mediante la medición utilizando los cursores del programa PITSA y leyendo la lectura de los tiempos del cursor que se muestran en dicha pantalla. La amplitud que se muestra en las gráficas se encuentra en cuentas digitales, dicho valor está multiplicado por un factor de 256, por lo que para realizar la conversión a voltaje hay que dividir las cuentas entre 256 y multiplicarlos por  $298.023^{-9}$  volts/cuenta el cual es el factor

del paso de cuantificación. Las relaciones 16 y 17 muestran el procedimiento para obtener el voltaje.

$$\text{Paso de cuantificación} = \frac{5 \text{ volts}}{2^{24}} = 298.023 \times 10^{-9} \text{ volts / cuenta} \quad (16)$$

$$\text{Voltaje} = \frac{\text{Cuentas digitales}}{256} * 298.023 \times 10^{-9} \text{ volts / cuentas} \quad (17)$$

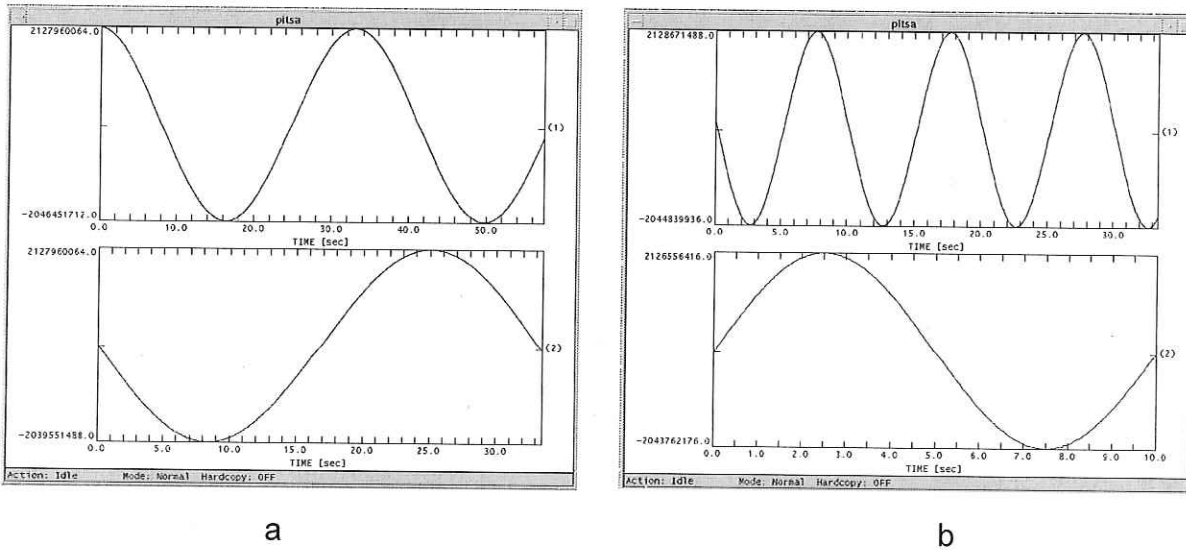
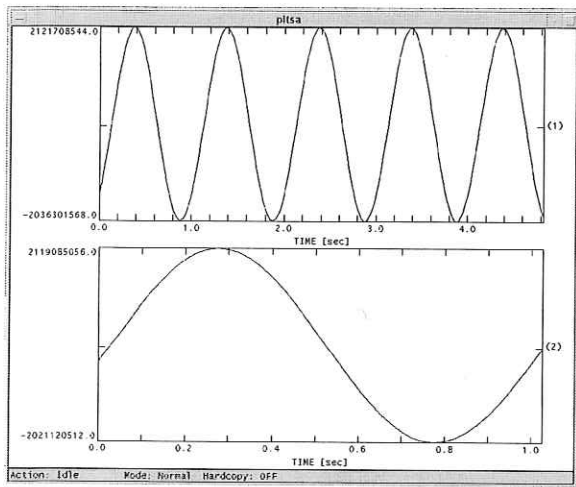
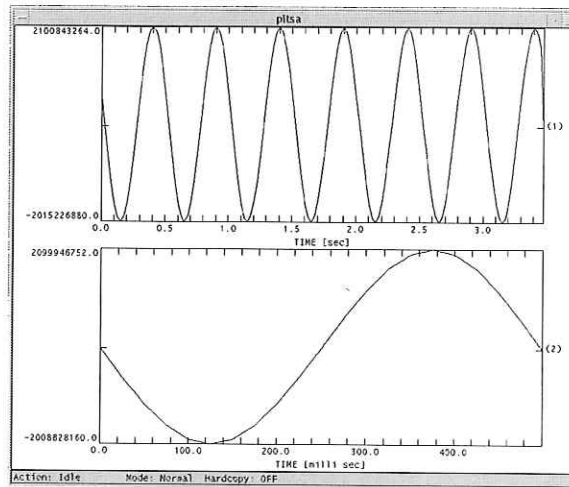


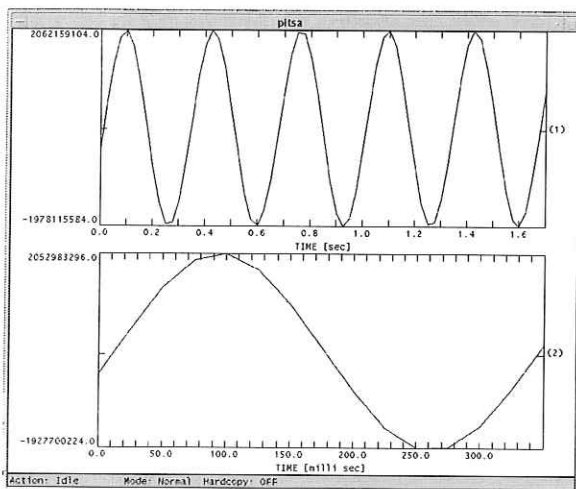
Figura 38. Registro de medición a la frecuencia de a) 0.03 Hz. b) 0.1 Hz.



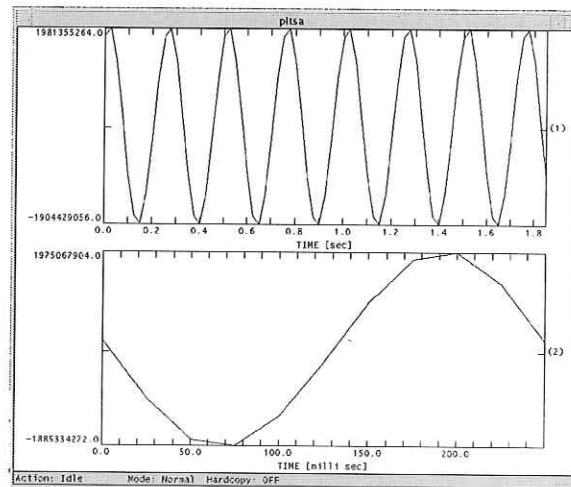
a



b



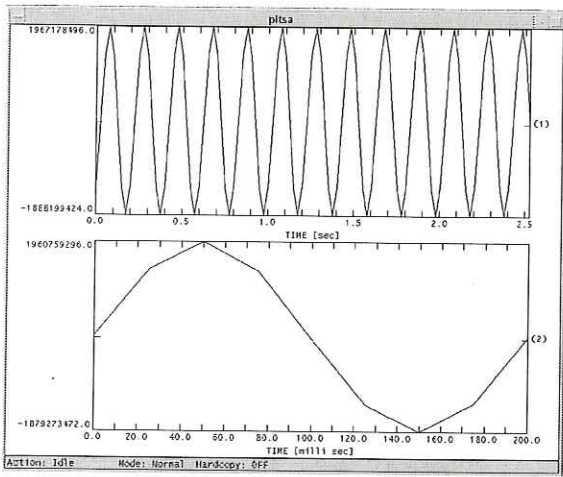
c



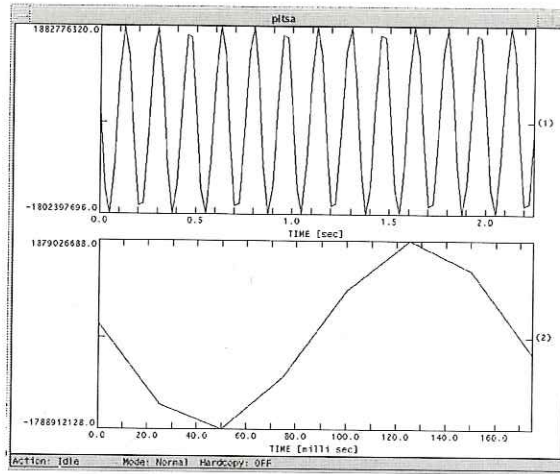
d

Figura 39. Registro de medición a las frecuencias de: a) 1 Hz. b) 2 Hz. c) 3 Hz. d) 4 Hz.

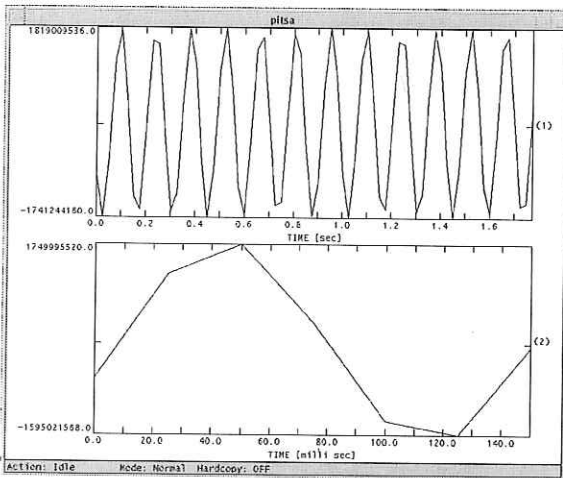
La figura 40 muestra los registros obtenidos a las frecuencias de 5 a 10 Hz. Para el caso de los registros obtenidos a las frecuencias de 5, 6 y 7 Hz (a, b y c), se observa que la frecuencia de la señal es la correcta. En cuanto a la forma de onda de la señal se aprecia definida, sin embargo, debido al programa de graficado que une los puntos de las muestras mediante una línea recta, los rasgos de la señal se aprecian menos definidos. Y claramente se pueden observar las muestras tomadas por el proceso de conversión A/D. La amplitud de los registros se encontró una pequeña disminución en la amplitud con respecto a la señal original.



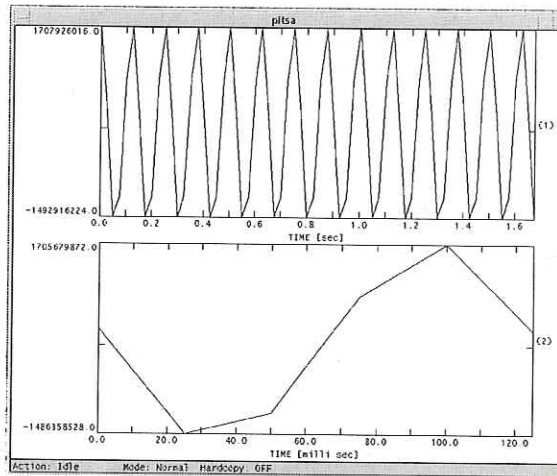
a



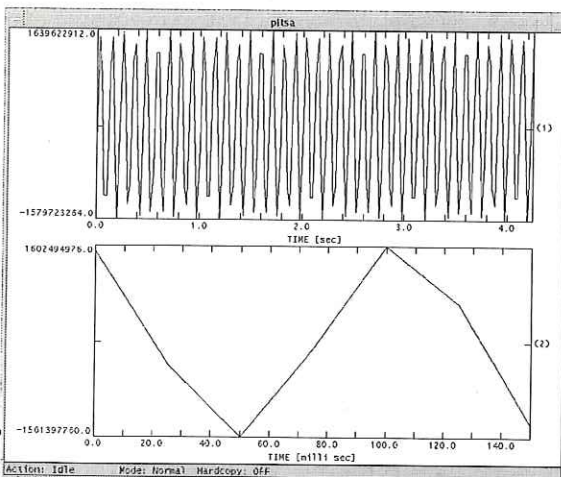
b



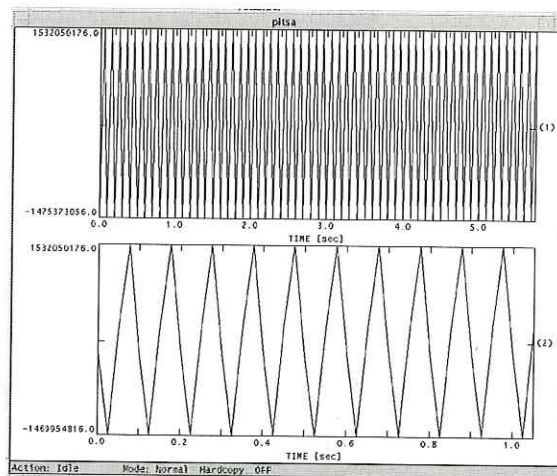
c



d



e



f

Figura 40. Registro de medición a las frecuencias de: a) 5 Hz. b) 6 Hz. c) 7 Hz, d) 8 Hz, e) 9 Hz, f) 10 Hz.

Por último los registros obtenidos a las frecuencias de 8 Hz a 10 Hz (figuras d, e y f) y cuyos registros se mostraron en la figura 40, se determinó que la frecuencia obtenida es correcta y corresponde a las frecuencias de las señales de entrada.

Con respecto a las formas de onda de la señal en los registros obtenidos para estas frecuencias, claramente se observan las muestras tomadas por el proceso de conversión A/D, estas muestras son unidas mediante una línea recta por el programa de graficado, provocando un efecto visual de distorsión de la señal digital, sin embargo, este comportamiento en la visualización de las gráficas es el mismo que se observó en las gráficas de los registros de la figura 40 figuras a, b y c, pero se acentúa más en estas frecuencias dado que la frecuencia es mayor y por consiguiente se tienen más ciclos por segundo en la señal de entrada.

Considerando que en los registros obtenidos no se está utilizando ningún proceso de acondicionamiento o suavizado de la señal obtenida después del proceso de conversión A/D o en el graficado de la señal se concluye que el efecto visual es normal y esperado y que la amplitud puede ser reconstruida por otros procesos.

En cuanto a su amplitud, se observó que existe una mayor atenuación conforme se acerca a la frecuencia de 10 Hertz que es la frecuencia de corte del filtro utilizado para obtener la razón de muestreo de 20 muestras por segundo. Como se describió en el capítulo II de este trabajo, este tipo de convertidores A/D utilizan un sobremuestreo para la etapa de muestreo de la señal de entrada en el proceso de conversión A/D, es decir que la señal de entrada es muestreada a una razón de muestreo mucho más alta que la frecuencia de Nyquist, y mediante un filtro digital

programable el cual forma parte del proceso de conversión A/D se realiza el proceso de decimación para finalmente obtener la razón de muestreo deseada.

Esta atenuación que se tiene en la tabla se debe al filtro utilizado del proceso de decimación en donde a la frecuencia de corte de 10 hertz se tendrá una atenuación máxima de la amplitud de la señal original multiplicada por el valor resultante de la inversa de la raíz cuadrada de 2 ( $\frac{1}{\sqrt{2}} = 0.7071$ ).

La tabla 7 muestra los valores de las amplitudes de las distintas pruebas que se realizaron. En esta tabla se muestran el valor de las cuentas digitales para el semiciclo positivo y negativo de la señal con el factor de 256 y sin el factor. Se muestra la conversión a voltaje para cada una de las cuentas pico y finalmente el voltaje pico-pico.

Tabla 7. Amplitud de las mediciones con su conversión a voltaje.

<b>Frecuencia</b>	<b>Cuentas Digitales</b>	<b>Cuentas Digitales</b>	<b>Voltaje</b>	<b>VOLTAJE (pp)</b>
<b>Hz</b>	<b>Con factor de 256</b>	<b>Sin factor de 256</b>		<b>Volts</b>
0.03	+2127960064 -2046451712	+8312344 -7993952	2.477 -2.382	4.860
0.1	+2128671488 -2044839936	+8315123 -7987656	2.478 -2.381	4.859
1	+2121708544 -2036301568	+8287924 -7954303	2.470 -2.371	4.841
2	+2100843264 -2015226880	+8206419 -7871980	2.446 -2.346	4.792
3	+2062159104 -1978115584	+8055309 -7727014	2.401 -2.303	4.703
4	+1981355264 -1904429056	+7739669 -7439176	2.307 -2.217	4.524
5	+1967178496 -1888199424	+7684291 -7375779	2.290 -2.198	4.488
6	+1882776320 -1802397696	+7354595 -7040616	2.192 -2.098	4.290
7	+1819009536 -1741244160	+7105506 -6801735	2.118 -2.027	4.145
8	+1707926016 -1492916224	+6671586 -5831704	1.988 -1.738	3.726
9	+1639622912 -1579726264	+6404777 -6170805	1.909 -1.839	3.748
10	+1532050176 -1475373056	+5984571 -5763176	1.784 -1.718	3.501

## IV.2 MEDICIÓN DE RUIDO ALEATORIO.

Utilizando el esquema de medición que se mostró en la figura 37 se realizó la prueba de medición de ruido aleatorio, la señal analógica se obtuvo del generador de funciones HP33120A utilizando la función que se encuentra disponible en dicho equipo. El objetivo de esta prueba es obtener el registro de la señal de ruido aleatoria con la tarjeta MSC1210 para posteriormente observar su comportamiento en frecuencia obteniendo el espectro con la función FFT del programa PITSA. Se utilizó el mismo proceso de análisis de datos mostrado en la figura 37. Los resultados obtenidos se muestran en la figura 41, donde se observa en la parte superior de la gráfica la serie de tiempo del registro, se aprecia que existe un voltaje de offset negativo. El voltaje pico-pico es de 22.8 mili volts.

En la parte inferior de la gráfica se muestra el espectro en frecuencia de la serie de tiempo en escala (log-log) las unidades son cuentas para el eje vertical y Hertz para el eje horizontal. Se observa que contiene un contenido amplio de frecuencias en la banda de interés, la frecuencia menor obtenida inicia en la frecuencia de 0.02 Hz, en el límite superior se observa que después de los 10 Hz decae rápidamente la señal debido al muestreo utilizado dado que es de 20 muestras por segundo no permitirá que se tengan señales superiores a los 10 hertz. Cabe mencionar que aún cuando el generador de funciones en esta medición proporciona un amplio espectro de frecuencias solamente se pueden observar hasta 10 Hertz.

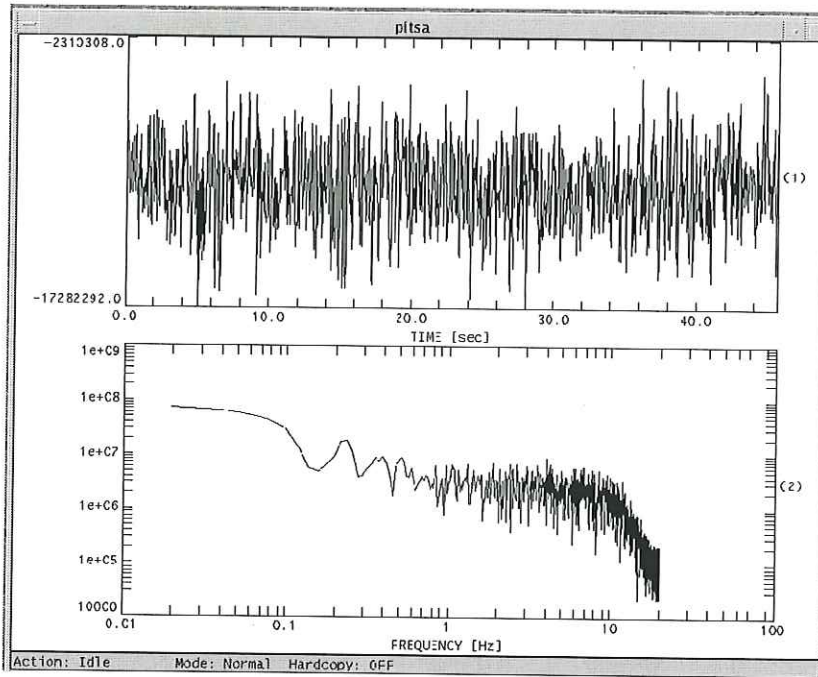


Figura 41. Gráfica del registro de ruido aleatorio y de su espectro en frecuencia.

### IV.3 MEDICIÓN DE RUIDO ELECTRÓNICO.

Utilizando el esquema de medición que se muestra en la figura 42 se realizó la prueba de medición de ruido electrónico de la tarjeta sin señal de entrada. En este Caso en particular se realizó para un canal solamente. Las entradas analógicas  $A_m0$  y  $A_m1$  fueron unidas por medio de un corto entre ambas y conectadas a tierra.

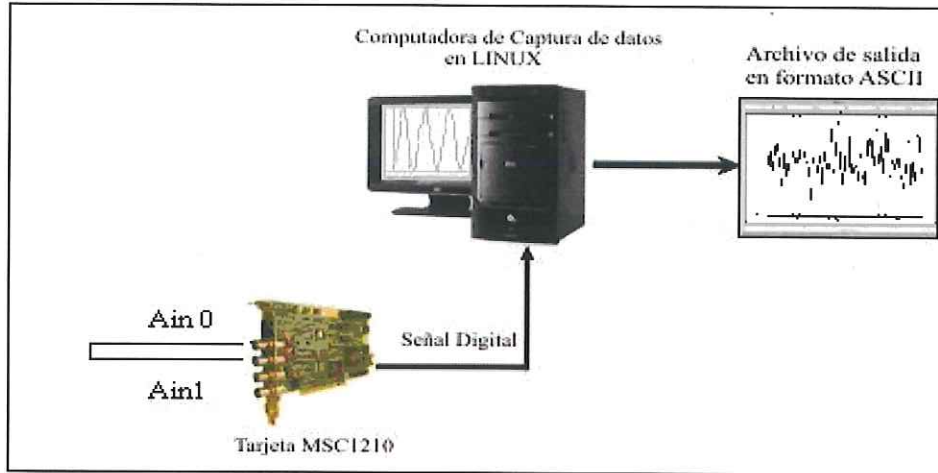


Figura 42. Esquema de medición de ruido electrónico.

El registro de medición que se realizó se graficó utilizando el mismo proceso de análisis mostrado en la figura 37. El registro del ruido electrónico obtenido se muestra en la figura 44.

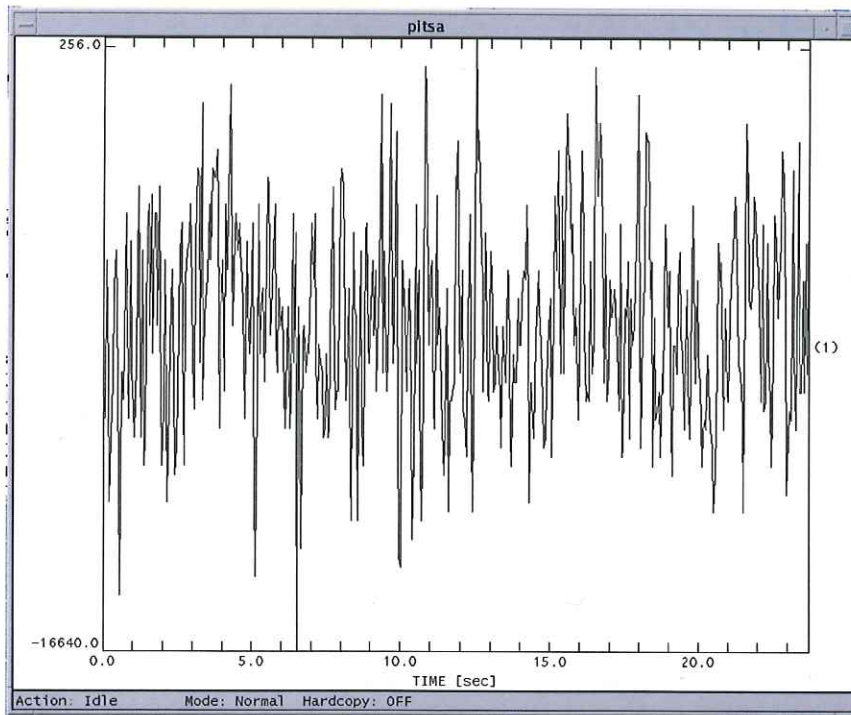


Figura 43. Registro de medición del ruido electrónico

La amplitud del ruido electrónico de la figura 43 se encuentra en cuentas digitales multiplicadas por el factor de amplificación de cada muestra de 256 que se utilizó en el programa ADC\_1210. En esta medición se tiene un voltaje de offset, el cual para esta medición es de aproximadamente 32 cuentas lo que equivale a  $9.536 \mu$  volts.

En la figura 44 muestra el mismo registro de medición realizado, en estos registros el voltaje del offset ha sido eliminado mediante la función disponible en el programa PITSA. Para la serie (1) de esta figura, se tiene el registro sin que la amplitud sea corregida por el factor de multiplicación de 256, donde la amplitud máxima en cuentas es de 7861 para el ciclo positivo y de -9034 para el ciclo negativo.

Para la serie (2) de esta figura se corrigió por el factor de 256, de esta manera se tienen que el número máximo de cuentas para el ciclo positivo es de 30 y de -35 para el ciclo negativo lo cual equivale a  $8.94 \mu$  volts y a  $10.43 \mu$  volts respectivamente.

En la serie (3) se muestra el espectro en frecuencia del registro de la serie (2) el cual se obtuvo con el programa PITSA. En él se observa que el contenido de frecuencias llega hasta 10 Hertz solamente debido a la razón de muestreo utilizada que es de 20 muestras por segundo.

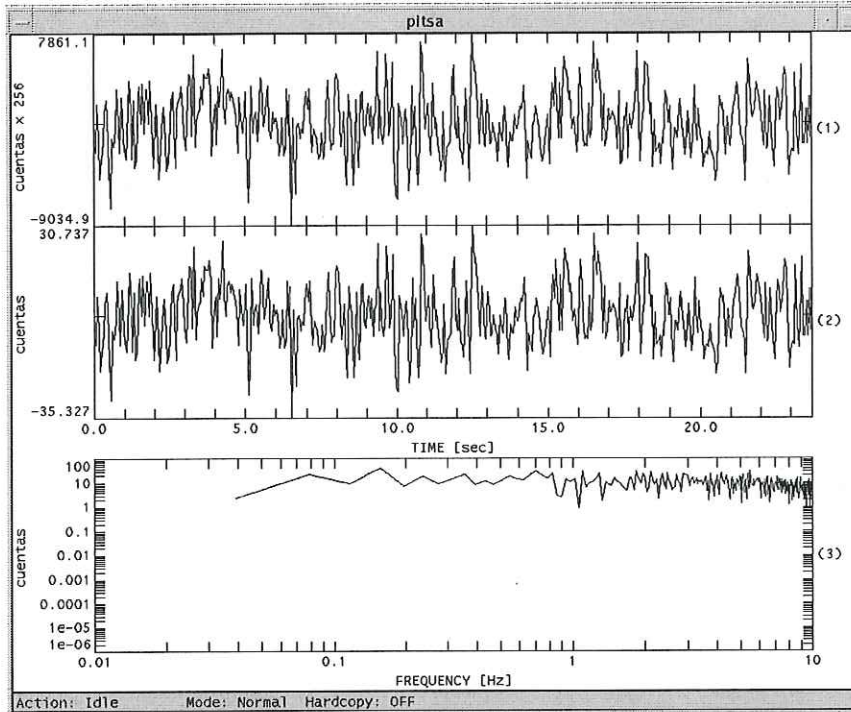


Figura 44. Medición del ruido electrónico. (1) Registro sin voltaje de offset. (2) Registro sin voltaje de offset y dividido entre 256. (3) Espectro en frecuencia de la serie (2).

El ruido electrónico de la tarjeta MSC1210 que se encontró de 30 cuentas digitales puede ser representado por medio de los 5 bits menos significativos de los 24 bits de resolución que se tienen en total. Dejando los 19 bits restantes para representar la señal de interés que se está registrando. Por lo que la resolución efectiva para este convertidor A/D de acuerdo a la razón de muestreo utilizada (20 muestras por segundo) es de 19 bits de resolución.

#### IV.4 MEDICIONES CON EL SISMÓMETRO CMG-40T.

Esta prueba consistió en conectar el sensor CMG-40T a las entradas analógicas de la tarjeta MSC1210 y realizar un registro de los tres canales analógicos de este sensor tal como se mostró en la figura 24.

El registro que se realizó es de 40 minutos de duración y contiene la señal de las tres componentes del sensor 40T las cuales son, vertical (V), Norte-Sur (N-S) y Este-Oeste (E-O). Para visualizar el archivo del registro en formato ASCII se utilizó el mismo proceso de análisis de los datos mostrado en la figura 37. Con el programa PITSA se graficó el archivo del registro de los datos los cuales se muestran en la figura 45. En esta figura se muestran el registro de las tres componentes del sensor, la traza etiquetada con el número 1 de esta figura corresponde a la componente vertical, la traza etiquetada con el número 2 corresponde a la componente Norte-Sur y finalmente la traza etiquetada con el número 3 corresponde a la componente Este-Oeste.

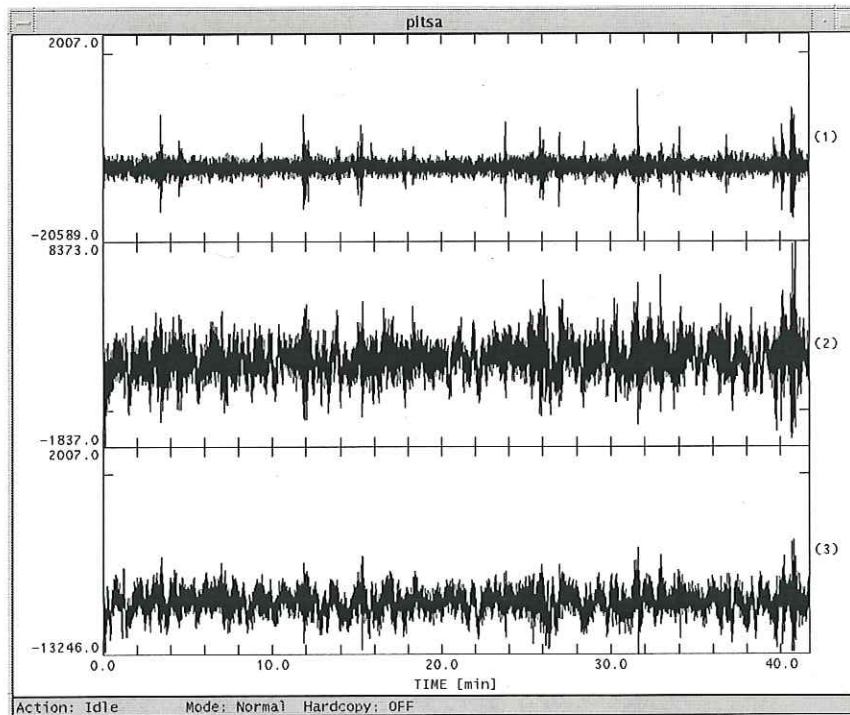


Figura 45. Registro de datos del sensor 40T con sus tres componentes.

A los registros mostrados en la figura 45 se les obtuvieron sus respuestas en frecuencia utilizando la función de la transformada rápida de Fourier (FFT) con el programa PITSA, los espectros de frecuencia se muestran en la figura 46. En esta figura se puede apreciar que el contenido de frecuencias de las tres componentes inicia desde 0.0002 Hz hasta los 10 Hz. Cabe mencionar que de acuerdo a las especificaciones del sensor 40T, el contenido de frecuencias de la señal del sensor inicia a partir de los 0.03 Hz (30 seg) hasta los 50 Hz. Por lo que en los espectros mostrados en la figura 46, el contenido en frecuencia de las señales del sensor solamente son en el intervalo de 0.03 Hz a 10 Hz. Por debajo de los 0.03 Hz, existe también señal del sensor 40T pero su respuesta fuera de los intervalos de frecuencia antes mencionados no tiene respuesta plana. En caso de que se utilicen los datos fuera de las frecuencias de la respuesta plana del sensor, se tendrá que tomar en consideración la función de transferencia del sensor fuera de los límites de la respuesta plana y corregir la caída de la señal en esos intervalos de frecuencias. Para este trabajo, se concentra solamente en el intervalo de interés que es de 0.03 Hz a 10 Hz solamente, en donde de la gráfica del espectro en frecuencia se observa que el contenido de frecuencias de las señales están dentro de la banda de frecuencias esperadas, se aprecia una mayor concentración de datos a partir de 1 Hz hasta los 10 Hz, sin embargo ese ruido se debe al sitio donde se realizaron las mediciones ya que el sensor no se encontraba aislado de la estructura del edificio y del ruido provocado por las personas.

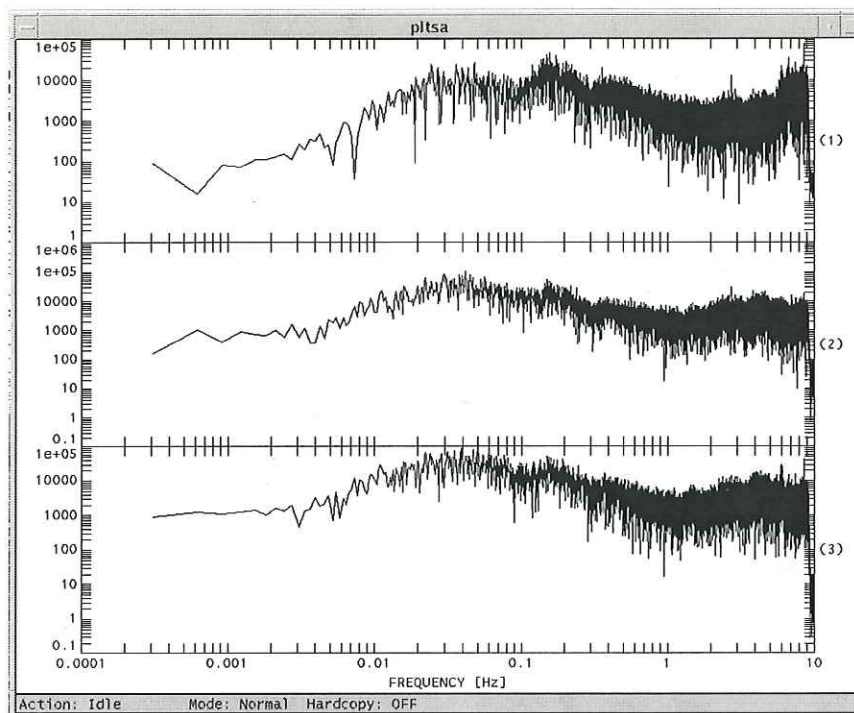


Figura 46. Espectro de frecuencia del registro del sensor 40T.

Cabe mencionar que estos resultados del registro con el sensor son satisfactorios como mediciones preliminares realizadas en el laboratorio utilizando la tarjeta de adquisición de datos MSC1210, sin embargo, se sugiere realizar pruebas o registros adicionales, las cuales se puedan realizar en mejores condiciones de instalación donde no existan fuentes de ruido considerables, como por ejemplo, en algunos de los sitios donde actualmente se tienen estaciones sismológicas del proyecto RESBAN y cuyo ruido sísmico del sitio es bajo debido al tipo de suelo, además de que se encuentran en lugares remotos libres de fuentes de ruido como edificios, autos y personas.

## CAPÍTULO V

### CONCLUSIONES

En este trabajo se decidió utilizar la tarjeta de adquisición de datos MSC1210 la cual se compone del convertidor A/D MSC1210Y05 con una resolución de 24 bits del tipo sigma-delta, también cuenta con el microcontrolador 8051 actualizado que ofrece un mejor desempeño con respecto al microcontrolador 8051 original. Esta tarjeta tiene integrado 2 unidades UARTS (unidad asíncrona de recepción y transmisión serial) lo cual hace que el diseño y la programación sea mucho más sencilla. Además del costo relativamente bajo lo que permite ser adquirida fácilmente. Su bajo consumo de energía lo hace muy apropiado para aplicaciones portátiles o en lugares donde la energía eléctrica es limitada como en el caso de las estaciones sismológicas de RESBAN que operan con paneles solares.

El programa que se desarrolló en lenguaje C (ADC\_1210.C) y con subrutinas de ensamblador es relativamente simple ya que su única función es inicializar el MSC1210, configurar el convertidor A/D y tomar las muestras de los datos, una vez que se recibe el dato obtenido por el proceso de conversión A/D de cada uno de los canales lo envía de inmediato al puerto serie. En la computadora de recepción de datos se utiliza un programa de captura de los datos en lenguaje C y en sistema operativo LINUX utilizando de esta manera los beneficios que este sistema operativo ofrece con respecto a otros, además de que no requiere de licencia para su uso.

Se realizaron 4 diferentes tipos de mediciones para comprobar el desempeño de la tarjeta MSC1210. En las primeras mediciones se generaron señales analógicas senoidales con el generador de funciones con amplitudes de 4.86 Vpp y con diferentes frecuencias dentro de la banda de interés de este trabajo de 0.03 Hz a 10 Hz y se obtuvieron los registros digitales utilizando el programa PITSA para sistema operativo UNIX.

En lo que respecta a la frecuencia de cada uno de los registros se encontró que la frecuencia es la correcta para todas las mediciones por lo que se concluye que los resultados obtenidos son satisfactorios. Las formas de onda de las señales obtenidas para las frecuencias bajas se aprecian bien definidas, sin embargo para las frecuencias superiores principalmente 8, 9 y 10 Hz, se observó una forma de onda un poco degenerada, este efecto se debe a que el programa de graficado utiliza una línea recta para unir cada uno de las muestras tomadas lo cual origina que se vea menos definida la señal senoidal, además cabe mencionar de que en el registro de los datos y en el graficado no se utiliza ningún proceso de regeneración de la señal o suavizado. Cabe mencionar que para el caso de estas frecuencias superiores se está utilizando la mínima razón de muestreo de 20 muestras por segundo lo cual contribuye al efecto visual en la forma de onda de la señal.

Acerca de la amplitud de la señal de cada uno de los registros se mostraron los resultados en la tabla 7 en donde claramente se observa el comportamiento de la amplitud en cada una de las frecuencias, se observó que a partir de los 2 Hertz la amplitud de la señal empieza a disminuir llegando a los 3.502 volts para la frecuencia de corte del filtro utilizado en el proceso de decimación. Este comportamiento es debido únicamente al filtro digital pasa bajas utilizado. Si se desea analizar los datos en las frecuencias cercanas a los 10 Hertz se sugiere utilizar una razón

de muestreo mayor con lo cual este efecto puede ser disminuido o eliminado en su totalidad. Para efectos de este trabajo se decidió utilizar la razón de 20 muestras por segundo dado que las estaciones sismológicas del proyecto RESBAN utilizan esta razón de muestreo la cual es conocida en el ambiente sismológico como VBB (very broad band), de esta manera se tendrá una red cuyas características de operación son similares para todas las estaciones y con ello los datos obtenidos por las distintas estaciones sismológicas ya existentes y las que se sumen a la red serán compatibles.

Con respecto a las mediciones de ruido aleatorio se observó que el espectro de frecuencia obtenido corresponde con la banda de frecuencias esperado dado que su razón de muestreo es de 20 muestras no se obtuvieron frecuencias superiores a los 10 Hertz aún cuando el generador de funciones proporcionó frecuencias en todo el espectro del generador de funciones. Con respecto a las amplitudes, la amplitud máxima es de 22.8 mili volts

Se realizó una medición del ruido electrónico de esta tarjeta a la razón de muestreo de 20 muestras por segundo. Se determinó que el voltaje de offset encontrado es de aproximadamente de 32 cuentas lo que equivale a  $9.536 \mu$  volts. Este voltaje del offset encontrado en esta medición no se considera perjudicial para el registro obtenido o el desempeño de la tarjeta ya que dado su bajo nivel no afecta el rango dinámico. Además de que en el proceso de análisis de los datos se puede eliminar fácilmente mediante el uso de herramientas de software tal como se realizó en este trabajo.

Se encontró que el número de cuentas es de 30 y -35 cuyo valor correspondiente en voltaje de  $8.94 \mu$  volts y de  $10.43 \mu$  volts respectivamente, lo cual se puede considerar bajo. Estos valores de cuentas pueden ser representados con los 5 bits menos significativos que se

tienen, por lo que los 19 bits más significativos serán utilizados para representar la señal de interés.

Por último se conectó el sensor CMG 40T a la tarjeta MSC1210 y se realizó un registro de duración de 40 minutos, obteniendo un registro de la señal del sensor adecuada, se tiene una componente vertical y 2 componentes horizontales. Los espectros en frecuencia obtenidos del registro de la señal del sensor muestran que el contenido de frecuencias es adecuado ya que se encuentra dentro de su banda de frecuencias de operación de acuerdo a la razón de muestreo utilizada la cual es de 20 muestras por segundo, lo cual no permite que se observen señales superiores a los 10 Hertz debido al teorema de Nyquist. En el espectro se observa que el contenido de frecuencias altas es mayor, lo cual es esperado debido al ruido de alta frecuencia que se encuentra en el lugar donde se realizaron las mediciones. Cabe mencionar que para eliminar el ruido presente en el registro lo más recomendable es realizar las mediciones en una mesa suspendida en aire de tal manera que elimine el ruido provocado por la vibración del edificio, el tráfico de personas o automóviles.

Se recomienda que el sistema digitalizador estudiado en este trabajo se someta a pruebas de mayor tiempo realizando mediciones por periodos más prolongados, en lugares donde el ruido sísmico sea más bajo y que este no existan fuentes de ruido cercanas al lugar donde se realicen las mediciones.

Por último se puede concluir que los objetivos planteados al inicio de este trabajo se cumplieron, obteniéndose resultados preliminares satisfactorios.

## BIBLIOGRAFIA

- [1] Aguilar Campos 2007. Tesis de Maestría en Ciencias. CICESE. "Sísmica de reflexión en el alto Golfo de California". 82pp.
- [2] Señales y sistemas. Alan V. Openheim y Alan S. Willsky.
- [3] Digital coding of waveform. N.S Jayant – Peter Noll.
- [4] Electronic Instrument Handbook. Clayde f. coombs, Jr. Mc graw-hill. Tercera edición. Pp. 6.2
- [5] Sitio en Internet(<http://www.numerix-dsp.com/appsnotes/APR8-sigma-delta.pdf>) Principles of sigma delta modulation for analog to digital converters. APR8/D rev. 1. Motorola.
- [6] H. Inose, Y. Yasuda and J. Marakami, "A telemetering system by code modulation, delta-sigma modulation," IRE Trans. on Space, Electronics and Telemetry, SET-8, pp. 204-209, Sept. 1962.
- [7] H. Nyquist, "Certain topics in telegraph transmission theory," AIEE Trans., pp. 617-644, 1928.
- [8] N. Ahmed and T. Natarajan, Discrete-Time Signals and Systems, Prentice-Hall, Englewood, Cliffs, NJ, 1983.
- [9] M. Armstrong, et al, "A COMS programmable self-calibrating 13b eight-channel analog interface processor," ISSCC Dig. Tech. Paper, pp. 44-45, Feb. 1987.
- [10] K. Lakshmikumar, R. Hadaway, and M. Copeland, "Characterization and modeling of mismatch in MOS transistors for precision analog design," IEEE J. Solid-State Circuits, Vol. SC-21, pp. 1057-1066, Dec. 1986
- [11] R. Steele, Delta Modulation Systems, Pentech Press, London, England, 1975.
- [12] H. Inose, Y. Yasuda and J. Marakami, "A telemetering system by code modulation, delta-sigma modulation," IRE Trans. on Space, Electronics and Telemetry, SET-8, pp. 204-209, Sept. 1962.
- [13] W. L. Lee and C. G. Sodini, "A topology for higher order interpolative coders," Proc. International Symposium on Circuits and Systems, pp. 459-462, May 1987.

## APENDICE I.- ALGORITMO PROGRAMA ADC\_1210.C

- 1.- Adjuntar librerías del pre-procesador.
- 2.- Adjuntar librerías de la tarjeta MSC1210.
- 3.- Adjuntar librerías complementarias para el convertidor analogico digital.
- 4.- Declaración de constantes para el voltaje
- 5.- Declaración de funciones de ensamblador
- 6.- Declaración de la función principal
  - 6.1.- Inicialización del microcontrolador
  - 6.2.- Enviar mensaje al puerto RS232
  - 6.3.- Entablar comunicación con el UART y COM
  - 6.4.- Revisar excepciones
  - 6.5.- Iniciar el trabajo del convertidor A/D
  - 6.6.- Inicializar ciclo mientras exista comunicación
    - 6.6.1.- Revisar excepciones
    - 6.6.2.- Leer el flujo de datos
    - 6.6.3.- Enviar flujo de datos
  - 6.7.- Fin del ciclo
- 7.- Fin de la función principal
- 8.- Terminar

**APENDICE 2.- HOJA DE CALIBRACION DELS SENSOR CMG-40T**

<b>SENSOR CMG-40T Num. Serie T4562</b>			
<b>COMPONENTE</b>	<b>SALIDA EN VELOCIDAD V/m/s (Diferencial)</b>	<b>SALIDA DE POSICION DE LAS MASAS (Salida en aceleración) V/m/s<sup>2</sup></b>	<b>BOBINA DE RETROALIMENTACION CONSTANTE Amp/m/s<sup>2</sup></b>
VERTICAL	2x1592	21.3	0.004526
NORTE/SUR	2x1613	19.1	0.004056
ESTE/OESTE	2x1600	20.5	0.004358
Consumo de energía		54 mA @ +12 voltios	
Resistencia de calibración		10 K	
Nota: El factor de 2 se debe utilizar cuando las salidas del sensor son usadas en modo diferencial.			

