

Universidad Autónoma De Baja De California.

Facultad De Ingeniería.



Tesis

**“DISEÑO DE UN CONTROLADOR PARA UN DISPOSITIVO DE
ACOPLAMIENTO DE CARGA PARA ADQUIRIR IMÁGENES EN UN
TELESCOPIO”**

Para obtener el grado de:
Maestría En Ingeniería.

Presenta:

ENRIQUE COLORADO ORTIZ.

Ensenada B. C. Diciembre de 2005.

Universidad Autónoma De Baja California.

Facultad De Ingeniería.

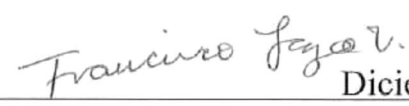
Presentación de examen para obtener el grado de
Maestro en Ingeniería.


DR. Salvador Zazueta Rubio

Presidente

Diciembre 2005.

Fecha


M.C. Francisco Lazo

Sinodal

Diciembre 2005.

Fecha


M.C. Víctor Blanco

Sinodal

Diciembre 2005.

Fecha


M.C. Carlos Gómez

Sinodal

Diciembre 2005.

Fecha

Resumen

DISEÑO DE UN CONTROLADOR PARA EN UN DISPOSITIVO DE ACOPLAMIENTO DE CARGA PARA ADQUIRIR IMÁGENES EN UN TELESCOPIO.

Enrique Colorado Ortiz

Maestría en Ingeniería con especialidad en Instrumentación Electrónica

Este trabajo describe el diseño de un sistema electrónico para la adquisición de imágenes de uso científico utilizando como sensor un dispositivo de acoplamiento de cargas, comúnmente llamado CCD. El sistema consta de varias tarjetas modulares controladas por una computadora industrial dedicada. Esta computadora es la encargada de adquirir las imágenes y transmitir las vía red a otra computadora para su visualización, análisis y almacenamiento.

El sistema fue desarrollado en colaboración con el grupo de instrumentación del Observatorio Astronómico Nacional.

El tener un sistema desarrollado en el Instituto de Astronomía de la Universidad Nacional Autónoma de México sede Ensenada, permite que la calibración del sistema se lleve a cabo bajo las condiciones reales de trabajo del equipo, y de ser necesaria alguna reparación, ya no se realizará fuera del país, ya que se tienen las herramientas y el conocimiento necesarios para arreglarlo en el sitio de uso, eliminado por completo el tiempo muerto del envío a reparación del equipo a otro país.

Este sistema de adquisición de imágenes fue diseñado para que cumpla con los requisitos técnicos y de operación de los telescopios del Observatorio Astronómico Nacional, ubicados en la sierra de San Pedro Mártir en el Municipio de Ensenada, Baja California, México.

Agradecimientos.

A mi director de tesis, Salvador por todo su apoyo, trabajo y su amplio conocimiento acerca de los CCD.

A Leonel Gutiérrez por enseñarme la teoría del funcionamiento de los CCD, por su optimismo y sus buenos consejos.

A todo el grupo de instrumentación de Ensenada: Francisco Lazo, Francisco Murillo, Fernando Quiroz y J. Manuel Murillo, por su excelente trabajo y dedicación mostrada en la realización de este proyecto.

A J. Valdez, B. García, G. Guisa y B. Martínez, pertenecientes el grupo de mecánica de precisión, por la construcción de diversos componentes mecánicos del sistema.

Y especialmente a mi esposa Vero, por toda su comprensión y apoyo para la realización de esta tesis.

Índice

	Página
Lista de Figuras.	vii
Lista de Tablas.	viii
I. INTRODUCCIÓN	1
I.2 HIPOTESIS	3
I.3 METAS DEL TRABAJO	3
I.4 DESCRIPCIÓN GLOBAL	4
II. CONCEPTOS BÁSICOS	5
II.1 ¿QUE ES UN CCD?	5
II.2 FUNCIONAMIENTO BÁSICO DE LOS CCDS	5
II.3 CONCEPTOS Y CARACTERÍSTICAS DE LOS CCDS	10
II.4 TIPOS DE CCDS	23
II.5 DEFECTOS EN LOS CCDS	26
II.6 GRADO DE CALIDAD DE LOS CCDS	26
II.7 OPERACIONES BÁSICAS PARA LA REDUCCIÓN DE DATOS DE LOS CCDS.	28
II.8 FUNDAMENTOS BÁSICOS DE LAS IMÁGENES OBTENIDAS CON CCDS ..	29
II.9 RECOMENDACIONES DE LA ELECTRÓNICA DEL SISTEMA DE ADQUISICIÓN DE IMÁGENES.	36
III. DESCRIPCION DEL SISTEMA	40
III.1 DESCRIPCION DEL SISTEMA DE ADQUISICION DE IMAGENES	40
III.2 DESCRIPCION DE LOS COMPONENTES DEL SISTEMA	42
III.2.1 FUNCIONAMIENTO DE LA TARJETA SECUENCIADORA	44
III.2.2 FUNCIONAMIENTO DE LA TARJETA DE FUENTES PROGRAMABLES	48
III.2.3 FUNCIONAMIENTO DE LA TARJETA DE FASES	50
III.2.4 FUNCIONAMIENTO DE LA TARJETA DE CONVERSIÓN ANALÓGICA A DIGITAL.	55
III.3 PRUEBAS DE INICIO DEL SISTEMA	58
III.4 PROGRAMA DE CONTROL DE LA PC	60
III.4 BOTELLA CRIOGENICA	62
III.5 HERRAMIENTAS UTILIZADAS.	64

IV. RESULTADOS	69
IV.1 INTRODUCCIÓN.....	69
IV.2 CONDICIONES DE LAS PRUEBAS.	69
IV.3 CURVA DE TRANSFERENCIA DE FOTONES.	71
IV.4 GRÁFICA DE LINEALIDAD.	75
IV.5 PRUEBA DE RUIDO DEL SISTEMA.....	76
V. CONCLUSIONES.....	78
V.1 PROBLEMAS ENCONTRADOS.....	80
V.2 TRABAJOS FUTUROS.	82
VI. REFERENCIAS BIBLIOGRÁFICAS.....	83
VII. APENDICES	86
VII.1 DEFINICIÓN DE TERMINOS	86
VII.2 INSTRUCCIONES DE LA TARJETA SECUENCIADORA.....	87
VII.3 PROTOCOLO DE COMUNICACIÓN DE LAS TARJETAS DEL SISTEMA... 91	
VII.4 CÁLCULO DE LA SUMA DE VERIFICACIÓN (CHECKSUM).	92
VII.5 SECUENCIAS ALMACENADAS EN RAM PARA LA LECTURA DEL CCD.93	
VII.6 ESQUEMATICOS DE LA TARJETA DEL ADC.....	96
VII.7 ESQUEMATICOS DE LA TARJETA DE FASES.....	104
VII.8 ESQUEMATICOS DE LA TARJETA DEL PREAMPLIFICADOR.....	110
VII.9 ESQUEMATICOS DE LA TARJETA SECUENCIADORA.	112
VII.10 INSTRUCCIONES DEL PROGRAMA DE CONTROL.....	116
VII.11 HOJAS DE DATOS DEL CCD E2V 4240.....	117
VII.12 HOJAS DE DATOS DEL SENSOR HEL-700.....	128

Lista de Figuras.

Figura 1.- Esquema general del sistema de adquisición.	4
Figura 2.- Operación de transferencia de dos fases.	7
Figura 3.- Diodo de reinicialización.	8
Figura 4.- El diodo flotando.	9
Figura 5.- Medición de la carga.	10
Figura 6.- Respuesta espectral típica para:	12
Figura 7.- Gráfica de eficiencias cuánticas de diferentes CCDs.	17
Figura 8.- Ejemplo de una imagen con blooming.	17
Figura 9.- CCD sin compuertas anti-blooming.	18
Figura 10.- CCD utilizando compuertas anti-blooming.	19
Figura 11.- Ejemplo de la suma de píxeles.	20
Figura 12.- Gráfica de la corriente oscura con respecto a la temperatura.	22
Figura 13.- Imagen patrón con píxeles de 7µm (buena resolución).	30
Figura 14.- Imagen patrón con píxeles de 27µm (mala resolución).	30
Figura 15.- Imagen con resolución de 16 bits.	31
Figura 16.- Imagen con resolución de 8 bits.	31
Figura 17.- Imagen con SNR de 18 a 1.	32
Figura 18.- Imagen con SNR de 3 a 1.	32
Figura 19.- Imagen cruda (contiene ruido).	33
Figura 20.- Imagen de referencia del fondo.	33
Figura 21.- Imagen corregida (sin ruido).	34
Figura 22.- Imagen cruda (con defectos).	34
Figura 23.- Imagen de mapa de defectos.	35
Figura 24.- Imagen final.	35
Figura 25.- Esquema a bloques de la electrónica de un CCD.	36
Figura 26.- Esquema general del sistema de adquisición.	41
Figura 27.- Esquema general de la electrónica del controlador.	42
Figura 28.- Diagrama a bloques de la tarjeta secuenciadora.	44
Figura 29.- Diagrama a bloques de la tarjeta de fuentes programables.	49
Figura 30.- Diagrama a bloques de la tarjeta de fases.	51
Figura 31.- Diagrama a bloques de la tarjeta de conversión analógica a digital.	56
Figura 32.- Diagrama de flujo del programa de la PC.	61
Figura 33.- Parte interna de la botella.	62
Figura 34.- Botella criogénica, válvula de vacío y entrada de nitrógeno.	63
Figura 35.- Botella criogénica, parte superior con electrónica.	64
Figura 36.- Ducto Eurobus con las tarjetas de Fases, ADC y secuenciadora.	65
Figura 37.- CCD E2V 4240.	65
Figura 38.- CCD con su electrónica.	66
Figura 39.- Lente usado cámara.	66
Figura 40.- Las 3 fuentes de poder utilizadas.	67
Figura 41.- Obturador electromecánico.	67

Figura 42.- Esfera de integración.....	68
Figura 43.- Electrónica del sistema de adquisición.	70
Figura 44.- Configuración óptica del experimento.	71
Figura 45.- Curva de transferencia de fotones.	73
Figura 46.- Ganancia del Sistema.	74
Figura 47.- Linealidad del sistema.....	76
Figura 48.- Histograma del ruido del sistema.....	77
Figura 49.- Primera imagen adquirida con el CCD E2V 4240.....	79
Figura 50.- Configuración óptica del experimento 2.....	81

Lista de Tablas.

Tabla 1.- Características electro – ópticas.	13
Tabla 2.- Fuentes de ruidos.	15
Tabla 3.- Grados de calidad de los CCDs.	27
Tabla 4.- Instrucciones de PC a tarjeta secuenciadora.	45
Tabla 5.- Formato del mensaje a secuenciadora.	46
Tabla 6.- Codificación de los números del mensaje.	46
Tabla 7.- Localidades en RAM de las secuencias.	47
Tabla 8.- Identificación de los Bit de secuencia.	48
Tabla 9.- Direcciones de los registros de la tarjeta de fases.	50
Tabla 10.- Direcciones de los registros de la tarjeta de fases.	51
Tabla 11.- Formato del mensaje a tarjeta de fases.	52
Tabla 12.- Opciones del byte de comando.	52
Tabla 13.- Código utilizado para enviar datos al micro-controlador de la tarjeta de fases.	53
Tabla 14.- Direcciones de la tarjeta de conversión analógica a digital.	57
Tabla 15.- Registro para modificar la ganancia del sistema.	57
Tabla 16.- Registro para leer el estado del los ACD's.	57
Tabla 17.- Datos de la curva de transferencia de fotones.	72
Tabla 18.- Instrucción carga a RAM.	87
Tabla 19.- Instrucción a secuencias.	87
Tabla 20.- Instrucción Retardo mueve línea.	87
Tabla 21.- Instrucción Numero de pasos DigPix.	88
Tabla 22.- Instrucción numero de pasos MuevePIX.	88
Tabla 23.- Instrucción numero de pasos mueve línea.	88
Tabla 24.- Instrucción retardo digitaliza píxel.	89
Tabla 25.- Instrucción retardo mueve píxel.	89
Tabla 26.- Instrucción para fijar el numero de pasos de mueve línea 1.	89
Tabla 27.- Instrucción para fijar el numero de pasos de mueve línea 2.	90
Tabla 28.- Instrucción para fijar el numero de pasos de mueve línea 3.	90
Tabla 29.- Instrucción de ciclo infinito de secuencia mueve línea.	90
Tabla 30.- Instrucción de ciclo infinito de mueve línea y llena RAM.	91
Tabla 31.- Secuencia para mover una línea al registro del CCD (pasos 1 al 5).	93
Tabla 32.- Secuencia para mover una línea al registro del CCD (pasos 6 al 12).	94
Tabla 33.- Secuencia para mover una línea al registro del CCD (pasos 13 al 16).	94
Tabla 34.- Secuencia para digitalizar un píxel (pasos 1 al 5).	95
Tabla 35.- Secuencia para digitalizar un píxel (pasos 6 al 12).	95
Tabla 36.- Secuencia para digitalizar un píxel (pasos 13 al 16).	95
Tabla 37.- Instrucciones del programa de control.	116

CAPITULO 1

I. INTRODUCCIÓN

En la investigación del entendimiento del universo, los astrónomos buscan instrumentos de observación cada vez más poderosos. El progreso de la tecnología en áreas como la óptica, computación y electrónica han revolucionado el mundo de la astronomía, principalmente por la evolución de uno de los sensor más utilizados, el CCD (Dispositivo de Acoplamiento de Carga).

Los CCDs ofrecen varias ventajas sobre el método anteriormente utilizado, el cual consistía en la observación de los objetos usando placas fotográficas [6]. Los sistemas de adquisición basados en CCDs presentan entre sus características más relevantes las siguientes:

- Visualización casi instantánea del objeto en observación. Elimina el proceso de revelado de la placa fotográfica.
- Se obtiene mayor sensibilidad fotométrica, lo que se traduce en obtener los mismos resultados con tiempos de exposición mucho menores ó el poder observar objetos mucho más débiles que anteriormente eran imposibles de captar.
- Es un sistema digital, el cual permite el fácil almacenamiento, transporte y procesamiento numérico de las imágenes.

Al principio los fabricantes de cámaras científicas descubrieron un amplio mercado para los sistema de adquisición de imágenes basados en CCDs en aplicaciones de astronomía debido a que ningún observatorio contaba con esta tecnología, pero en la actualidad son pocas las compañías que atienden a este sector del mercado debido a la baja demanda de estos productos una vez satisfecha la demanda inicial, lo cual obligó a los productores a dar un nuevo enfoque más comercial a su producto como son las aplicaciones en los sistema de adquisición de imágenes en el sector de la medicina moderna, televisión y cámaras fotográficas digitales [11]. De lo anterior se desprende la necesidad de construir, en el Observatorio Astronómico Nacional, el sistema de adquisición de imágenes.

I.1 PLANTEAMIENTO DEL PROBLEMA

Debido a que no existen compañías mexicanas que desarrollen controladores de dispositivos basados en CCDs de grado científico y al alto precio de los controladores de CCDs fabricados en el extranjero [15], el grupo de Instrumentación del Instituto de Astronomía decidió desarrollar un controlador propio. El objetivo del primer prototipo fue realizar pruebas de ingeniería para comprobar el funcionamiento, la linealidad y el bajo ruido de la electrónica. Una vez que el sistema satisfaga las características de los controladores comerciales o inclusive los supere, se procederá a implementar un circuito final el cual se utilizará con fines científicos en los telescopios del Observatorio Astronómico Nacional de San Pedro Mártir.

El desarrollar un controlador propio ayudará a resolver varios problemas a los que nos enfrentamos en la actualidad, en la operación diaria del Observatorio, a saber:

- Largos tiempos de espera para la recalibración del equipo, por lo que se genera una gran pérdida de tiempo útil de observación.
- Costos elevados del servicio de calibración.
- Se cuenta con poca información para la reparación del equipo.
- No hay forma de incluir nuevas funciones a la programación.
- Los programas incluidos en el equipo no satisfacen al 100% las necesidades del investigador y/o equipo técnico de soporte.

I.2 HIPOTESIS

La hipótesis que el trabajo pretende resolver es la siguiente:

¿Se puede diseñar y construir un controlador basado en un CCD para uso científico que cumpla con los requerimientos técnicos para ser utilizado por astrónomos en sus investigaciones?

I.3 METAS DEL TRABAJO

Las metas del presente trabajo son:

- Determinar el funcionamiento de los CCDs tipo científico.
- Determinar las características, bloques funcionales y alcances del sistema de adquisición de imágenes.
- Diseñar y construir el prototipo del sistema.
- Probar el sistema en el laboratorio y determinar si éste ha logrado satisfacer los requerimientos técnicos para adquirir imágenes con fines científicos.
- Sentar las bases para el diseño y puesta a punto de una serie de controladores de CCD para diferentes tipos de integrados.

El estudio está encaminado hacia el desarrollo de una electrónica confiable y de bajo ruido, para el control de un CCD tipo científico, incluyendo la metodología de calibración, la explicación de terminología y funcionamiento básico del CCD, para lograr una interfaz eficaz; pero las técnicas de manufactura y funcionamiento interno, a nivel de capas de semiconductores, del CCD quedan fuera de el estudio del presente trabajo.

El sistema de adquisición de imágenes basado en un CCD será diseñado para que cumpla con los requisitos de operación de telescopios ópticos. Este sistema de adquisición trabajará en el intervalo de la luz visible.

I.4 DESCRIPCIÓN GLOBAL.

El sistema de adquisición costa de 3 bloques básicos para su operación, tal como se muestra en la figura 1:

1. Su elemento principal, el CCD. Esta sección contiene al CCD con su circuito preamplificador y sus fuentes de polarización. Para disminuir el ruido térmico del CCD, esta sección está contenida dentro de una botella criogénica, la cual es enfriada con nitrógeno líquido.
2. El sistema electrónico basado en un microcontrolador, el cual genera la temporización y digitaliza los pixeles del CCD.
3. La computadora industrial, la cual usa al sistema electrónico para iniciar la adquisición de una imagen, adquirir la imagen resultante y posteriormente transmitirla vía internet al usuario para su análisis y almacenamiento.

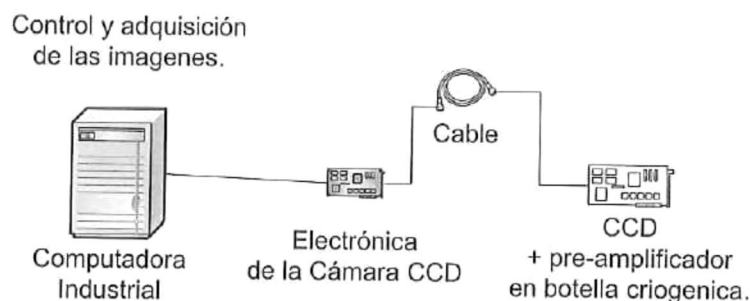


Figura 1.- Esquema general del sistema de adquisición.

CAPITULO 2

II. CONCEPTOS BÁSICOS

II.1 ¿QUE ES UN CCD?

Los Dispositivos por Acoplamiento de Carga (CCDs, por sus siglas en inglés) fueron inventados en la década de 1970 y originalmente encontraron aplicación como dispositivos de memoria. Sus propiedades de sensibilidad a la luz fueron rápidamente explotados para la adquisición de imágenes y produjeron una gran revolución de la astronomía y, posteriormente, también en los sistemas de vídeo comerciales. Los CCDs permitieron a los telescopios aumentar su poder de captación de luz por casi dos órdenes de magnitud. Hoy en día, un astrónomo amateur con una cámara con CCD y un telescopio de 15 cm. puede coleccionar tanta luz como un astrónomo de los 60's equipado con una placa fotográfica y un telescopio de 1 m.

Los CCDs funcionan convirtiendo la luz en un patrón de paquetes de carga electrónica en un "chip" de silicio. Este patrón de carga es convertido en un patrón de voltajes, que es digitalizado y almacenado como un archivo de imagen en una computadora [13].

II.2 FUNCIONAMIENTO BÁSICO DE LOS CCDS.

El sensor de imágenes de acoplamiento de cargas (*CCD*) opera en 4 pasos sucesivos [14][17]:

Durante el periodo de exposición.

- a) Convierte la iluminación incidente a una cantidad proporcional de una carga eléctrica (foto-carga). Esto es logrado mediante su matriz de foto-elementos, ya sea lineal o bidimensional.
- b) Este retiene las foto-cargas de cada foto-elemento en su respectivo capacitor *MOS* (Metal Oxide Semiconductor).

Después del periodo de exposición.

- c) Se transfiere secuencialmente los paquetes de foto-cargas acumuladas a través de los capacitores *MOS* hacia la etapa de lectura. En esa parte el CCD actúa como un registro de corrimiento analógico. De aquí el nombre de dispositivo de carga acoplada.
- d) En la etapa de lectura, cada paquete de foto-carga es convertido a una señal de voltaje proporcional a la cantidad de carga almacenada. Una amplificación adicional genera la señal de vídeo de baja impedancia final.

Conversión de luz a carga.-

La entrada del sensor de imágenes CCD consiste en un arreglo de elementos foto sensitivos o pixeles, los cuales llevan a cabo la conversión de luz a carga. Estos elementos pueden ser foto-diodos o foto-MOS en arreglos matriciales lineales o bidimensionales.

Cuando un fotón entra en el silicio, un par electrón - hueco es generado. El electrón es atraído a la capa N+ de diodo, mientras que el hueco es recombinado en el substrato del silicio. De esta manera cada fotón va generando una carga la cual es almacenada y posteriormente transferida para ser medida.

Operación de transferencia de carga.-

La transferencia de carga es la operación de llevar los paquetes de foto-carga a través de los elementos hacia la etapa final de salida. Una característica de los CCDs es el número necesario de ciclos de reloj para mover una foto-carga de un elemento hacia una posición adyacente.

A continuación se presentara un ejemplo de la operación de transferencia de dos fases de un CCD.

En la figura 2 se muestra la sucesión de electrodos y la polarización de dos etapas adyacentes utilizando tres relojes diferentes A, B y C. Nótese que hay dos niveles de compuertas llamadas Si1 y Si2. Estas compuertas están conectadas en pares alternos a sus respectivos manejadores de relojes, $\Phi 1$ y $\Phi 2$, a las cuales se les inducirán la secuencia apropiada de voltajes en el sustrato.

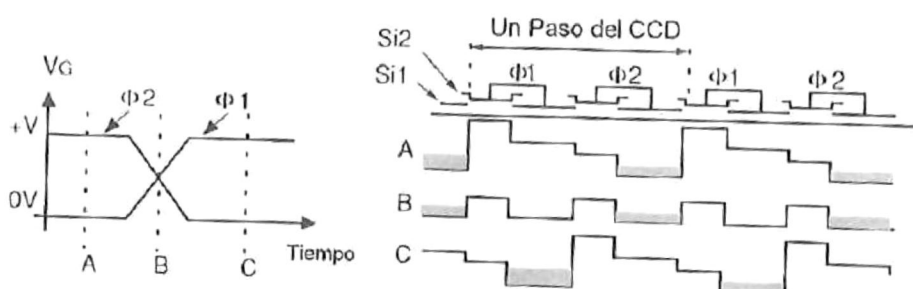


Figura 2.- Operación de transferencia de dos fases.

Si en el tiempo A, el reloj $\Phi 1$ esta a 0V y el reloj $\Phi 2$ esta a un voltaje +V, la diferencia de potencial será igual a la mostrada en la línea A. Las fotocargas (mostradas en la región gris) estarán asentadas en la compuerta Si1 la cual es manejada por $\Phi 2$.

La transferencia es iniciada al llevar a $\Phi 1$ a +V/2 y simultáneamente decrementando $\Phi 2$ a +V/2 (tiempo B), creando la diferencia de potencial mostrada en la línea B.

En seguida, $\Phi 1$ es fijada a $+V$ y $\Phi 2$ a $0V$ (línea C); debido a la caída de potencial de $\Phi 2$, las foto-cargas son atraídas a $\Phi 1$.

Este ciclo se repite las veces necesarias para mover todas las cargas hacia la etapa final de lectura.

Etapa de medición.-

En cuanto la carga llegue a la etapa de medición es convertida a un nivel de voltaje proporcional. Esta conversión se lleva a cabo a través de un diodo de lectura adyacente a la compuerta de salida, V_{GS} (Polarización DC). Después de la lectura la carga es eliminada utilizando un diodo de reinicialización vía un transistor MOS como se muestra en la figura 3.

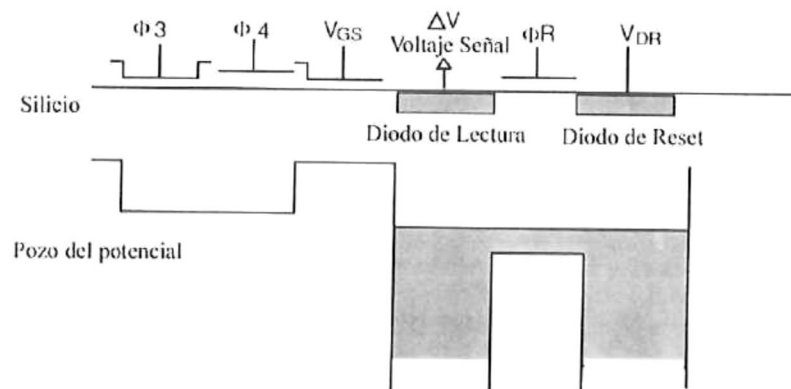


Figura 3.- Diodo de reinicialización.

La secuencia de lectura es dividida en tres pasos sucesivos:

(Los relojes $\Phi 3$ y $\Phi 4$ corresponden a un sistema de operación de cuatro fases)

- a) Diodo de reinicialización.- El reloj de reinicialización (ΦR) es puesto a un estado alto conmutando a conducción el transistor de reinicialización, por lo que el diodo

de lectura es fijado al voltaje de reinicialización (VDR). En esta etapa, la carga del diodo de lectura (correspondiente a la señal de vídeo precedente) fluye a través del transistor de reinicialización y es drenado por el diodo de reinicialización.

- b) Diodo flotante.- ΦR regresa a su nivel bajo. El diodo de lectura es puesto a un estado de alta impedancia para aislarlo. Sin embargo el acoplamiento parásito causado por la reinicialización causa que el voltaje del diodo de lectura se decremente un poco durante las transiciones de alto a bajo de ΦR . Este efecto se muestra en la figura 4.

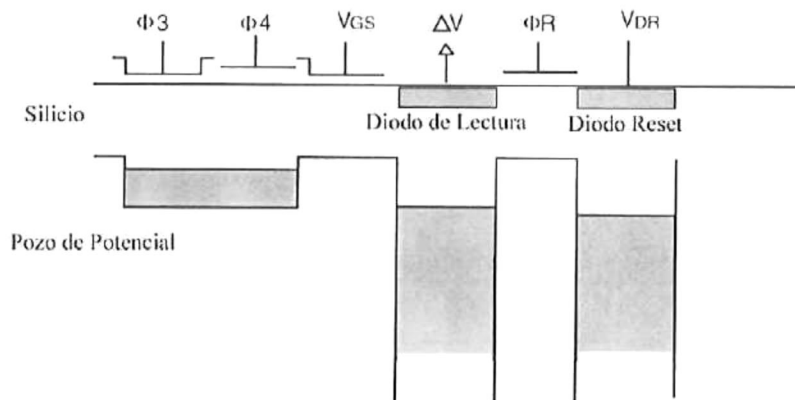


Figura 4.- El diodo flotando.

- c) Medición de la carga.- En la última etapa del reloj, se regresa a 0V para enviar las cargas hacia el diodo flotante (V_{GS} esta permanentemente polarizada para proveer el potencial necesario). El voltaje de diodo se decrementa por una cantidad igual a:

$$\Delta V = \frac{\Delta Q}{C_L}$$

donde C_L es la capacitancia de la polarización inversa del diodo y ΔV es la diferencia de voltaje antes y después de la carga, a la cual se le llama señal inducida de voltaje. En la figura 5 se ilustra este paso.

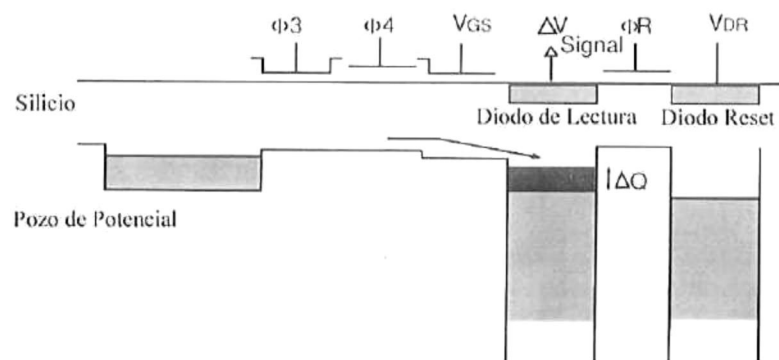


Figura 5.- Medición de la carga.

Este voltaje sirve para alimentar al amplificador (el cual puede incorporar un circuito de muestreo y retención) antes de que llegue al sensor de salida.

II.3 CONCEPTOS Y CARACTERÍSTICAS DE LOS CCDs.

A continuación se describirán los términos de las características de los CCDs.

- Nivel de respuesta (R).

R se define como la proporción de la señal de voltaje útil (V_{os}) con respecto a la exposición para una iluminación dada.

R está en función de 2 parámetros:

- La sensibilidad del foto-elemento.
- La conversión de carga a voltaje.

- Sensibilidad (S).

S expresa el número de foto-cargas generadas en una exposición.

Sensibilidad o eficiencia cuántica es definida como la proporción del número de las foto-cargas recolectadas entre el número de fotones incidentes en el área del píxel.

$$S = \frac{\text{Número de las fotocargas colectadas}}{\text{Número de fotones incidentes en el área del píxel}}$$

Este parámetro depende de:

- Apertura del píxel (área foto-sensitiva/área del píxel)
- Estructura del foto-detector.
- Estructura del sustrato.

Por ejemplo, con una iluminación de longitud de onda del azul, una estructura foto-MOS es menos sensitiva que la estructura del fotodiodo.

- Conversión de carga a voltaje.

La conversión de carga voltaje es llevada a cabo por el diodo de lectura.

Si:

QL = Valor de carga sensada.

CL = Capacitancia de medición.

El voltaje resultante del diodo será:

$$V_L = \frac{Q_L}{C_L}$$

Aplicando este voltaje al amplificador de salida de ganancia G, resultara una señal de vídeo final de salida:

$$V_{os} = GV_L = G \frac{Q_L}{C_L}$$

Y el factor de conversión de salida se define como:

$$K = \frac{V_{os}}{Q_L} = \frac{G}{C_L}$$

Donde K es definida como la carga electrónica q , expresada en $\mu\text{V}/e^-$, por lo que en este caso:

$$K = q \frac{G}{C_L}$$

El amplificador de salida es un seguidor tipo MOS y el voltaje de ganancia g es típicamente 0.7. Un valor de C_L típico es 0.08pF, con un factor K de $1.4 \mu\text{V}/e^-$.

- Respuesta espectral.

La respuesta del CCD está en función de la longitud de onda de la fuente de iluminación, una gráfica de respuesta espectral se puede apreciar en la figura 6.

La respuesta espectral depende de la estructura del foto-elemento (foto-diodo o foto-MOS) y del tipo de silicio usado en el substrato.

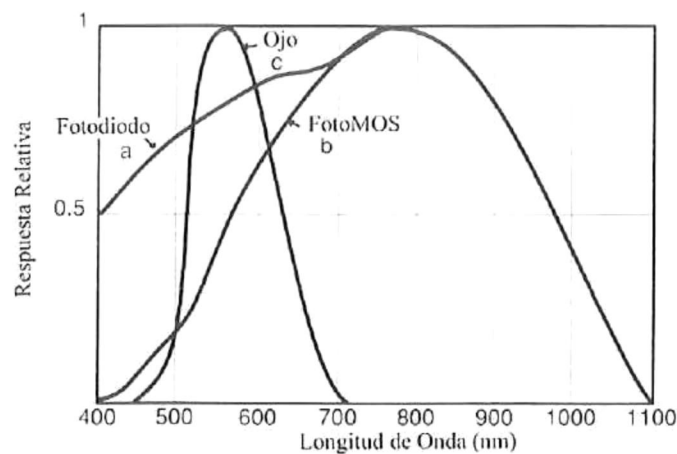


Figura 6.- Respuesta espectral típica para:

- a) Un foto diodo.
- b) Un foto-MOS.
- c) El ojo humano.

Las características electro-ópticas relativas de ambas estructuras de muestran en la tabla 1.

Características	Estructura del foto-elemento	
	Foto-Diodo	Foto-MOS.
Eficiencia cuántica promedio en el espectro visible.	60%	30%
Respuesta espectral (Ver figura 11)	Uniforme. Mejor que los Foto-MOS en la región azul ($\eta = 50\%$ a 450 nm)	Irregular y pobre en la región azul. ($\eta = 20\%$ a 450 nm)
Capacidad de almacenamiento	Pobre	Buena
Retraso en imagen	Si (se puede reducir por cambio de polarización en la carga)	No.

Tabla 1.- Características electro – ópticas.

Se puede observar de la gráfica de respuesta espectral que la diferencia de la eficiencia cuántica de los diferentes estructuras es significativa para las longitudes de ondas debajo de los 700 nm.

- Foto respuesta no-uniforme (PRNU).
(PhotoResponse Non-Uniformity)

Las variaciones locales de diferencias de grosores de las capas o de la geometría de los pixeles, generan modificaciones de la eficiencia cuántica en el área fotosensible. Por consecuencia, aun con una iluminación uniforme, existirán diferencias de carga de un píxel a otro.

- Voltaje de saturación (V_{SAT}).

V_{SAT} es el máximo voltaje de salida que el sensor puede entregar.

Este voltaje máximo está limitado por uno de los siguientes factores:

- Capacidad de la carga.

- Capacitancia del diodo de salida.
 - Voltaje de reinicialización
 - Recortes por el amplificador de salida.
- Linealidad.

En los sensores de imágenes basados en CCD, la señal de salida es directamente proporcional a la exposición. Pero esta linealidad puede ser limitada por los efectos secundarios, tales como:

- Capacitancia no lineal de lectura.
- No linealidad en el amplificador de salida.

Cuando el sensor se aproxima a la saturación, la linealidad se deteriora rápidamente.

- Eficiencia de la transferencia de carga (CTE).
(Charge Transfer Efficiency)

La eficiencia de la transferencia de carga mide el porcentaje de carga transferida de una etapa hacia la otra.

La *CTE* decrementa al incrementarse la frecuencia del reloj, la eficiencia permanece razonablemente buena arriba de los 20 KHZ al utilizar transferencia por canales tipo interno.

El porcentaje de transferencia de carga del pozo después de N etapas esta dado por:

$$(CTE)^N = (1 - \epsilon)^{N-1} - N \epsilon$$

Donde:

ϵ es la ineficiencia de la transferencia de carga de una etapa.

- Señal oscura (VDS).
(Dark Signal)

La VDS es generada en el silicio por las agitaciones térmicas, que energizan algunos electrones moviéndose a la banda de conducción; Estos electrones son atrapados en los pozos y son asimilados con los electrones de la señal. Estos cambios térmicos son proporcionales al tiempo, pero principalmente están en función de la temperatura. Esta señal se duplica por cada 8° a 10 °C de aumento en temperatura. Por esto es importante minimizar la temperatura de operación del sensor.

- Ruido.

Existen varias fuentes de ruido que se pueden presentar en la operación normal del CCD, a continuación se muestra una tabla con estas fuentes de ruido de un CCD con canales internos:

Fuente de ruido		Ley de variación	Valor (electrones r.m.s)	Condiciones
Por los Fotones		$\sqrt{NS}$	1000 100	$N_S=10^6$ (1) $N_S=10^4$
Por la reinicialización		$400\sqrt{C_L}$	110	$C_L=0.08$ pF
Por el amplificador		$\sqrt{NDS}$	100-200	BW= 1 MHz
Corriente oscura			20	$V_{DS}=0.5$ mV $K=1.4\mu V e^-$
Cambios De polarización	Entrada eléctrica	$400\sqrt{C_{IN}}$	120	$C_{IN}=0.1$ pF
	Introducción en foto sitios	$\sqrt{N_{BIAS}}$		$N_{BIAS}=5 \cdot 10^5$

Tabla 2.- Fuentes de ruidos.

(1): La capacidad típica del pozo corresponde a $N_S= 1$ a 2×10^6 electrones.

- Máxima velocidad de salida.

La frecuencia de salida está limitada ya sea por el ancho de banda del amplificador o por la velocidad y desempeño de los circuitos lógicos internos.

Los registros de transferencia no son, en general, los limitantes para obtener la máxima frecuencia de salida.

- Eficiencia Cuántica.

La eficiencia cuántica de un sensor describe su respuesta a diferentes longitudes de ondas visibles (ver figura 7). Los sensores estándar iluminados por enfrente son más sensibles a las longitudes de ondas de color verde, rojo e infrarrojo (intervalo de 500 a 800 nm) que las longitudes azules (intervalo de 400 a 500 nm). Esto se nota más en sistemas que utilizan los 3 colores (rojo, verde, azul) con sus filtros, a la exposición usando el filtro azul es necesario darle más tiempo para obtener un balance correcto de color.

Los CCD iluminados por atrás tienen una eficiencia cuántica excepcional comparada con los anteriores. Esto se debe a la forma en que son contruidos; son mucho más delgados y por eso casi no tienen obstrucciones al paso de la luz. En la figura 7 se muestra una gráfica comparativa de la eficiencia cuántica de los CCD iluminados por enfrente vs. los CCDs iluminados por la parte posterior.

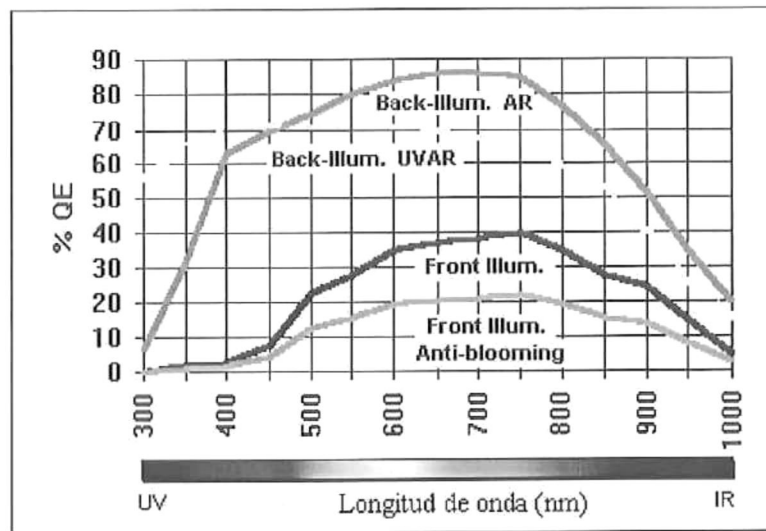


Figura 7.- Gráfica de eficiencias cuánticas de diferentes CCDs.

- *Blooming* y *Anti-Blooming* (derrames).

Algunos sensores ofrecen una compuerta adicional *anti-blooming* (anti-derramamiento) diseñada para eliminar el sobre flujo producido por un píxel saturado [18]. Sin esta opción, una estrella brillante, la cual sature a los píxeles (con más de 85,000 electrones es este ejemplo) causará una raya blanca vertical en la imagen, como se muestra en la figura 8. Si esta raya atraviesa el objeto a observar, los datos perdidos no podrán ser recuperados.

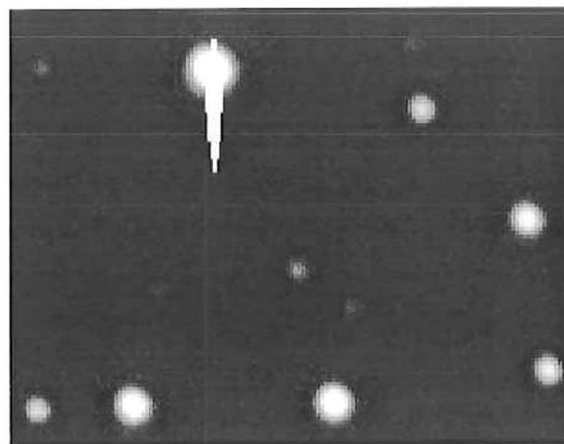


Figura 8.- Ejemplo de una imagen con blooming.

Las compuertas construidas con el *anti-blooming* ocupan el 30% del área de los píxeles en el CCD. Esto resulta en una reducción al 70% de la capacidad del pozo y de su sensibilidad. Esta reducción en la sensibilidad significa que se tendrá que exponer casi al doble del tiempo para obtener los mismos niveles de señal en comparación con un CCD sin estas compuertas *anti-blooming*. También, el área en el CCD ocupada por las compuertas *anti-blooming* deja un espacio significativo entre píxeles, reduciendo la resolución efectiva del sensor. Debido a esto, los CCD con compuertas *anti-blooming* no son recomendables en aplicaciones con bajos niveles de luz, como lo es la astronomía.

En la figura 9, se muestra un CCD sin compuertas *anti-blooming*, este sensor usa su capacidad de almacenamiento al 100%, con una capacidad del pozo de 85,000 electrones.

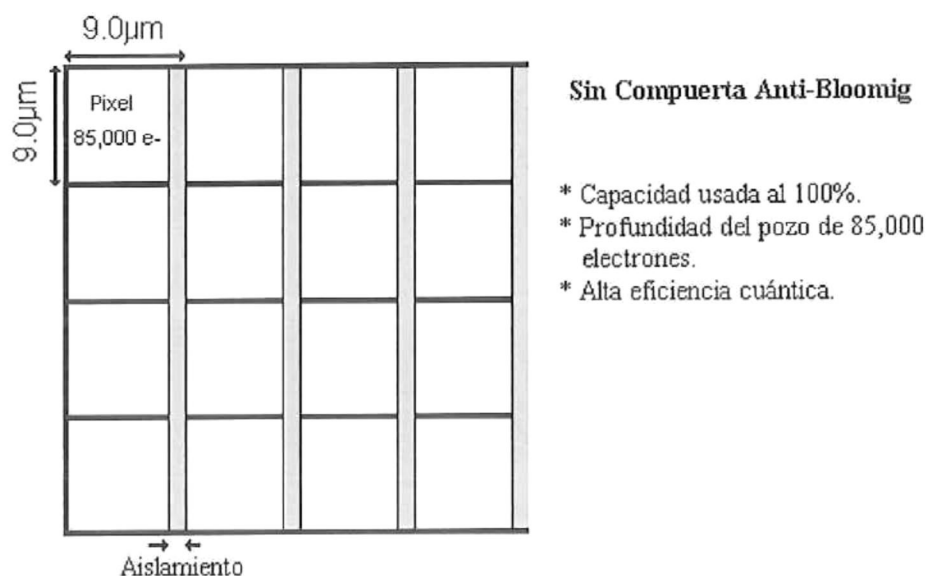


Figura 9.- CCD sin compuertas anti-blooming.

En la figura 10, se muestra un CCD con compuertas *anti-blooming*, este sensor usa su capacidad de almacenamiento al 70%, con una capacidad del pozo de 45,000 electrones.

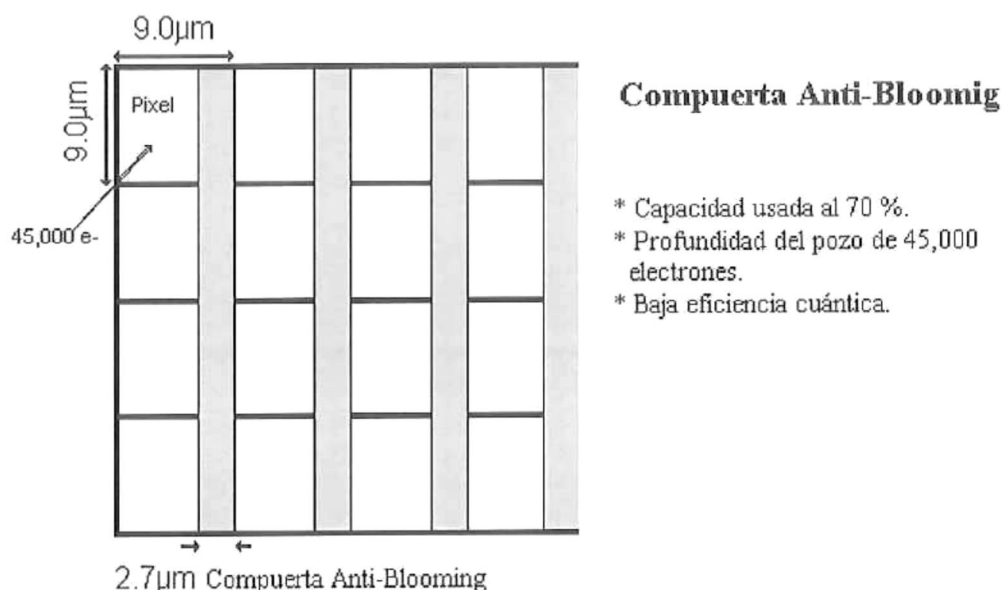


Figura 10.- CCD utilizando compuertas anti-blooming.

Debido a estas desventajas, los usuarios de CCD sin compuertas anti-blooming usan un método alternativo para evitar el blooming. En lugar de tomar una exposición larga toman varias exposiciones cortas con las cuales los objetos más brillantes no tengan sobre flujo luego suman estas exposiciones con cualquier programa de procesamiento de imágenes. La proporción de señal a ruido permanece aproximadamente igual que el de la exposición larga pero sin el sobre flujo.

- Suma de pixeles (Pixel Binning).

La mayoría de los CCDs tienen la habilidad de sumar múltiples cargas de pixeles ya sea en dirección horizontal o vertical y generar una carga más grande o "súper pixel". Este súper pixel representa el área de todos los pixeles que contribuyeron en la generación de la carga. Esto es lo que se llama binning. Binning 1x1 significa que los pixeles individuales son usados tal como son. El binning 2x2 significa que el área de cuatro pixeles adyacentes han sido combinados para generar un píxel más grande, y así sucesivamente. En el binning 2x2 la sensibilidad hacia la luz se incrementa 4 veces (debido a la contribución de los 4 pixeles), pero la resolución de la imagen se

decrementa a la mitad. En la figura 11, se muestran 3 ejemplos de binning, estos son de 1x1, 2x2 y 3x3.

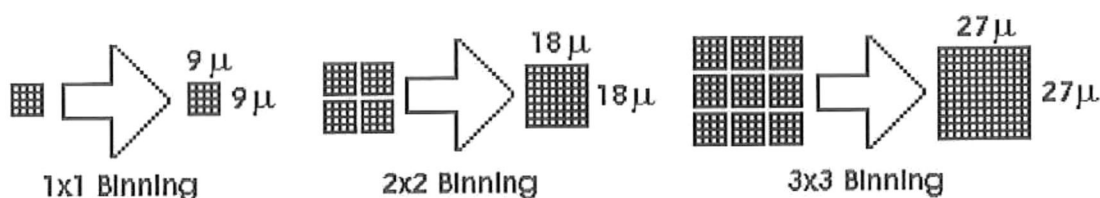


Figura 11.- Ejemplo de la suma de píxeles.

- Ganancia del Sistema.

La ganancia del sistema, también conocida como ganancia inversa del sistema, es una forma de expresar la cantidad de electrones de carga que son representados por cada cuenta del convertidor analógico a digital (ADU). Una ganancia de 2.5 electrones/ADU indica que cada cuenta o nivel de gris representa a 2.5 electrones. Por ejemplo si tenemos una capacidad del pozo total de 85,000 electrones en un píxel, este puede representar aproximadamente $85000/2.5=34000$ cuentas.

- Digitalización.

La digitalización es conocida como la conversión de analógico a digital, es decir, el proceso en el cual la carga de un CCD es convertida a una forma binaria para ser usada por las computadoras. Una cámara con resolución de 16 bits tendrá una salida de $2^{16} = 65,536$ niveles. La digitalización a 16 bits es la más utilizada en la astronomía, aunque pocos sensores requieren más de 14 bits.

- Muestreo doble correlacionado (Correlated Double Sampling).

Todos los sistemas serios de adquisición de imágenes utilizan esta técnica. Antes de que la carga de cada píxel sea transferido al nodo de salida del CCD, el nodo de salida es llevado

a un valor de referencia. La carga del píxel es transferida al nodo de salida. El valor final de la carga asignado a ese píxel es la diferencia entre el valor de referencia y el de la carga transferida. Este proceso se le conoce como muestreo doble correlacionado. Este método proporciona la mejor representación de la carga real asociada con cada píxel.

- Corriente Oscura.

Este es uno de los parámetros de especificación más importantes del CCD. La corriente oscura se refiere a la propiedad de que todos los sensores de CCD dependen de la temperatura para generar una carga en cada píxel. Cuanto más baja sea la temperatura del sensor más baja será la corriente oscura.

La corriente oscura usualmente se expresa en electrones por unidad de tiempo a una cierta temperatura. La única razón por la que los CCDs son enfriados es para reducir los efectos de la corriente oscura. El ruido oscuro es aproximadamente la raíz cuadrada de la corriente oscura.

La corriente oscura es un problema en la astronomía y en otros usos de cámaras científicas debido a que se utilizan periodos muy largos de exposición.

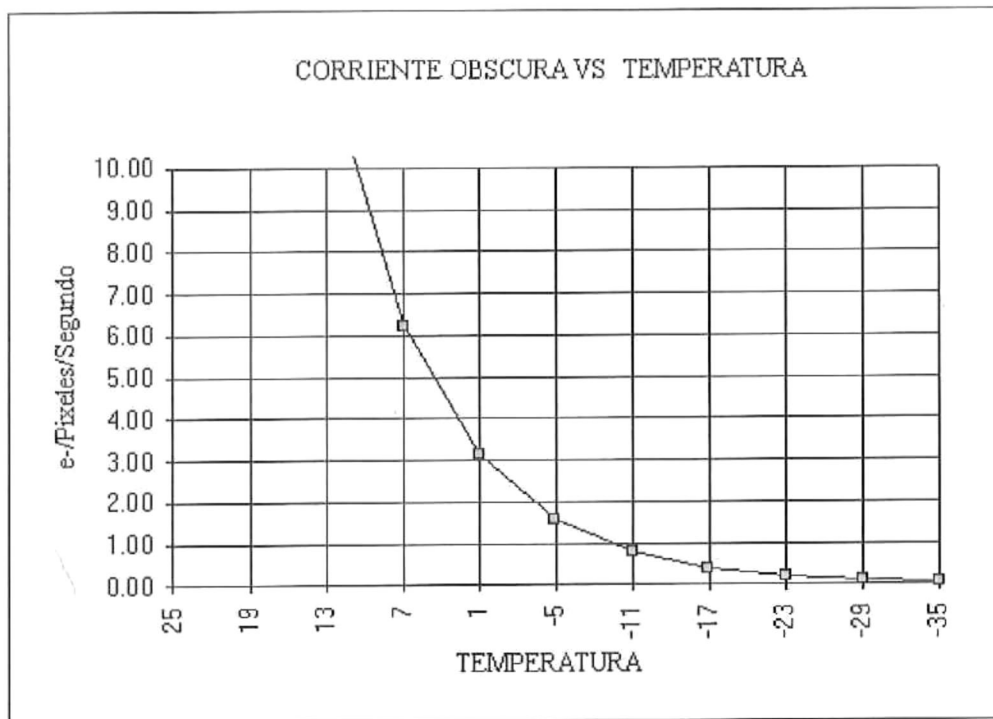


Figura 12.- Gráfica de la corriente oscura con respecto a la temperatura.

En la figura 12 se puede apreciar como la corriente oscura disminuye con respecto a la disminución en la temperatura.

- Intervalo dinámico.

El intervalo dinámico es generalmente representado como la proporción logarítmica de la profundidad del pozo con respecto al ruido de lectura en decibeles. Por ejemplo, un sistema con una profundidad del pozo de 85,000 electrones y un ruido de lectura de 12 electrones tendrá un intervalo dinámico igual a $20 \log (85,000/12)$ o 77dB. Es preferible que este parámetro sea lo más grande posible.

El intervalo dinámico nos da una indicación del número de niveles de digitalización que pueden ser los apropiados para un cierto sensor. Un sensor con una profundidad del pozo de 35,000 electrones y 15 electrones de ruido de lectura nos dará un intervalo de $35,000/15 = 2,333$. Un sistema de 12 bits de resolución con 4,096 niveles será el más adecuado para este sensor.

El CCD, que utilizamos para las pruebas, es el CCD de la compañía E2V modelo 42-40 de grado de ingeniería, sus principales características se listan a continuación:

- Formato: 2048 x 2048 pixeles.
- Tamaño del píxel: $13.5\mu\text{m} \times 13.5\mu\text{m}$.
- Área para imagen: 27.6 mm x 27.6 mm
- Ruido de lectura (a 20kHz): 3 electrones RMS, típico.
- Capacidad del pozo: 150,000 electrones, típico.
- Ganancia de salida: $4.5\mu\text{V}/\text{electrón}$, típico.
- CTE por píxel: 0.999, típico.

En la sección VII.4 de apéndices se encuentra la hoja de datos técnicos completos de este CCD.

II.4 TIPOS DE CCDS.

Cuando leemos sobre los CCD, una de las cosas más confusas son los términos usados en documentos de la descripción de los tipos de CCD. Los términos como: iluminación por la parte posterior, iluminación por la parte frontal, canal interior y exterior son algunos de los que a continuación describiremos.

CANALES TIPO DE SUPERFICIE.

En los CCDs tipo de superficie, los movimientos de la carga ocurren en la superficie del CCD. Por ejemplo, cada píxel en un CCD de tres fases tiene tres compuertas traslapándose para cada píxel o celda. Cada celda tiene una eficiencia de transferencia asociada y una velocidad de transferencia máxima posible. Esta eficiencia se acerca al 100 % pero no llega a él.

La velocidad típica de transferencia para CCDs de cámaras de televisión (o videocámaras) esta en el intervalo de los megahertz mientras que en aplicaciones con baja luz y dispositivos enfriados (como los usados en astronomía) tienen velocidades de transferencia en el intervalo de los kilohertz.

La mayor desventaja de este tipo de CCDs es la presencia de etapas con trampas que se encuentran en los límites de las compuertas. Éstas causan pérdidas en la eficiencia de transferencia, ya que atrapa algunos de los electrones de otros pixeles cuando pasan por esta región durante la lectura. Estas trampas en los CCDs son indeseables en aplicaciones de baja luz tales como las imágenes astronómicas.

CANALES TIPO INTERNO.

Este tipo de CCD mueve la carga de píxel a píxel durante la lectura a través de canales semiconductores que estén alejados de la estructura de las compuertas. Esta arquitectura del canal interno se obtiene aplicando una placa adicional de material semiconductor depositado debajo de la superficie del CCD.

El canal interno mejora enormemente el movimiento de las cargas a través del dispositivo reduciendo el número de posibles trampas y decrementando el tiempo de transferencia a través de celdas adyacentes.

Con este tipo de CCD se logran de forma relativamente fácil, altas velocidades de transferencia (hasta 100 Mhz) y altos valores de eficiencia de transferencia de carga (hasta 99.995%).

El precio pagado por la adición de este canal interno es que la capacidad de carga total de cada píxel se reduce de 3 a 4 veces en comparación del detector del canal de superficie. Sin embargo, como la operación con señales muy bajas es mejorada enormemente, el intervalo dinámico total y la sensibilidad de los CCDs con canales internos son mucho más altos.

CCDs ILUMINADOS POR ENFRENTA.

Los CCDs iluminados por enfrente, como su nombre lo dice, la iluminación de estos ocurre por enfrente del CCD y los fotones son absorbidos por el silicio después de haber pasado directamente a través de la superficie de la estructura de las compuertas.

Las características generales son las siguientes:

- El grosor de este dispositivo esta en el orden de las 300 micras.
- Alta susceptibilidad para la detección de rayos cósmicos.
- Tienen eficiencias cuánticas mas bajas que los dispositivos iluminados por la parte posterior.
- Proveen una superficie de imagen más plana y el dispositivo es más fácil de manejar y trabajar en comparación con los CCD iluminados por la parte posterior,

CCDs ILUMINADOS POR LA PARTE POSTERIOR.

Los dispositivos iluminados por la parte posterior, también son conocidos como dispositivos adelgazados por que después de su manufactura éstos son adelgazados hasta aproximadamente 15 micras usando diferentes técnicas.

La ventaja en este tipo de CCDs es que la eficiencia cuántica relativa excede enormemente a la eficiencia de los dispositivos iluminados por enfrente y la respuesta del detector a luz con longitudes de onda más cortas se mejora debido a que los fotones ya no necesitan pasar por las compuertas de los píxeles.

Las desventajas es que estos dispositivos tienen el área con píxeles de pozos de profundidad baja, un posible adelgazamiento no uniforme el cual ocasionara deformaciones en la superficie del campo y el incremento del costo incurrido debido al proceso de adelgazamiento.

II.5 DEFECTOS EN LOS CCDS.

Se llama defecto cosmético a cualquier defecto que afecta la calidad de la superficie sensitiva. Es común encontrar píxeles con mayor corriente oscura que sus vecinos (puntos calientes) píxeles completamente insensitivos (puntos oscuros), o algunas veces se tiene una columna completamente defectuosa.

Actualmente, a pesar de los progresos en las técnicas de producción, no es común encontrar un CCD sin defectos. Usualmente los fabricantes ofrecen diversos niveles de calidad para cada tipo de CCD. Debido a que ninguno es perfecto, pueden tolerarse cinco o seis puntos negros distribuidos uniformemente a través de la imagen y hasta una columna defectuosa. Las técnicas de procesamiento de imagen pueden disminuir los efectos de los CCDs [6][7].

II.6 GRADO DE CALIDAD DE LOS CCDS.

Debido al difícil proceso de producción, no todos los CCD producidos pueden usarse en aplicaciones científicas, debido a que algunos CCD contienen defectos. Estos defectos pueden ser los siguientes:

- Trampas: Son píxeles en donde la carga es temporalmente retenida. Se considera un píxel con trampa si este puede retener una carga mayor de 200 e^- a 243 °K .
- Puntos negros: Cuando el píxel tiene un nivel de la señal menor al 80% de la media local, cuando el nivel de la señal está al mitad del pozo.
- Puntos blancos: Cuando el píxel genera una carga 25 veces mayor a la generada con la máxima corriente oscura (medida entre 243 hasta 293 °K).
- Columna defectuosa: Una columna que contenga más de 50 puntos blancos ó más de 50 puntos negros.

Dependiendo de la cantidad de defectos en el CCD, a este se le da un grado de calidad tal como se muestra en la siguiente tabla.

GRADO	0	1	2
Columnas defectuosas (puntos blancos o negros)	0	3	6
Puntos negros	100	150	250
Trampas $> 200\text{ e}^-$	10	20	30
Puntos Blancos	100	150	200

Tabla 3.- Grados de calidad de los CCDs.

Existe el grado 5, el cual es comúnmente llamado CCD de ingeniería. Los CCDs grado 5 son dispositivos completamente funcionales pero con la calidad de imagen inferior al grado 2, es posible que no cumpla con algún otro parámetro.

II.7 OPERACIONES BÁSICAS PARA LA REDUCCIÓN DE DATOS DE LOS CCDS.

En el proceso estándar de reducción de imágenes con CCDS es necesario usar un juego básico de imágenes las cuales son el corazón de la calibración y del proceso de reducción. Este conjunto básico de imágenes para la calibración son:

- Corriente oscura (Dark)
- Polarización (Bias)
- Campos planos (Flat field)

El *bias* es el tipo de imagen con exposición de tiempo igual a cero segundos. El obturador permanece cerrado y el CCD es simplemente leído. El propósito del bias es permitir al usuario determinar los niveles del ruido de cada tramo de datos.

Los *darks*, son imágenes tomadas con el obturador cerrado con un periodo generalmente igual al tiempo de exposición de los objetos a observar. Las imágenes de la corriente oscura son utilizadas para medir el ruido térmico en el CCD, también brindan información sobre los pixeles malos o calientes que existen en el CCD y el estimado de los rayos cósmicos que se obtienen en el sitio de observación.

Los campos planos (*flat field*) son exposiciones usadas para corregir las variaciones de píxel a píxel de la respuesta del CCD, así como la iluminación no uniforme del detector, generalmente los campos planos se obtienen exponiendo al CCD de una luz proveniente de una pantalla reflejante en el domo del telescopio o del cielo antes del atardecer o amanecer.

El uso de estas imágenes básicas para la reducción de datos en el CCD es la siguiente: primero se resta la imagen del bias a la imagen del objeto, posteriormente el resultado se divide entre la imagen del campo plano. Con esto se termina la corrección de la imagen del objeto.

Lo anterior se puede expresar con la siguiente ecuación:

$$\text{Imagen Final Reducida} = \frac{\text{Imagen cruda} - \text{Imagen del Bias}}{\text{Imagen de los campos planos}}$$

Un ejemplo de esta reducción se muestra al final de la siguiente sección (2.7 Fundamentos básicos de las imágenes obtenidas con CCDs.)

II.8 FUNDAMENTOS BÁSICOS DE LAS IMÁGENES OBTENIDAS CON CCDs.

A continuación se presentan diversos conceptos de los CCD y ejemplos gráficos de sus implicaciones dentro de las imágenes.

- Resolución espacial.

La resolución espacial de una cámara (nivel de detalle de una imagen) está determinada por la geometría (tamaño, forma y número de píxeles) de la matriz de sensores del CCD. Una matriz de sensores más grande y/o píxeles más pequeños tendrán como resultado una imagen con mayor resolución.

En las siguientes imágenes (figuras 13 y 14), se muestra un patrón de pruebas con diferentes geometrías de píxel. La primera imagen muestra una resolución mayor por tener una geometría del píxel menor (tamaño de $7\mu\text{m}$), la segunda imagen tiene el tamaño del píxel a $27\mu\text{m}$ por lo que la resolución se ve afectada.

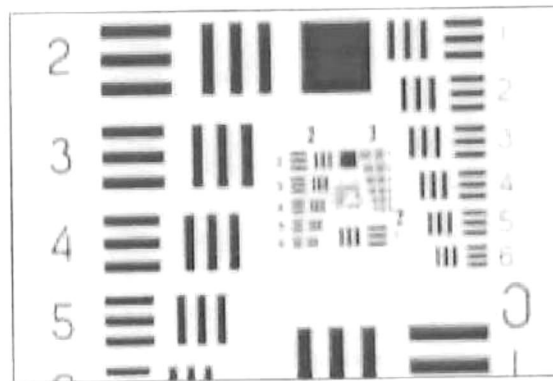


Figura 13.- Imagen patrón con pixeles de $7\mu\text{m}$ (buena resolución).

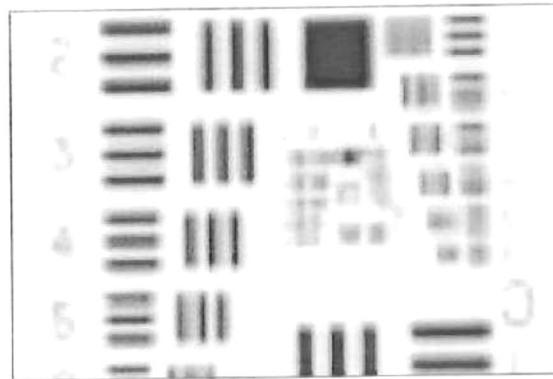


Figura 14.- Imagen patrón con pixeles de $27\mu\text{m}$ (mala resolución).

- Intervalo dinámico.

El intervalo dinámico nos permite medir la habilidad de detectar aspectos oscuros y brillantes dentro de una imagen.

Entre mayor sea el número de bits de resolución, mayor será el intervalo dinámico.

Por ejemplo, a continuación se muestran 2 imágenes, con diferente resolución. La primer imagen, figura 15, con 16 bits de resolución muestra bastante bien tanto los aspectos brillantes de la radiografía como los detalles de menor intensidad.



Figura 15.- Imagen con resolución de 16 bits.

En la segunda imagen, figura 16, se puede apreciar que se ha perdido detalle en las partes de la imagen más oscura y brillantes. Esto es debido a que la resolución de la imagen es menor (8 bits).



Figura 16.- Imagen con resolución de 8 bits.

- Relación señal a ruido (SNR).

La relación señal a ruido (SNR) compara la magnitud de la señal con respecto a las incertidumbres debido al ruido del proceso de lectura y de la corriente oscura.

Al incrementarse esta relación nos permite medir la luz con más precisión.

En la figura 17 se muestra una imagen con una relación de señal a ruido de 18 a 1, en la cual se pueden observar claramente las diferentes regiones de intensidades.

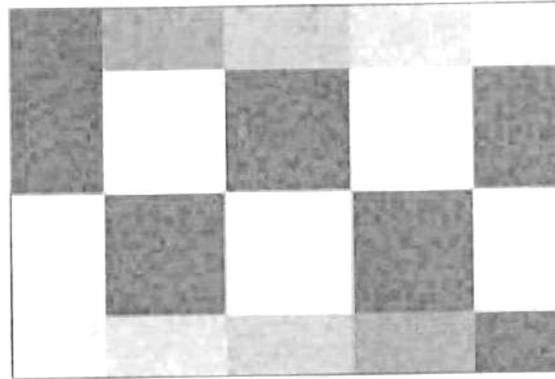


Figura 17.- Imagen con SNR de 18 a 1

Pero en la figura 18, la cual muestra una imagen con una relación de señal a ruido de 3 a 1, las diferentes regiones de la imagen ya no contrastan debido a que la intensidad del ruido es cercana a la intensidad de la señal.

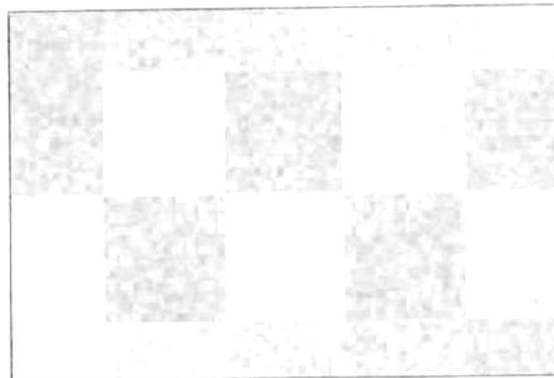


Figura 18.- Imagen con SNR de 3 a 1.

- Corrección de imágenes.

Una corrección básica de las imágenes es la eliminación del ruido de fondo y del ruido de polarización (*bias*). Para este proceso es necesario tomar una imagen de referencia del fondo, o sea sin el objeto, y substraerla de la imagen “cruda”.

En la figura 19, se presenta una imagen sin ningún procesamiento por lo que en ella se puede apreciar “ruido” en las regiones oscuras de la imagen.

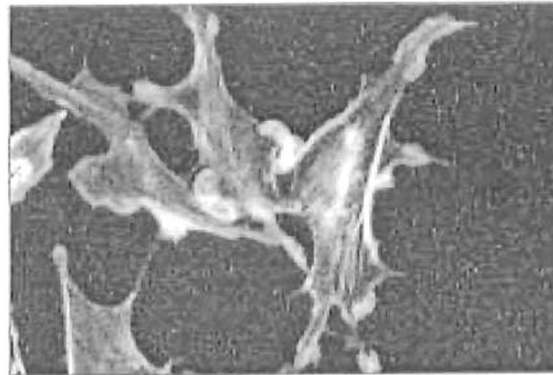


Figura 19.- Imagen cruda (contiene ruido).

En la figura 20, se presenta la imagen de fondo.

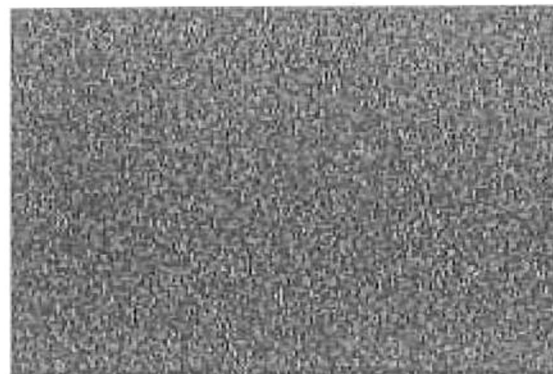


Figura 20.- Imagen de referencia del fondo.

En la figura 21, se presenta la imagen ya procesada en la cual se puede observar que es más clara ya que se ha disminuido el ruido.

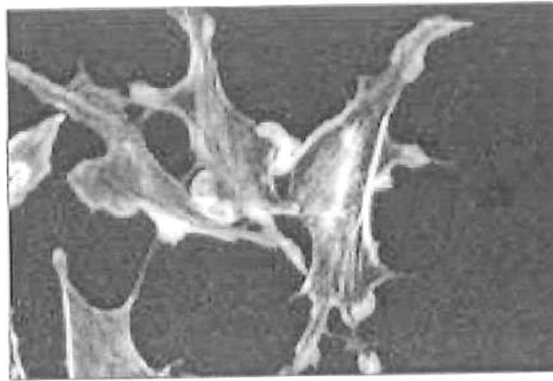


Figura 21.- Imagen corregida (sin ruido).

Para la corrección de defectos debido a las imperfecciones de los píxeles, se necesita obtener el mapa de píxeles defectuosos y hacer la extrapolación de los píxeles vecinos para así poder reemplazar a los píxeles malos.

A continuación se presenta una imagen tomada con un CCD con defectos. Estos defectos se pueden apreciar en la zona con puntos oscuros y la zona con una raya oscura.

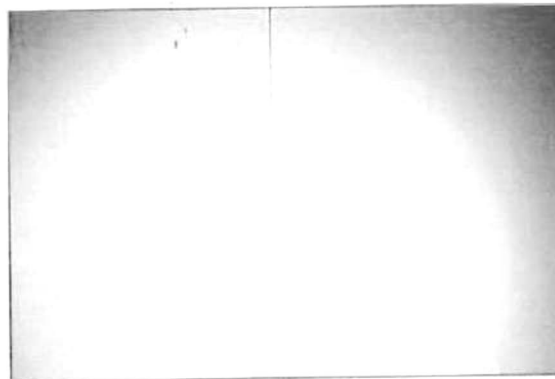


Figura 22.- Imagen cruda (con defectos).

La siguiente imagen, figura 23, sólo representa las zonas con defectos. Los defectos se pueden apreciar en las zonas con puntos blancos.

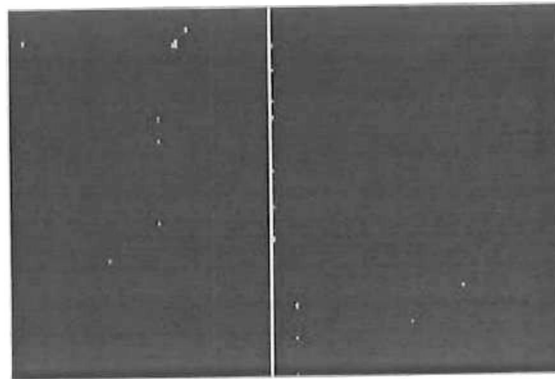


Figura 23.- Imagen de mapa de defectos.

La figura 24, muestra la imagen ya procesada, nótese que ya no aparecen los defectos.

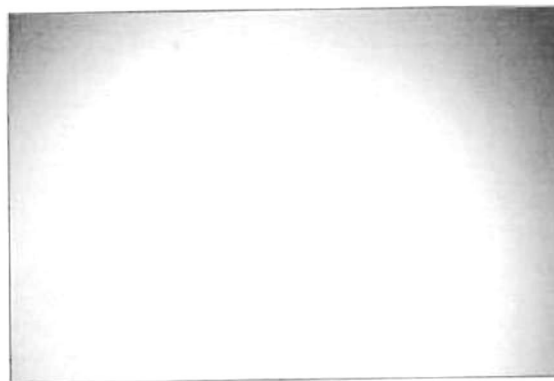


Figura 24.- Imagen final

II.9 RECOMENDACIONES DE LA ELECTRÓNICA DEL SISTEMA DE ADQUISICIÓN DE IMÁGENES.

Un sistema básico general a bloques es presentado en la figura 25, el cual consiste en las etapas que a continuación se enlistan:

1. El sensor CCD.
2. Generadores de temporización.
3. Generadores de voltajes de polarización.
4. Manejadores de reloj.
5. Procesamiento de vídeo.

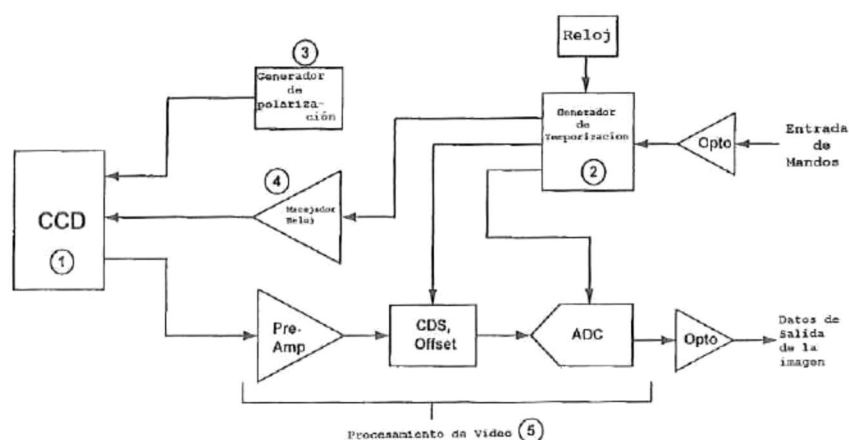


Figura 25.- Esquema a bloques de la electrónica de un CCD.

A continuación se muestran las recomendaciones hechas por el autor en cada una de las etapas.

- 1.- El sensor CCD.

Dispositivo que convierte la luz a señales eléctricas.

2.- Generadores de temporización.

- Debe de existir un reloj maestro el cual será la base de tiempo para el generador de temporización.
- Se debe definir la resolución para el patrón de tiempo mas rápido, el cual generalmente es el patrón de lectura de un píxel.
- Alguna electrónica debe de guardar los patrones de temporización, existe un compromiso entre la resolución vs. espacio de almacenamiento
- El uso de ciclos minimiza el espacio de almacenamiento.
- Cuando se utilizan microcontroladores y se utilizan los puertos como entradas de control y los temporizadores como salidas existe la ventaja de que el desarrollo del sistema es rápido, de bajo costo, de baja potencia y también estos dispositivos tienen una EPROM para almacenar la secuencia o se puede usar una memoria externa. Las desventajas, es que no se recomiendan para CCDs de alta velocidad, es difícil de expandir o de obtener muchas salidas y a veces es difícil de sincronizar los diferentes patrones.
- El uso de microsecuenciadores tiene la ventaja que existen buenos sistemas de desarrollo, es de bajo costo, de muy alta velocidad, se pueden sincronizar diferentes patrones y se pueden expandir para tener muchas salidas. Las desventajas es que consumen alta potencia, tienen una EPROM interna limitada y no se puede utilizar memoria externa.
- Las maquinas de estados digitales tienen la ventaja que pueden utilizar cualquier velocidad del reloj que la lógica lo permita, se pueden utilizar dispositivos lógicos programables (Pal's, FPGA'S), las partes son de bajo costo, se pueden sincronizar varios patrones y se pueden expandir para obtener muchas salidas. La desventaja es que no se tiene flexibilidad y hay que rediseñar por cualquier cambio que exista.

3.- Generadores de voltajes de polarización.

- Se debe de generar un voltaje mayor que el máximo deseado, para que un regulador clásico como el LM117 pueda ser usado. El regulador rechaza el ruido de conmutación y el rizo de la fuente de alimentación principal.
- Si no se tiene un alto voltaje principal, se puede usar un convertidor DC-DC, pero tengan la precaución por que en la salida del convertidor conmutado se pueden presentar picos de ruido. Puede que sea necesario un sistema de filtros.
- Se debe determinar la corriente promedio requerida para cada polarización. La suma de todas estas corrientes fluirán a través del regulador principal. No olvidar calcular la potencia de disipación del regulador.
- El diseño mas sencillo es el de un banco de reguladores, pero estos no son los mejores en un diseño de bajo ruido.
- Un mejor diseño es el uso de un regulador para alimentar un amplificador de bajo ruido. El amplificador operacional rechazara el ruido de la fuente de alimentación por su inherente rechazo.
- Se pueden obtener los voltajes de polarización usando divisores con resistencias y reforzándolos cada una con un amplificador operacional.
- Se debe de filtrar cada voltaje de polarización cerca del CCD.
- Para voltajes de polarización variables se puede utilizar un DAC y un escalamiento tipo $y = mx + b$.
- Si se utiliza un DAC, se debe de tener un buen voltaje de referencia.

4.- Manejadores de reloj.

El propósito es de mover la carga eficientemente.

- Los picos de corriente siempre son un problema. Los amplificadores no pueden manejar estos picos y bajarán el voltaje de salida.
- Al poner un filtro RC antes, el filtro reducirá los picos en corriente y podrá proveer un reloj rápido.

- Asegurarse que la proporción de razón de cambio (slew rate) de los amplificadores sea el adecuado.

5.- Procesamiento de vídeo.

- En algunos CCDs el pico ocasionado por la reinicialización puede ser muy grande comparado con el nivel de vídeo actual. Cuando es amplificado puede causar resultados no deseables en el amplificador como un cambio en la fase de la señal.
- Debido a lo anterior debemos limitar el ancho de banda en el preamplificador para minimizar este pico.
- Se debe de escoger un amplificador con muy bajo ruido y distorsión.

Para la digitalización se recomienda hacerla utilizando un muestreo doble correlacionado.

CAPITULO 3

III. DESCRIPCION DEL SISTEMA

III.1 DESCRIPCION DEL SISTEMA DE ADQUISICION DE IMAGENES.

El objetivo de este proyecto es desarrollar un controlador versátil para circuitos integrados CCD de tipo científico.

El sistema está compuesto por una PC tipo industrial, la electrónica de adquisición y el CCD. Las principales características del sistema son:

- Interfaz Ethernet con protocolo de comunicación TCP/IP.
- 16 bits de resolución.
- Bajo ruido de lectura de la electrónica de adquisición.
- Secuencia de lectura definida por programación.
- Expandible hasta 24 fases de reloj.
- La configuración de voltajes de los relojes del CCD serán configurados por programación.
- Máxima frecuencia de muestreo (FM) de 300 Khz. La FM será programable.
- Los voltajes máximos de operación de las fases de reloj serán: +/- 15 volts.

Por las características antes mencionadas a este controlador se le podrán conectar las siguientes familias de detectores:

- SiTe 1k x 1k, 2k x 2k.
- Thomson 1kx1k .
- Kodak KAF0400 (768x512) hasta KAF 02300 2kx2k.
- E2V 1k x 1k, 2k x 2k, 2k x 4k.

El sistema de adquisición de imágenes es controlado usando una computadora industrial con sistema operativo Linux a la cual se le conecta circuitería adicional para el control y lectura del CCD. En la figura 26, se muestra el esquema general del sistema, se utiliza otra computadora personal, la cual es la interfaz hacia el usuario donde se podrá visualizar y almacenar las imágenes obtenidas. Toda la operación del sistema será remota vía red Ethernet.

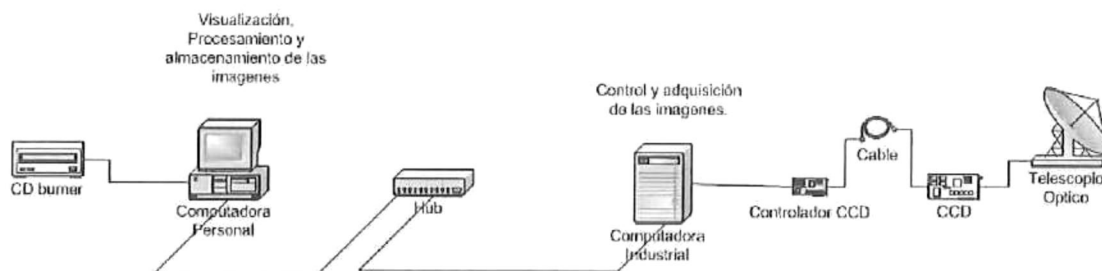


Figura 26.- Esquema general del sistema de adquisición.

III.2 DESCRIPCION DE LOS COMPONENTES DEL SISTEMA

Para adquirir las imágenes con la cámara usando un CCD, el sistema cuenta con 4 tarjetas con circuitería, interconectadas a través de un ducto común (*Euro Bus*), controlando la electrónica de adquisición por una computadora tipo industrial, como se muestra en la figura 27.

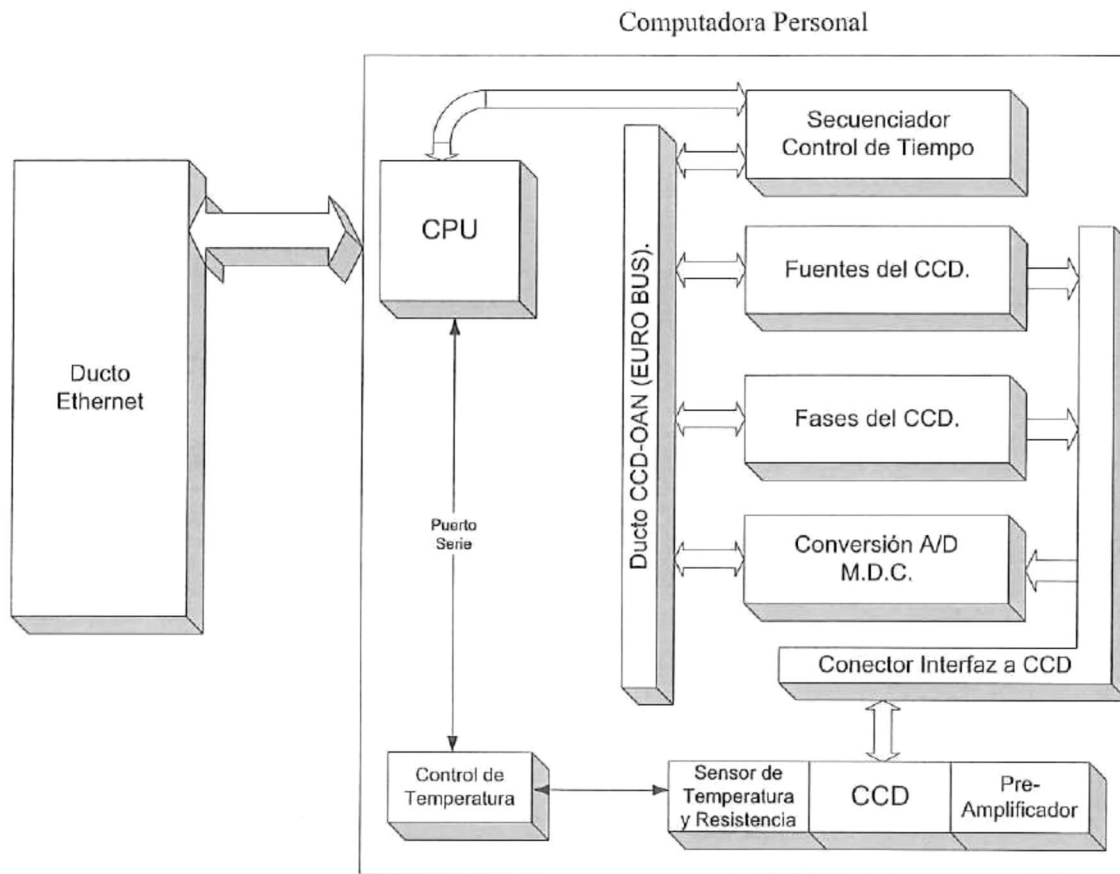


Figura 27.- Esquema general de la electrónica del controlador.

A continuación se describe a grandes rasgos la función de cada bloque en el diagrama de la figura 27.

El CPU se encarga de la comunicación y del control en general del sistema de adquisición. Se utiliza una computadora personal dedicada de tipo industrial con sistema operativo Linux utilizando una memoria flash como disco duro. Este sistema operativo ha sido escogido debido a su gran robustez y excelente desempeño además de que no es necesario de obtener una licencia para su uso [3].

La tarjeta secuenciadora sirve como interfaz entre la PC y las demás tarjetas; es la tarjeta encargada de la generación de las señales TTL de control y temporización necesarias para la operación de las tarjetas de fases, fuentes y de conversión analógico a digital.

La tarjeta de fuentes es la encargada de generar los voltajes de polarización del CCD que no estén variando, e.g. VDD, etc. Se puede generar hasta 8 voltajes, los cuales pueden ser programados independientemente para que su valor se encuentre en el intervalo de -30 a +30 volts.

La tarjeta de fases se encarga de generar los relojes o fases del sistema. La tarjeta puede generar hasta 8 fases, es posible programar el voltaje de salida de cada fase para que su valor se encuentre en el intervalo de -15 a +15 volts.

La tarjeta del convertidor analógico a digital, es la encargada de convertir la señal del vídeo del CCD a un valor digital de 16 bits usando la técnica del muestreo doble correlacionado para incrementar la precisión de la medición.

Cada una de las tarjetas tiene una dirección asignada y es posible añadir más tarjetas de fuentes, fases ó de conversión analógico a digital, si es necesario.

III.2.1 FUNCIONAMIENTO DE LA TARJETA SECUENCIADORA.

Esta tarjeta contiene un micro-controlador, el cual es el encargado de recibir las instrucciones de la PC industrial, generar las secuencias necesarias para leer los pixeles del CCD, programar los niveles de voltajes fijos de polarización del CCD, programar los niveles de voltaje de las fases del CCD y controlar la conversión analógica a digital.

La comunicación entre la PC y la tarjeta secuenciadora se lleva a cabo usando el puerto de interfaz IDE [0x1F0]. El diagrama a bloques de la tarjeta secuenciadora se muestra en la figura 28.

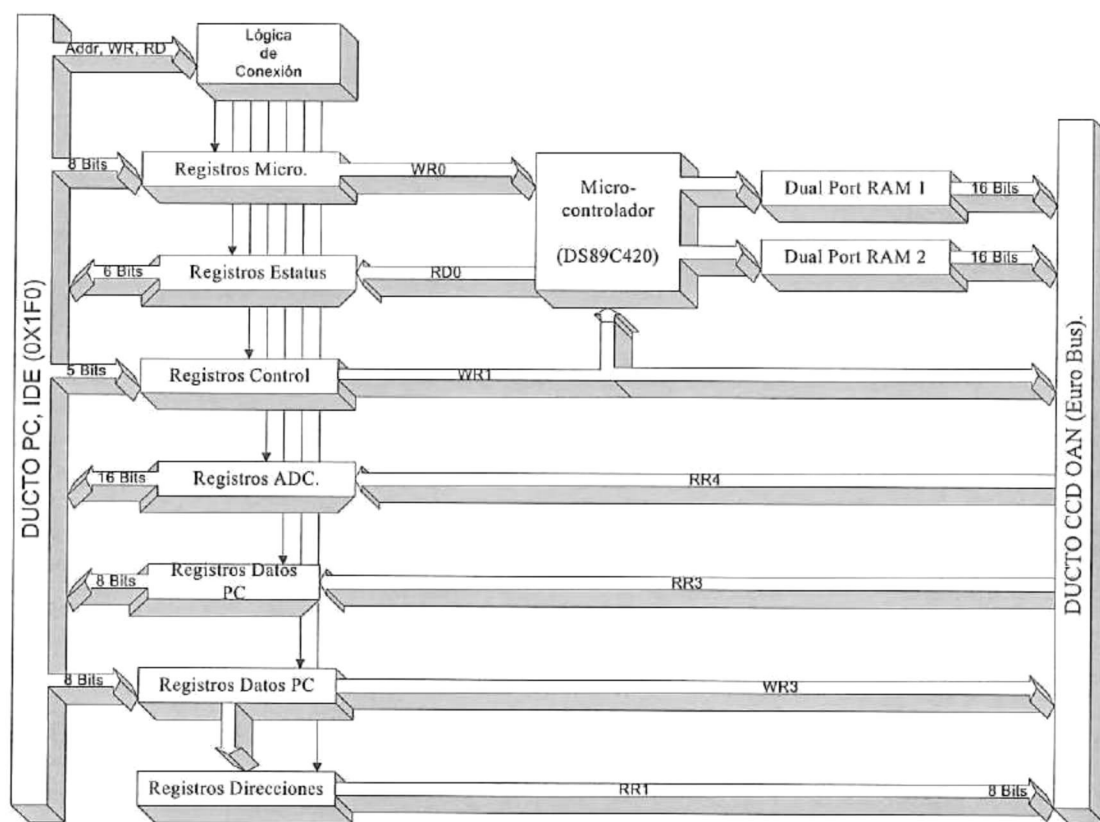


Figura 28.- Diagrama a bloques de la tarjeta secuenciadora.

La tarjeta tiene 2 modos de operación:

- Modo de instrucciones.
- Modo de secuencias.

Modo de instrucciones.

Al inicio (Reset) del micro-controlador, este despierta en modo de espera de una instrucción de la PC.

Las instrucciones que espera el micro-controlador se enlistan a continuación:

INSTRUCCIÓN	CÓDIGO
Carga RAM	1
A Secuencias	2
Retardo mueve línea	3
Num. Pasos digitaliza píxel	4
Num. Pasos mueve píxel	5
Num. Pasos mueve línea	6
Retardo digitaliza píxel	7
Retardo mueve píxel	8
Num. Pasos mueve línea tipo 1	9
Num. Pasos mueve línea tipo 2	10
Num. Pasos mueve línea tipo 3	11
Mueve línea por siempre	12
Mueve y llena RAM por siempre	13

Tabla 4.- Instrucciones de PC a tarjeta secuenciadora.

Los mensajes entre la PC y la tarjeta secuenciadora se componen de un número fijo de caracteres ASCII.

La longitud del mensaje es de 16 caracteres y están definidos por los siguientes campos:

NÚMERO DE BYTE	VALOR DEL BYTE	USO
1	#	Inicio del mensaje
2 – 15	A hasta P	Carga o paquete del mensaje (*Nota)
16	\$	Fin de mensaje

Tabla 5.- Formato del mensaje a secuenciadora.

*** Nota:** Los números son codificados en nibbles, de la siguiente forma:

NÚMERO	CÓDIGO	NÚMERO	CÓDIGO
0	A	8	I
1	B	9	J
2	C	10 (A HEX)	K
3	D	11 (B HEX)	L
4	E	12 (C HEX)	M
5	F	13 (D HEX)	N
6	G	14 (E HEX)	O
7	H	15 (F HEX)	P

Tabla 6.- Codificación de los números del mensaje.

La secuencia que sigue la PC para mandar un byte al micro-controlador es la siguiente:

1. Se verifica que bit 0 (*status*) de registro de estado no se encuentre ocupado (0=Listo, 1=Ocupado).
2. Se escribe el byte a mandar en el registro *micro* (R0).
3. Se sube *LEEM* (bit 0) del registro de control.
4. Se espera a que el bit *status* cambie a 1.
5. Se limpia el registro de datos.
6. Se baja el bit *LEEM*.
7. Se espera a que el bit *Status* baje.

Al finalizar de transmitir el mensaje (16 bytes) el micro-controlador pondrá el bit 2, *EXTRA*, del registro de estado en 1, si el mensaje mandado fue valido, si hubo un problema o error, el estado será 0.

En el apéndice VII.2 se describe detalladamente las funciones de la tabla 4 correspondiente a la tarjeta secuenciadora.

Modo de secuencias.

Las memorias bi-puerto son utilizadas para programar y almacenar las secuencias de: digitaliza píxel, mueve píxel y mueve línea. Cada secuencia tendrá un máximo de 32 pasos.

Las localidades en RAM donde se almacenan las secuencias son las siguientes:

TIPO DE SECUENCIA	LOCALIDAD EN RAM
Digitaliza píxel	0 - 31
Mueve píxel	32 - 63
Mueve línea	64 - 91
Mueve línea tipo 1	96 - 127
Mueve línea tipo 2	128 - 159
Mueve línea tipo 3	160 - 191

Tabla 7.- Localidades en RAM de las secuencias.

Para que el micro-controlador genere las secuencias, la PC debe de escribir el tipo de secuencia deseada en el registro *R0*, después se debe mandar la instrucción 2 (a secuencias).

En la tabla 8, se presenta la asignación de cada secuencia y su bit correspondiente.

TIPO DE SECUENCIA	BIT (REGISTRO 0)
Digitaliza píxel	0
Mueve píxel	1
Mueve línea	2

Mueve línea tipo 1	3
Mueve línea tipo 2	4
Mueve línea tipo 3	5

Tabla 8.- Identificación de los Bit de secuencia.

Las secuencias necesarias para digitalizar un píxel del CCD y para mover una línea del CCD se presentan en el apéndice VII.6

Para terminar el modo de secuencias y regresar al modo de instrucciones se debe seguir los siguientes pasos:

1. Mandar a ejecutar secuencia mueve píxel.
2. Esperar a que termine la secuencia.
3. Poner todos los bits del registro a cero.
4. Bajar el bit *LEEM* para que el micro-controlador vuelva a leer los registros.
5. El micro-controlador se pone en espera de una instrucción.

III.2.2 FUNCIONAMIENTO DE LA TARJETA DE FUENTES PROGRAMABLES.

La tarjeta de fuentes es la encargada de generar los voltajes de polarización necesarios para la operación del CCD.

El intervalo de salida de la tarjeta es de -30 a +30 volts. Se utiliza un convertidor digital a analógico de 12 bits con el cual obtenemos una resolución de 0.0146 volts.

Es posible generar hasta 8 voltajes diferentes, pero si se necesitaran más voltajes será posible añadir otra tarjeta igual y así expandir en número de voltajes de polarización

El funcionamiento general de esta tarjeta es la siguiente (ver figura 29):

1. Al iniciar todas las fases se encuentran a un voltaje de 0 volts (tierra) como medida de protección al CCD. Esto se logra accionando los interruptores lentos.
2. Se programa cada uno de los DAC's para obtener el voltaje de salida deseado.
3. Se accionan los interruptores lentos para que los voltajes de los DAC's sean alimentados a los amplificadores de salida.
4. Se lee el voltaje de salida usando los ADC para asegurar de que el voltaje correcto este presente en la salida.

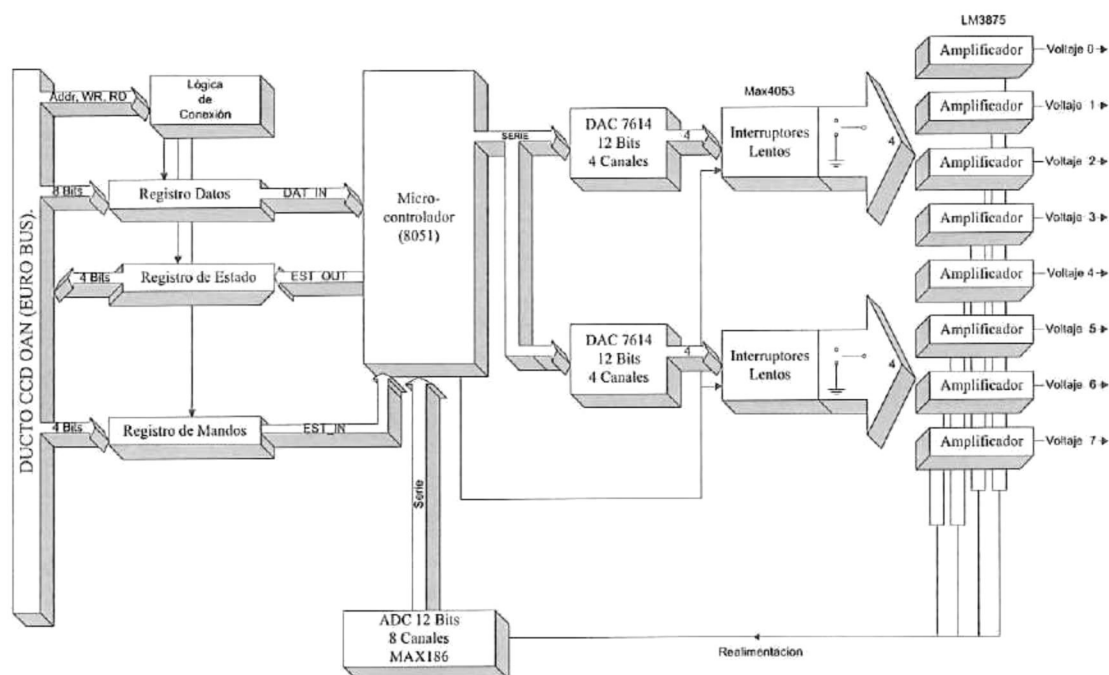


Figura 29.- Diagrama a bloques de la tarjeta de fuentes programables.

La dirección del registro de la tarjeta de fuentes programable se muestra en la tabla 9.

# TARJETA	REGISTRO DE DATOS	REGISTRO DE BANDERA Y ESTATUS
Tarjeta 1	40H	41H

Tabla 9.- Direcciones de los registros de la tarjeta de fases.

III.2.3 FUNCIONAMIENTO DE LA TARJETA DE FASES.

Con la tarjeta de fases es posible generar hasta 8 fases y cada una se puede programar para que su voltaje de salida se encuentre en el intervalo de -15 a 15 volts con una resolución de 0.007 volts, debido al que el convertidor digital a analógico es de 12 bits (DAC7614).

Cada fase tiene un voltaje de estado alto y un voltaje de estado bajo el cual es controlado por la tarjeta secuenciadora usando señales TTL.

El funcionamiento general de esta tarjeta es la siguiente:

1. Al iniciar todas las fases se encuentran a un voltaje de 0 volts (tierra) como medida de protección al CCD. Esto se logra accionando los interruptores lentos.
2. Se programa cada uno de los DAC's para obtener el voltaje de fase en estado alto y bajo deseado.
3. Se accionan los interruptores lentos para que el voltaje del DAC sea alimentado a los amplificadores de salida.

4. La tarjeta secuenciadora controla el nivel alto o bajo de las fases y la temporización usando sus líneas de control *Fases TTL*.
5. La tarjeta de fases se queda esperando instrucciones.

El diagrama a bloques de la tarjeta se presenta en la figura 30.

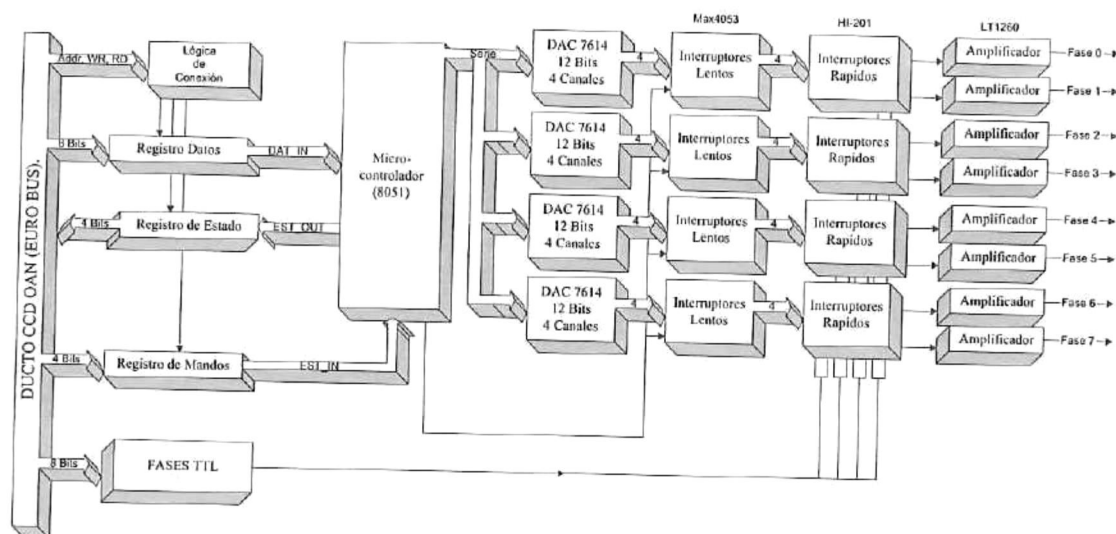


Figura 30.- Diagrama a bloques de la tarjeta de fases.

Direccionamiento de la tarjeta de fases.

Pueden existir hasta tres tarjetas de fases en el ducto, para direccionar cada una de ellas se han agregado tres jumpers en la tarjeta. Las direcciones de los registros se muestran en la tabla 10

# TARJETA	REGISTRO DE DATOS	REGISTRO DE BANDERA Y ESTATUS
Tarjeta 1	0CH	ODH
Tarjeta 2	14H	15H
Tarjeta 3	24H	25H

Tabla 10.- Direcciones de los registros de la tarjeta de fases.

El protocolo para comunicarse con las tarjetas del sistema se describe en el apéndice VII.3.

Instrucciones a la tarjeta de fases:

La longitud del mensaje es de 8 caracteres y están definidos por los siguientes campos:

NÚMERO DE BYTE	VALOR DEL BYTE	USO
1	#	Inicio del mensaje
2	Comando (1 hasta 3)	Ver siguiente tabla.
3 – 6	DAC (0 hasta 15)	Carga o paquete del mensaje.
7	Suma de verificación (Checksum)	Suma de verificación del mensaje.
8	\$	Fin de mensaje

Tabla 11.- Formato del mensaje a tarjeta de fases.

Donde el byte 2 de comando puede ser:

VALOR DEL BYTE 2	VALOR DEL BYTE 3	USO
1		Cargar valor a un DAC.
2	0	Acciona los interruptores para conectar la salida de los DAC's a la entrada de los amplificadores.
2	1	Acciona los interruptores para conectar la entrada de los amplificadores a tierra.
3		Manda todos los DAC's a 0 volts.

Tabla 12.- Opciones del byte de comando.

Cada byte enviado es codificado en ASCII, como se muestra en la tabla 13, para facilitar la decodificación de mensaje del microcontrolador.

A continuación se lista la tabla de referencia, con su respectivo código, para seleccionar los DAC's de la tarjeta.

ASCII	HEXADECIMAL	DATO CODIFICADO	DAC SELECCIONADO	FASE
A	41	0	0	0, Nivel alto
B	42	1	1	0, Nivel bajo
C	43	2	2	1, Nivel alto
D	44	3	3	1, Nivel bajo
E	45	4	4	2, Nivel alto
F	46	5	5	2, Nivel bajo
G	47	6	6	3, Nivel alto
H	48	7	7	3, Nivel bajo
I	49	8	8	4, Nivel alto
J	4A	9	9	4, Nivel bajo
K	4B	A	10	5, Nivel alto
L	4C	B	11	5, Nivel bajo
M	4D	C	12	6, Nivel alto
N	4E	D	13	6, Nivel bajo
O	4F	E	14	7, Nivel alto
P	50	F	15	7, Nivel bajo

Tabla 13.- Código utilizado para enviar datos al micro-controlador de la tarjeta de fases.

A continuación se presenta ejemplos de cada una de los comandos:

- Carga registro de un DAC.

Para cargar un valor en uno de los 16 DACS que se encuentran en la tarjeta de fases se debe mandar el carácter de inicio “#” seguido por un “1” que es el código de la instrucción, posteriormente el selector del DAC que es un número hexadecimal entre “0” y “F” que corresponde a un DAC como se indica en la tabla 13. En seguida se colocan los tres nibbles que forman el dato a cargar al convertidor de 12 bits (XXX), el orden es del más significativo al menos significativo. Después va el byte de la suma de verificación (checksum) (K). La instrucción se termina con un “\$”.

#1[Dac_selec (0-F)]XXXX\$

Por ejemplo, para generar un voltaje de 5.002V se tiene que mandar el valor 2731 (AAB hex), además se quiere utilizar la fase 2 alta, entonces se debe mandar el siguiente comando:

#14AABB\$ (sin codificar)

El cual se debe codificar utilizando la tabla V, dando como resultado:

#BEKKLL\$

- Restablece DACs.

Esta instrucción manda todos los DACs a cero, el formato es el siguiente:

#3XXXXK\$

Donde los valores de X no importan y K representa el byte de la suma de verificación (check sum) del mensaje.

- Acciona interruptores lentos.

Los interruptores lentos tienen dos posiciones, la primera conecta la salida de los DACs a la entrada de los amplificadores, esta instrucción es la siguiente:

#20XXXXK\$

Donde los valores de X no importan y K representa el byte de la suma de verificación (check sum) del mensaje.

En la segunda posición se conecta la entrada de los amplificadores a tierra, esta instrucción es la siguiente:

#21XXXXK\$

Donde los valores de X no importan y K representa el byte de la suma de verificación (check sum) del mensaje.

Nota: La segunda posición es asumida después de un reset.

III.2.4 FUNCIONAMIENTO DE LA TARJETA DE CONVERSIÓN ANALÓGICA A DIGITAL.

La tarjeta del convertidor analógico a digital, es la encargada de convertir la señal de vídeo del CCD a un valor digital de 16 bits usando la técnica del muestreo doble correlacionado para incrementar la precisión de la medición. Esta tarjeta contiene dos canales de entrada lo cual permitirá hacer una adquisición de 2 píxeles simultáneamente, si el CCD usado tiene doble salida, para incrementar la velocidad de lectura.

Antes de iniciar la conversión analógica a digital se debe seleccionar la ganancia del sistema, la cual puede ser de 1 o 4. Esto se logra añadiendo o quitando una resistencia controlada por la tarjeta secuenciadora usando un interruptor analógico.

El tener una ganancia de 4 nos permite un mejor aprovechamiento del intervalo dinámico del convertidor analógico a digital cuando tenemos una señal pequeña de entrada, como generalmente lo son las imágenes astronómicas.

También es necesario fijar el nivel de DC utilizando un potenciómetro, para eliminar el offset de la señal a convertir usando el circuito sumador. Este nivel de DC es constante, se fija al calibrar el equipo y ya no se mueve.

El funcionamiento para leer un píxel es el siguiente:

1. La tarjeta secuenciadora genera las fases necesarias para leer el píxel deseado.
2. La tarjeta secuenciadora selecciona el canal a usar.
3. El inicio de la conversión es indicado por la tarjeta secuenciadora usando el bit de control *START*.
4. Se cierran los interruptores para descargar el capacitor de entrada y el de integración.
5. Se abren los interruptores anteriormente mencionados.

6. Se cierra el interruptor de integración hacia arriba y comienza la integración positiva, el tiempo de integración es aproximadamente $1\mu s$ a $10\mu s$.
7. Se abre el interruptor de integración hacia arriba y se cierra el interruptor de integración hacia abajo, así comienza la integración negativa, el tiempo de integración es aproximadamente $1\mu s$ a $10\mu s$.
8. Se inicia la conversión del ADC y al término este pondrá en el ducto los 16 bits correspondientes a la conversión y conmutará el bit de fin de conversión (*EOC*).

A continuación se presenta la figura 31 la cual representa el diagrama a bloques de esta tarjeta.

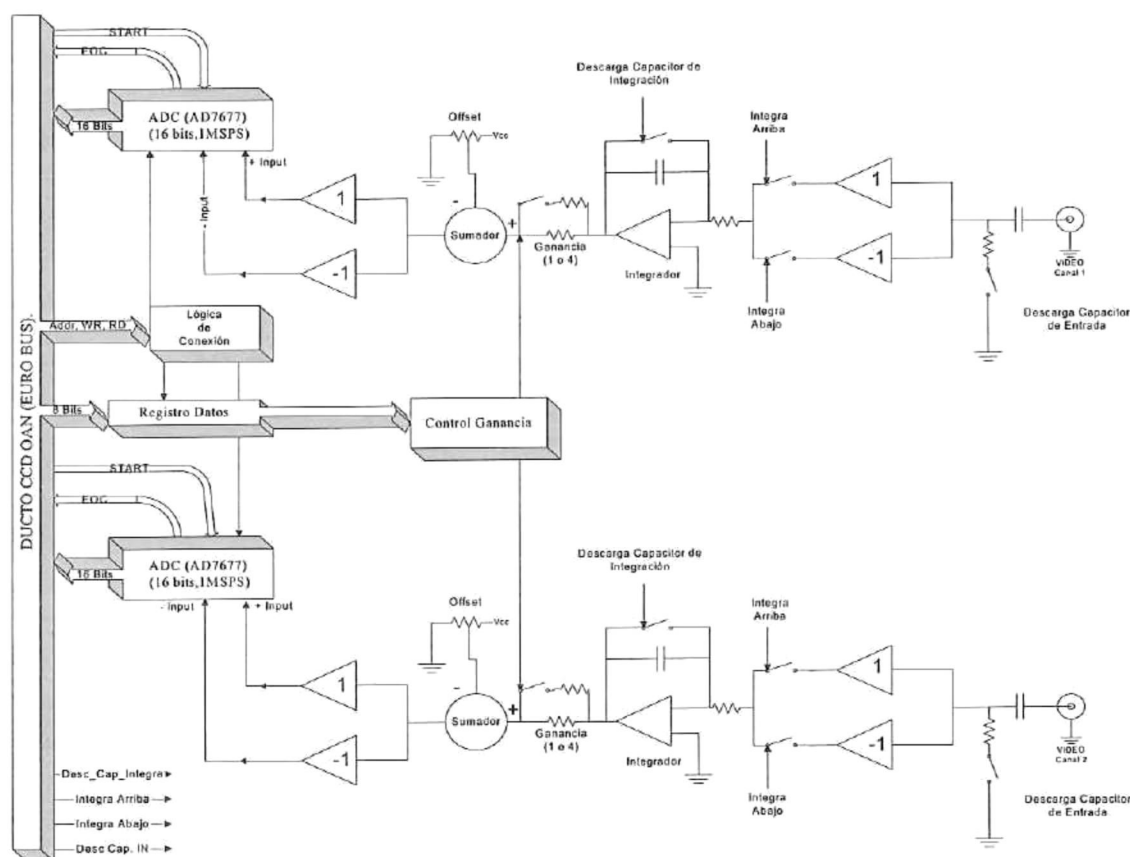


Figura 31.- Diagrama a bloques de la tarjeta de conversión analógica a digital.

Direccionamiento de la tarjeta de conversión analógica a digital.

Pueden existir hasta 2 tarjetas en el ducto, para direccionar cada una de ellas se han agregado 2 jumpers en las tarjetas. Las direcciones posibles se muestran a continuación:

# TARJETA	DIRECCIÓN (REGISTRO)
Tarjeta 1	60H
Tarjeta 2	62H

Tabla 14.- Direcciones de la tarjeta de conversión analógica a digital.

Para modificar la ganancia del sistema se debe de escribir al registro base según los parámetros de la tabla 15.

DAC	BIT	NIVEL	FACTOR DE GANANCIA
0	D0	0	1
0	D0	1	4
1	D1	0	1
1	D1	1	4

Tabla 15.- Registro para modificar la ganancia del sistema.

A continuación se describen los pasos para leer el estado del ADC (EOC/BUSY).

1. Leer el registro de la tarjeta ADC con los parámetros de la tabla x.
2. Leer el registro base (RR0) de la tarjeta secuenciadora.
3. El estado del ADC seleccionado estará en el bit 3.

REGISTRO	BIT	SIGNIFICADO
Base	D0	EOC=BUSY=0 → Dato listo. EOC= BUSY=1 → Ocupado (Convirtiendo).
Base+1	D0	EOC=BUSY=0 → Dato listo. EOC= BUSY=1 → Ocupado (Convirtiendo).

Tabla 16.- Registro para leer el estado del los ACD's

Para leer los datos del ADC se debe seguir la siguiente secuencia:

1. Seleccionar el canal deseado escribiendo al registro base de la tarjeta del ADC, para usar el ADC 0 (canal 1) ó al registro base +1 para usar el ADC 1 (canal 2).
2. Iniciar la conversión, utilizando el bit MUESTREA de la tarjeta secuenciadora.
3. Monitorear el bit EOC/BUSY de la tarjeta ADC para determinar el fin de la conversión.
4. Escribir al registro de control, dirección base +1, de la tarjeta secuenciadora un 0 lógico al bit 4 (RDCONV) para almacenar los datos en un cerrojo (latch).
5. Leer los datos leyendo el registro RR4 (base+4) de la tarjeta secuenciadora.

III.3 PRUEBAS DE INICIO DEL SISTEMA.

Para probar el sistema de forma completa es mejor probar cada una de las tarjetas o etapas para detectar y corregir más fácil algún problema.

En primer lugar se tuvo que probar la comunicación entre la PC y la tarjeta secuenciadora. Los pasos fueron los siguientes:

- Usando solamente la PC, el ducto Eurobus y la tarjeta secuenciadora.
- Cargar secuencias de las fases a RAM usando la instrucción 1.
- Usar la instrucción 2, a secuencias, para que el microcontrolador genere las secuencias usando las memorias bi-puerto.
- Verificar con el osciloscopio que las forma de onda de las secuencias sean las que se mandaron a escribir.

Para probar la tarjeta de fuentes programables se hicieron las siguientes pruebas:

- Añadir la tarjeta de fuentes programables al ducto.

- Mandar los comandos a la tarjeta para programar sus 8 voltajes de salida.
- Verificar que no exista voltaje a la salida por que los interruptores están mandando las salidas a tierra.
- Mandar el comando para que el interruptor deje pasar los voltajes a la salida.
- Verificar que los voltajes de salida sean los correctos.
- Leer los voltajes de salida usando el ADC y comparar con el voltaje deseado.

Para probar la tarjeta de fases programables se hicieron las siguientes pruebas:

- Añadir la tarjeta de fases programables al ducto.
- Mandar los comandos a la tarjeta para programar sus 16 voltajes de fases.
- Verificar que no exista voltaje a la salida por que los interruptores lentos están mandando las salidas a tierra.
- Mandar el comando para que los interruptores lentos dejen pasar los voltajes de fases a la salida.
- Verificar que los voltajes de salida sean los correctos.
- Verificar que los voltajes de fase cambien según el estado del control de fases TTL.

Para probar la tarjeta de conversión analógico a digital se hicieron las siguientes pruebas:

- Añadir la tarjeta de conversión analógica a digital al ducto.
- Fijar la ganancia de 1 o 4 deseada controlando el interruptor de ganancia.
- Ajustar el voltaje de offset usando el potenciómetro.
- Se descargan los capacitores de entrada y de integración.
- Se selecciona el canal a utilizar.
- La tarjeta secuenciadora genera el START para que inicie la conversión.
- Se abren los interruptores de los capacitores de entrada y de integración.
- Se cierra el interruptor “integra arriba”.
- Se espera un microsegundo.

- Se abre el interruptor “integra arriba”.
- Se cierra el interruptor “integra abajo”.
- Se espera un microsegundo.
- Se inicia la conversión del ADC y al término éste pondrá en el ducto los 16 bits correspondiente a la conversión y conmutará el bit de fin de conversión (EOC).

III.4 PROGRAMA DE CONTROL DE LA PC.

El programa de control fue desarrollado en el sistema operativo Linux y se comunica con la electrónica de adquisición utilizando una conexión directa a la tarjeta secuenciadora manejando el controlador de disco duro IDE de la PC como un puerto de 16 bits de uso general.

La tarea principal de este programa es la de mandar a iniciar una adquisición e ir guardando el valor de 16 bits de cada píxel regresado por la secuenciadora y así formar una imagen.

En la figura 32, se muestra el diagrama de flujo de este programa y en el apéndice VII.10 se encuentra la tabla con las instrucciones utilizadas en el programa.

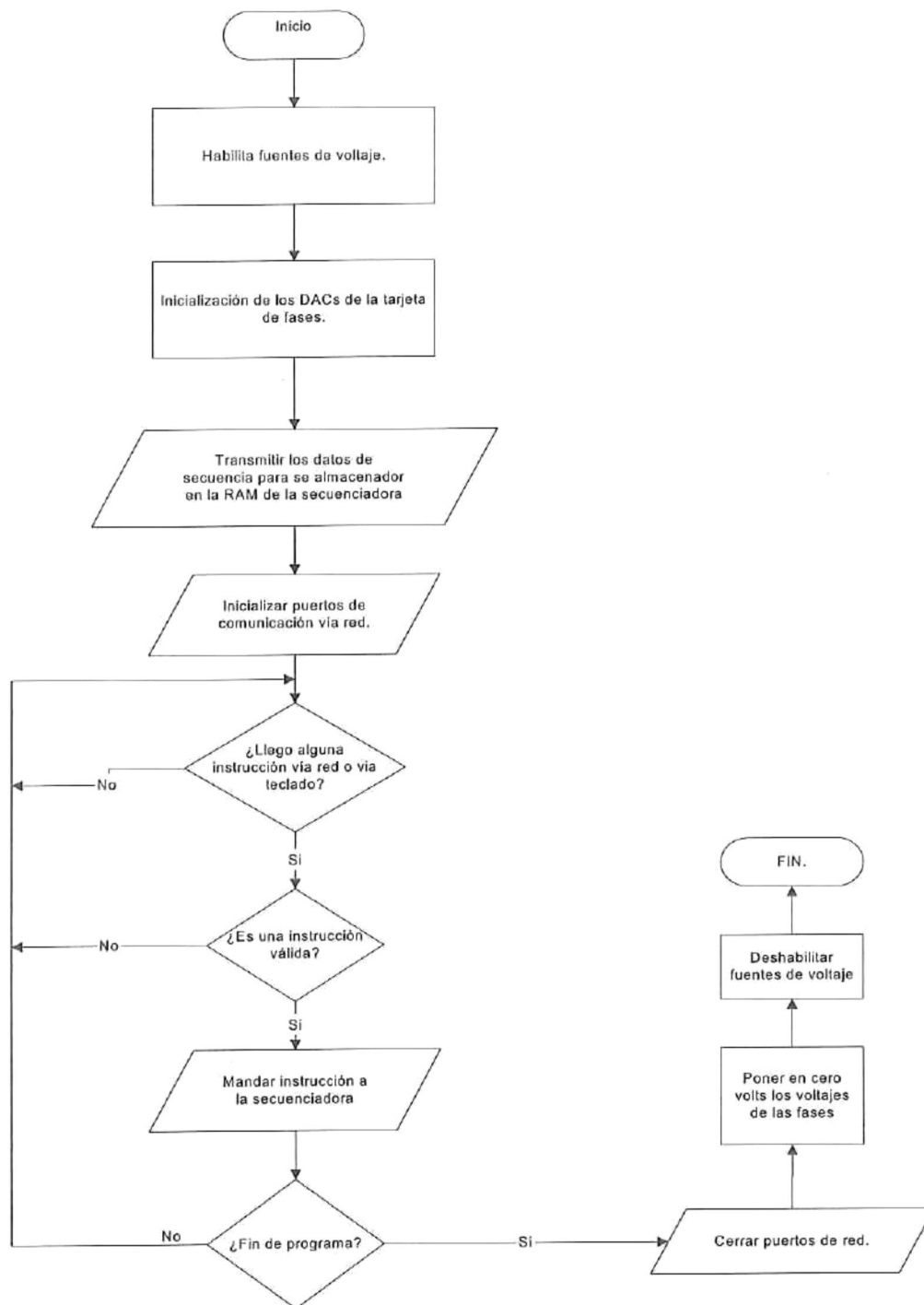


Figura 32.- Diagrama de flujo del programa de la PC.

III.4 BOTELLA CRIOGENICA.

La botella criogénica nos permite enfriar al detector hasta la temperatura del nitrógeno líquido (-196°C) con la finalidad de minimizar la corriente oscura del detector. Los detectores utilizados actualmente en el OAN son enfriados en el intervalo de -80°C hasta -120°C . Al enfriar al CCD a -80°C , teóricamente el CCD E2V 4240 genera una corriente oscura de 0.07 electrones por píxel por segundo.

La botella criogénica utilizada fue de una cámara hecha por la compañía photometrics, la cual se muestra en las siguientes figuras:

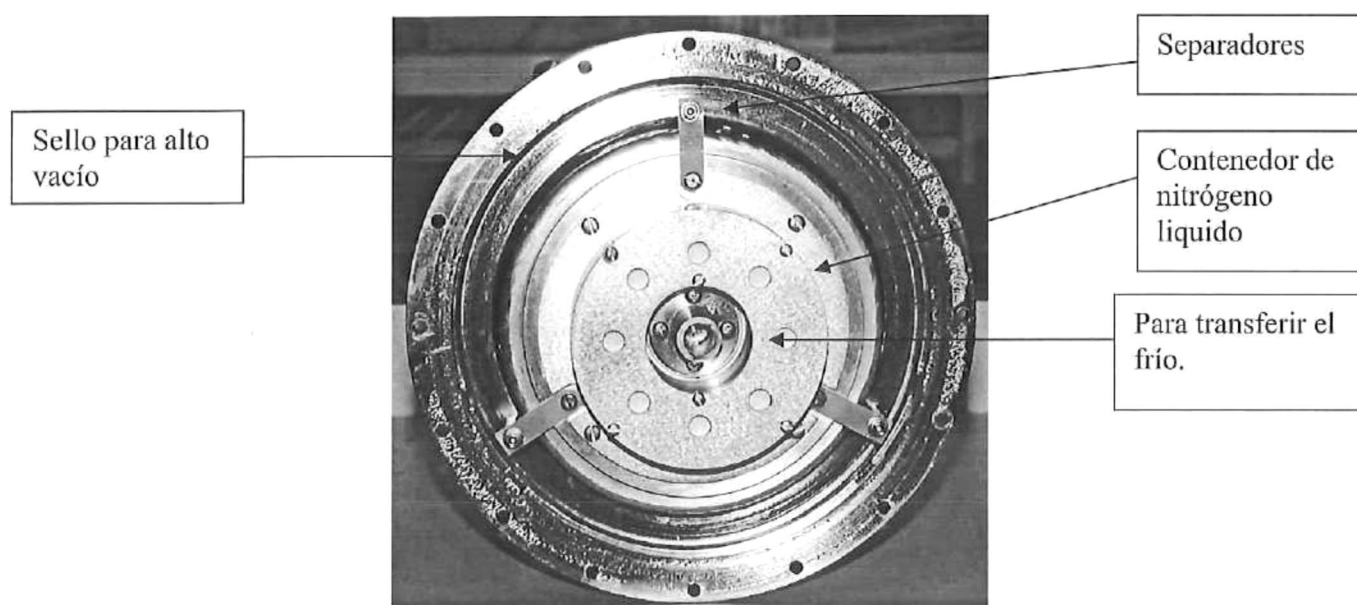


Figura 33.- Parte interna de la botella.

En la figura anterior se puede apreciar la cámara que almacena nitrógeno líquido, la cual esta aislada por medio del vacío del resto de la botella, para evitar la transferencia térmica

hacia el exterior y en la parte central se muestra el émbolo que transfiere la temperatura hacia el detector por medio del dedo frío.

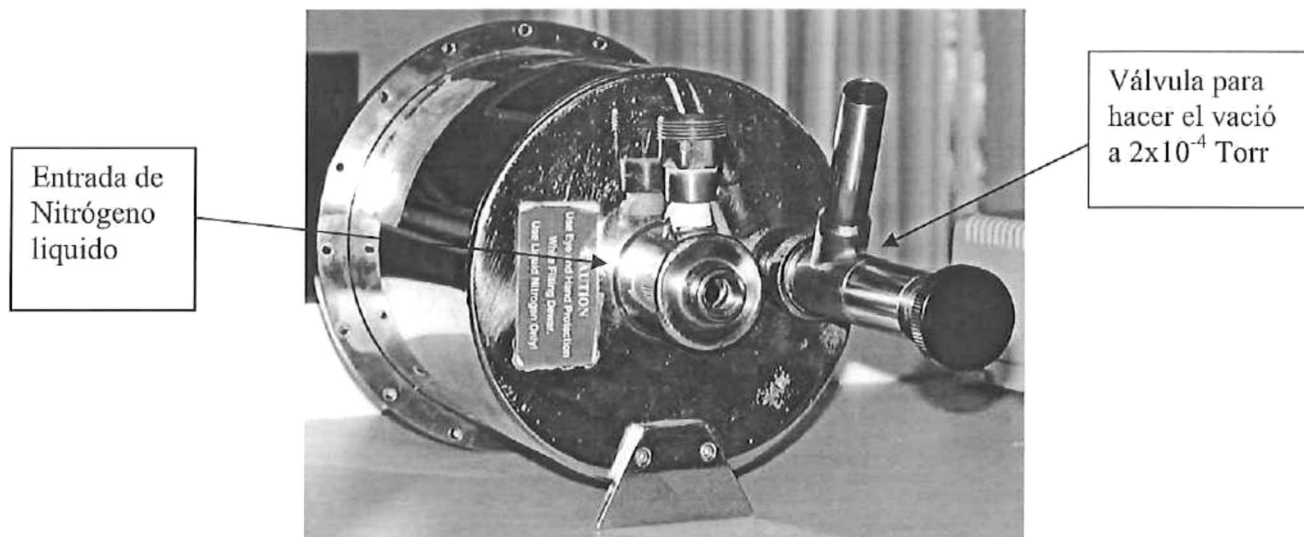


Figura 34.- Botella criogénica, válvula de vacío y entrada de nitrógeno.

En la figura 34 se muestra la válvula que nos permite hacer vacío a la botella. El vacío realizado para las pruebas fue de 2×10^{-4} torrs.

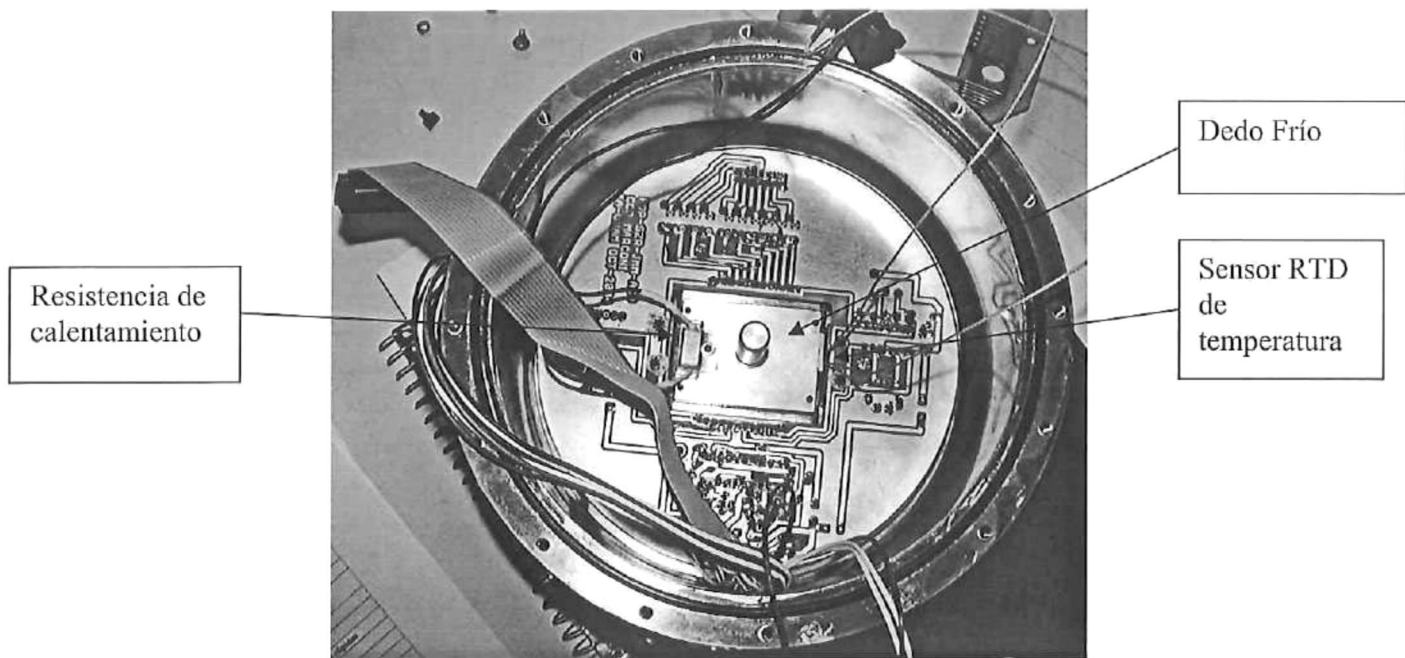


Figura 35.- Botella criogénica, parte superior con electrónica.

En la figura anterior se muestra la parte posterior de la electrónica, y se muestra el dedo frío el cual está sujeto al CCD para enfriarlo.

III.5 HERRAMIENTAS UTILIZADAS.

Para desarrollar las pruebas del sistema se utilizaron los siguientes materiales:

- Computadora Industrial (EPC) con sistema operativo Linux.
- Computadora personal usada como interfaz de usuario.
- Tarjeta con ducto Eurobus de 6 conectores.
- Tarjeta secuenciadora.
- Tarjeta de fases programable.
- Tarjeta de conversión analógica a digital.

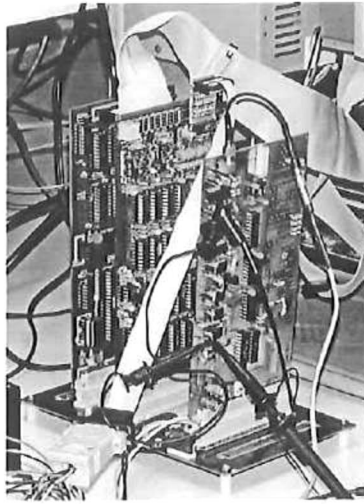


Figura 36.- Ducto Eurobus con las tarjetas de Fases, ADC y secuenciadora.

- CCD E2V 4240, grado científico tipo 1.

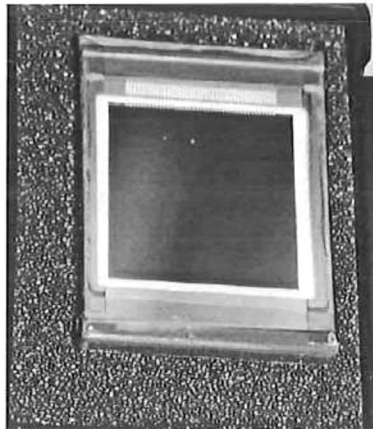


Figura 37.- CCD E2V 4240

- Circuito pre-amplificador y generador de voltajes de polarización.

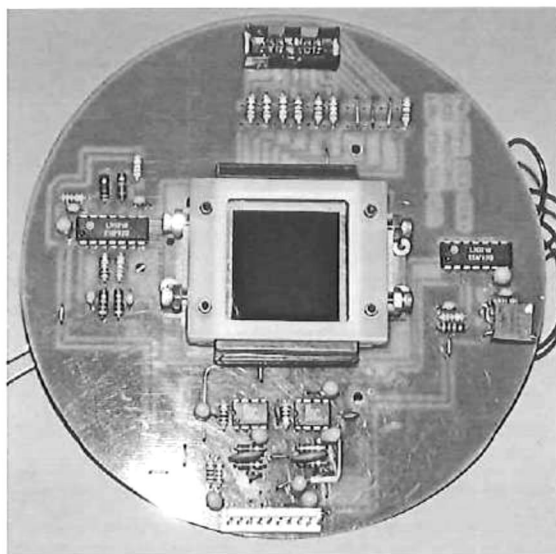


Figura 38.- CCD con su electrónica.

- Lente Nikkor 24mm, F2.8.



Figura 39.- Lente usado cámara.

- Programador de micro-controladores de la familia 8051.
- 2 Fuentes de voltaje variable de 2 salidas, ajustadas a $\pm 15V$.
- 1 Fuente de +30V.

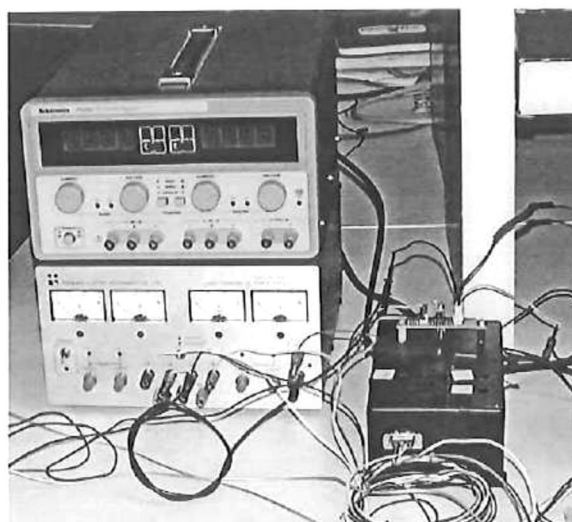


Figura 40.- Las 3 fuentes de poder utilizadas.

- Osciloscopio digital.
- Multímetro digital.
- Obturador electró-mecánico Melles Griot.



Figura 41.- Obturador electromecánico.

- Botella criogénica.

- Esfera de integración Oriel 70481.



Figura 42.- Esfera de integración.

CAPITULO 4

IV. RESULTADOS

IV.1 INTRODUCCIÓN.

Tradicionalmente el desempeño de los sistemas basados en CCDs se han medido usando estándares comerciales, los cuales no cumplen los requerimiento de la mayoría de las aplicaciones científicas. Estos estándares comerciales se basan en unidades fotométricas relativas (volts, lux, lumens, etc.) lo cual hace difícil conocer el desempeño real, sin embargo los sistemas para uso científico utilizan estándares de calibración basados en unidades absolutas (fotones, electrones, watts, etc.).

En este capítulo se describen las pruebas realizadas para caracterizar el sistema de adquisición de imágenes utilizando el análisis de la curva de transferencia de fotones, debido a que esta prueba a sido considerada la más valiosa, por la cual es utilizada para la calibración, caracterización y optimización de las cámaras basadas en CCDs [14].

IV.2 CONDICIONES DE LAS PRUEBAS.

Para analizar la respuesta del sistema, se armó el sistema de adquisición en el laboratorio del Observatorio Astronómico Nacional, como se muestra en la figura 43, utilizando los componentes listados en la sección 5 del capítulo III.

Se enfrió el CCD a -106°C aproximadamente, utilizando nitrógeno líquido. Para medir la temperatura se utilizó el sensor RTD HEL-700 (hojas de datos en el apéndice VII.12) que se encuentra en la base que soporta al CCD, ver figura 35. Al alcanzar el CCD la temperatura de -106°C , este sensor tenía una resistencia de 58.5 ohms. Al alcanzar esta temperatura, aplicamos 12V a la resistencia interna de 100 ohms, ver figura 35, para mantener la temperatura deseada.

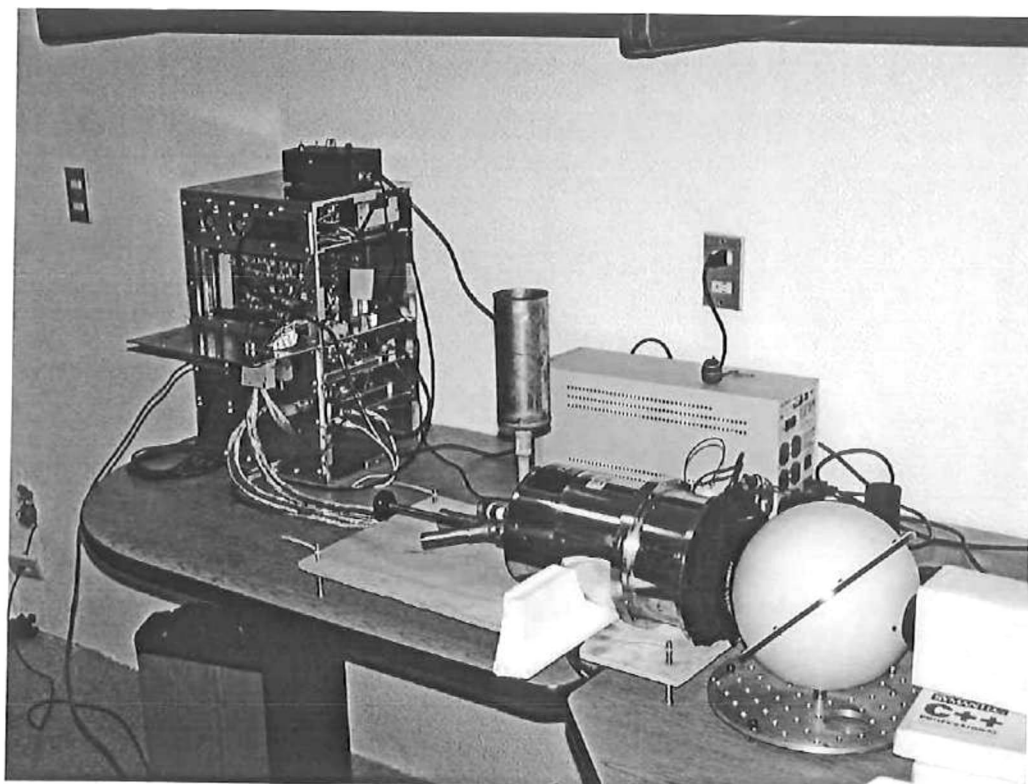


Figura 43.- Electrónica del sistema de adquisición.

IV.3 CURVA DE TRANSFERENCIA DE FOTONES.

La curva de transferencia de fotones es utilizada para evaluar varios parámetros de los CCDs en términos absolutos. Estos parámetros incluyen el ruido de lectura, ganancia del sistema, capacidad del pozo, linealidad e intervalo dinámico. Esta transferencia de fotones es usualmente la primera prueba que se realiza puesto que nos permite determinar el estado general de nuestro sistema de adquisición debido que para obtenerla todo el “*hardware*” y el “*software*” debe de estar en perfecto orden [14].

Para realizar esta medición, a la cámara se le instalo un obturador el cual es controlado por el puerto paralelo de la PC de control, una esfera de integración para tener un campo plano de luz y como fuente de luz un foco de lámpara incandescente. Esta configuración se muestra en la figura 43 y su diagrama general a bloques es el mostrado en la figura siguiente.

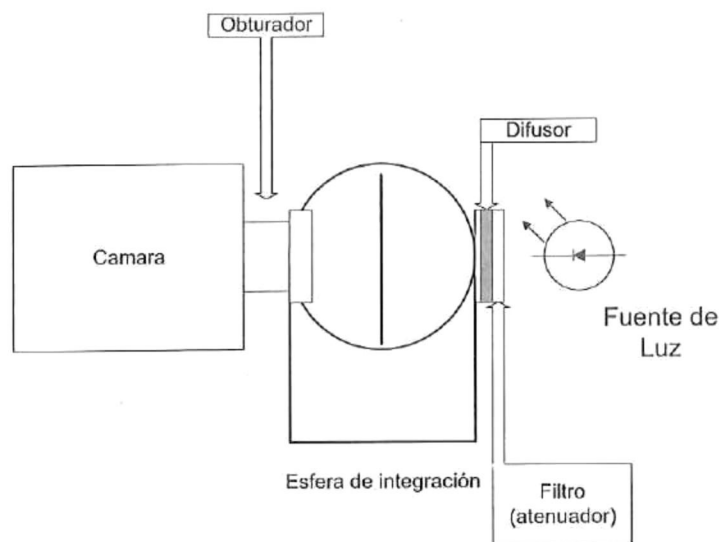


Figura 44.- Configuración óptica del experimento.

Para obtener la gráfica de transferencia de fotones, se utilizaron los pasos siguientes:

1. Se adquirió un bias de una región del CCD de 100x100 pixeles.
2. Se adquirió dos imágenes de la misma región de 100x100 pixeles con el tiempo de exposición mostrado en la tabla 17.
3. Las imágenes obtenidas se restaron y a la imagen resultante se le calculo su media y desviación estándar anotando el resultado en la tabla 17.
4. Se repitieron los pasos 2 y 3 hasta que la imagen se saturó.
5. Se obtuvo la tabla 17, generando dos columnas adicionales, una con la varianza/2 de los datos y la otra contiene la media de los datos restando el dato inicial para iniciar la gráfica con el valor de 0.
6. Por ultimo, se gráfico logarítmicamente en el eje de la abcisa, la media de cada imagen obtenida y en el eje de la ordenada, la varianza/2, tal como se muestra en la figura 45.

Nota: El factor de división entre dos se incluyó en la varianza debido a que el ruido se incremento en factor de $\sqrt{2}$ al restar dos imágenes en el paso 3.

#	Tiempo (Segundos)	Desviación Estándar	Media	Varianza/2	Eje X
1	0	3.13	764.51	4.91	0
2	0	3.12	764.66	4.85	0.15
3	100.00	3.03	764.50	4.59	(0.01)
4	300.00	79.43	8,586.46	3,154.65	7,821.95
5	400.00	90.01	11,033.62	4,051.17	10,269.11
6	500.00	99.49	13,456.97	4,948.63	12,692.46
7	600.00	108.14	15,883.54	5,847.13	15,119.03
8	700.00	116.15	18,307.65	6,745.41	17,543.14
9	800.00	123.62	20,726.47	7,640.95	19,961.96
10	1,000.00	137.31	25,548.82	9,427.02	24,784.31
11	1,200.00	149.75	30,370.71	11,212.53	29,606.20
12	1,400.00	161.20	35,174.63	12,992.72	34,410.12
13	1,600.00	171.88	39,976.35	14,771.37	39,211.84
14	2,000.00	181.61	49,468.71	16,490.52	48,704.20
15	2,200.00	176.70	54,095.18	15,611.93	53,330.67

Tabla 17.- Datos de la curva de transferencia de fotones.

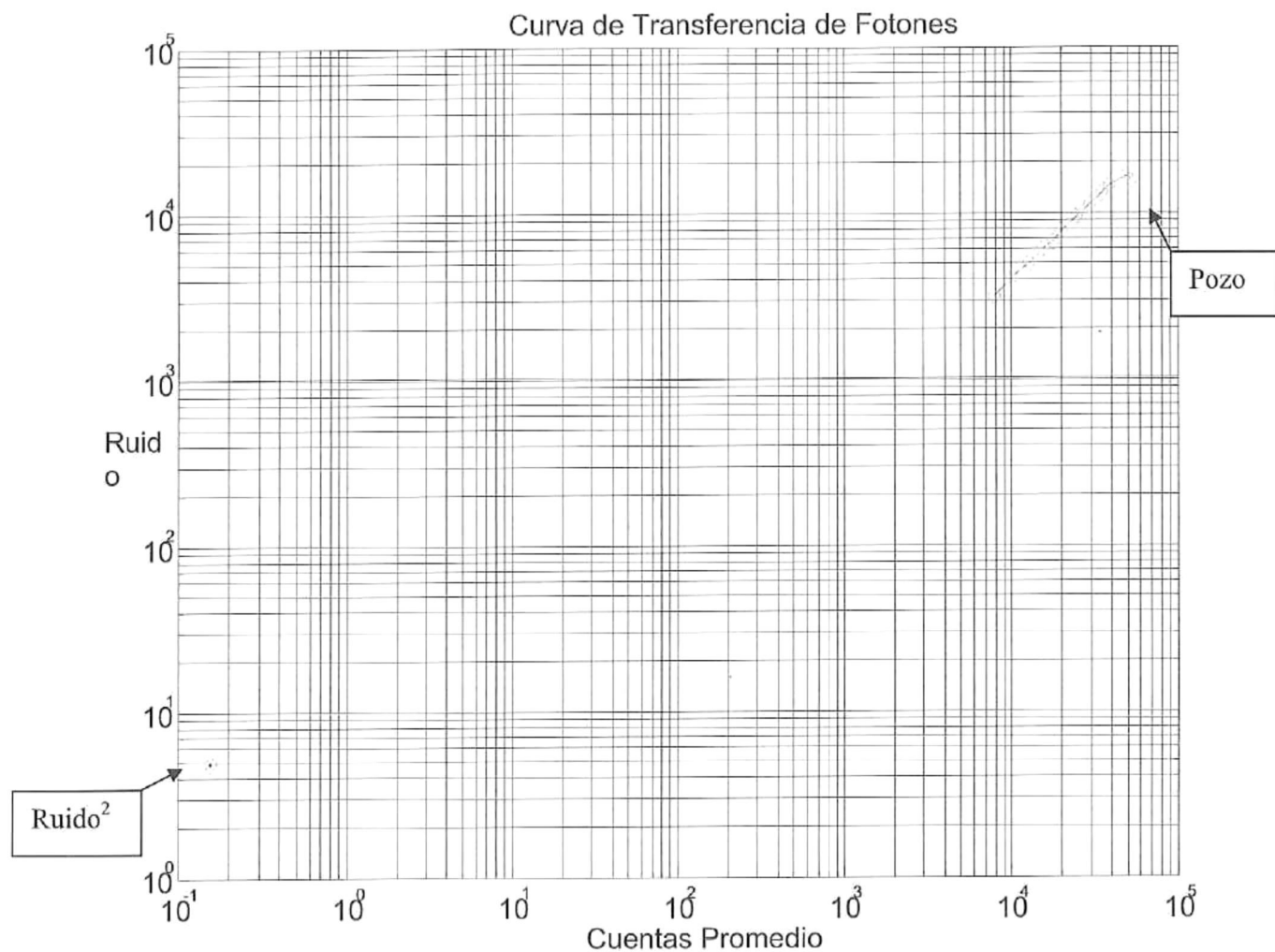


Figura 45.- Curva de transferencia de fotones.

La grafica anterior fue tomada usando el CCD modelo 42-40 NIMO de la compañía “e2v Technologies”. Esta grafica representa el comportamiento típico de respuesta de un CCD [16]. En la cual podemos obtener la siguiente información:

- La capacidad del pozo. Gráficamente se muestra la capacidad máxima del pozo, es nuestro caso es de 54,095.18 cuentas. Este punto es el valor de la media de una imagen antes de que se sature.
- El ruido de lectura, representa el ruido aleatorio medido en condiciones de oscuridad total. El ruido obtenido fue de $\sqrt{4.91} = 2.21$ cuentas, éste se calculo con la varianza/2 de la primera serie de datos de la tabla 17.
- Para obtener la ganancia (k) del sistema, se graficaron los datos linealmente intercambiando los ejes xy, como se muestra en la gráfica, se ajusto una recta a la región plana (puntos 5 al 16), obteniendo así la ecuación lineal $y=2.7x -668.75$. La ganancia k es equivalente a la pendiente, el valor obtenido fue $k=2.7$.

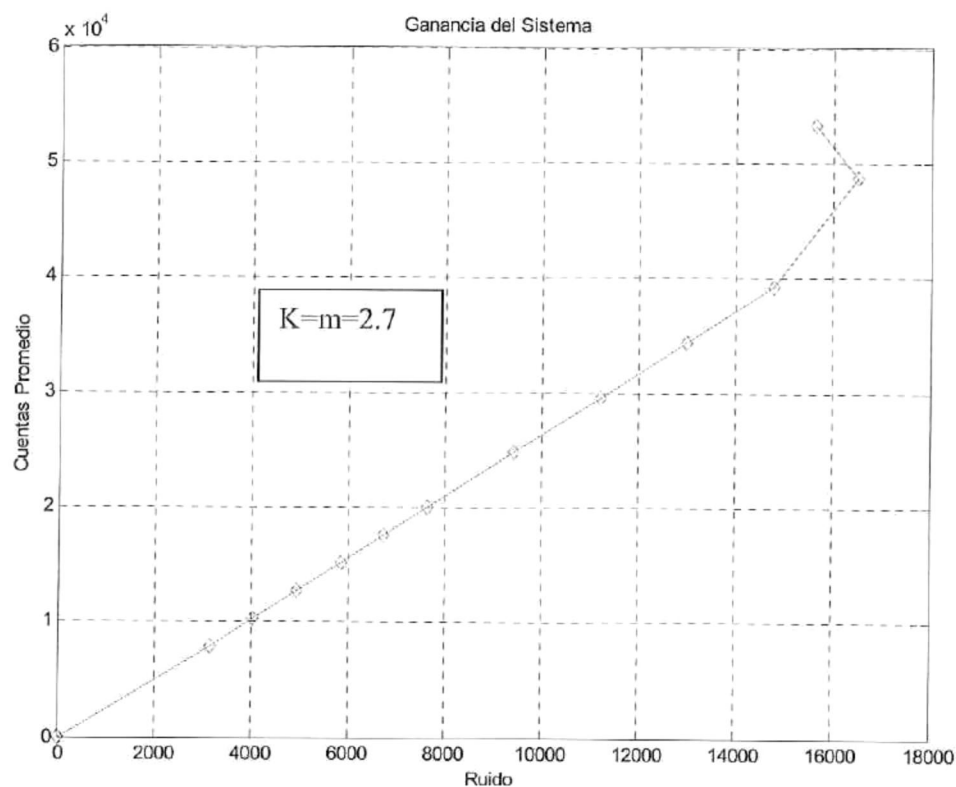


Figura 46.- Ganancia del Sistema.

Con el valor de ganancia (k) obtenido, ahora es posible obtener el valor de pozo en electrones, el cual es de: $k \times \text{ruido} = 2.7 \times 54,095.18 = 146,057$ electrones, el cual es aproximadamente igual al indicado en las hojas de datos del fabricante.

El ruido de lectura obtenido es de $2.7 \times 2.21 = 5.96 \text{ e}^- \text{ rms}$.

IV.4 GRÁFICA DE LINEALIDAD.

Esta medida de la linealidad, es que tan lineal el CCD responde a un cambio de la fuente de luz, por ejemplo, si tomáramos una imagen de 1 segundo con una fuente de luz estable la cual produjera 1,000 electrones de carga, entonces al adquirir una imagen de 10 segundos, tendríamos que obtener 10,000 electrones de carga del CCD.

Para realizar esta prueba utilizamos la configuración mostrada anteriormente en la figura 44, y los datos obtenidos en la tabla 17. Graficamos el tiempo de exposición vs. señal promedio, además ajustamos una línea recta con el propósito de comparación. En la figura 47 se observa que el comportamiento de la cámara es lineal excepto al inicio donde la lectura predominante es dominada por el ruido de la electrónica y también al final de la gráfica donde el CCD se comienza a saturar.

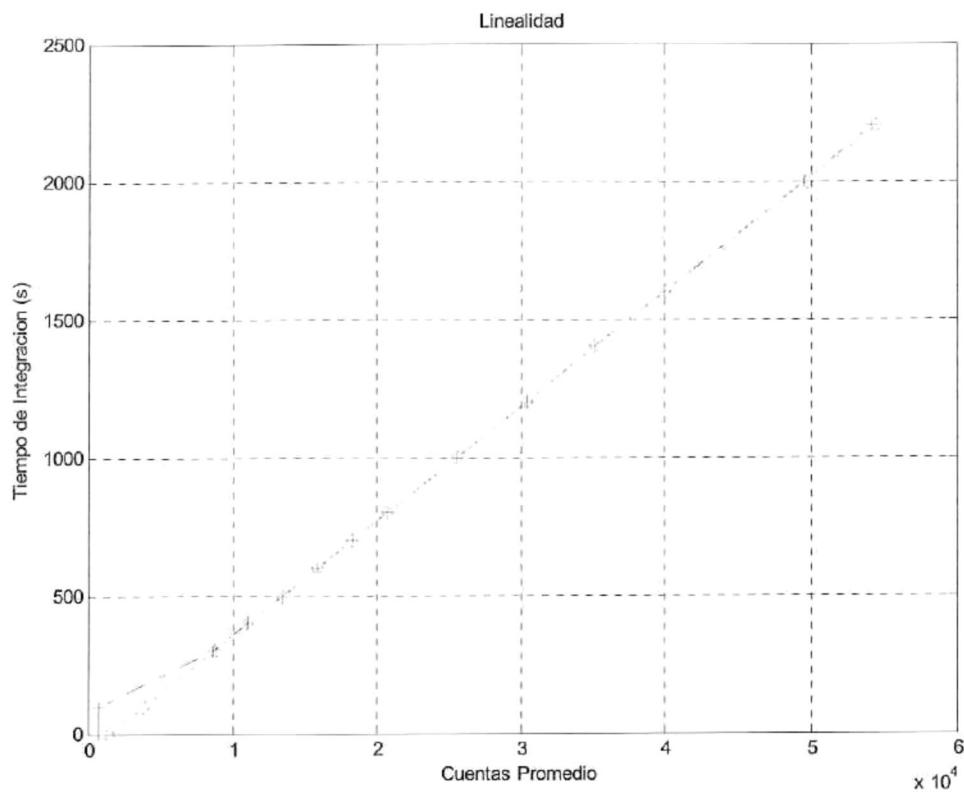


Figura 47.- Linealidad del sistema.

IV.5 PRUEBA DE RUIDO DEL SISTEMA.

El ruido obtenido en la sección IV.2 es el ruido de todo el sistema, calculado utilizando la curva de transferencia de fotones, para comprobar este resultado adquirimos 2 imágenes de bias y las restamos. De la imagen resultante analizamos una región de 400 pixeles. En la gráfica 47 mostramos el histograma de la región analizada y la desviación estándar. El ruido en las imágenes es $\frac{3.53}{\sqrt{2}}=2.5$ el cual es similar al obtenido con el método de la curva de transferencia de fotones.

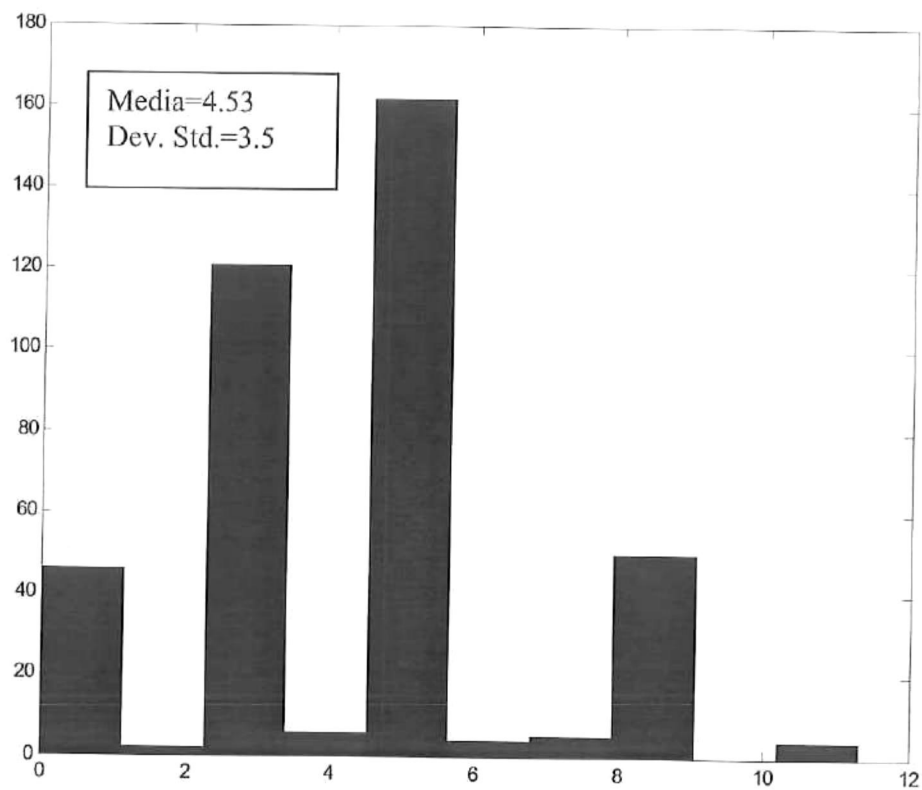


Figura 48.- Histograma del ruido del sistema.

Para determinar el ruido generado por toda la electrónica, simplemente desconectamos el CCD y generamos la misma secuencia de lectura de una imagen. El ruido obtenido fue de 1.00 cuentas, el cual es equivalente a 2.7 e⁻ rms

CAPITULO 5

V. CONCLUSIONES

El parámetro principal en un sistema de adquisición de imágenes astronómicas para el análisis científico es la incertidumbre ó ruido del sistema, es por esto que en el experimento descrito en el capítulo anterior fue importante la medición del ruido total del sistema y la medición del ruido de la electrónica, por que así podemos calcular la contribución del ruido de nuestra electrónica en el sistema en general.

Para esto primeramente se calcula el ruido del CCD y lo calculamos de la siguiente forma:

$$(\text{Ruido Total})^2 = (\text{Ruido Electrónica})^2 + (\text{Ruido CCD})^2$$

Despegando y sustituyendo, obtenemos:

$$\text{Ruido CCD}^2 = (\text{Ruido Total})^2 - (\text{Ruido Electrónica})^2$$

$$\text{Ruido CCD} = ((5.96)^2 - (2.7)^2)^{1/2} = 5.31 \text{ e}^- \text{ rms.}$$

Por lo que se observa del resultado anterior, es que la mayor contribución de ruido en el sistema es proveniente del ruido intrínseco del CCD (79.47%) y solo el 20.53% del ruido proviene de la electrónica. Cumpliendo así el objetivo electrónico más importante.

Otro beneficio importante es que este sistema prototipo generó las bases tecnológicas para desarrollar sistemas completos basados en CCDs científicos en el Instituto de Astronomía de la UNAM, además el tener en operación este sistema prototipo permitirá obtener recursos para realizar la versión final del sistema para ser utilizado en el Observatorio Astronómico Nacional.

Un sistema desarrollado en el Instituto de Astronomía presentara varias ventajas con respecto a los sistemas actualmente utilizados, debido a que ya no será necesario enviar el equipo al extranjero al calibrar o reparar, ya que al contar con toda la información será posible hacer estos trabajos en el lugar de uso del sistema ahorrando tanto tiempo como dinero.



Figura 49.- Primera imagen adquirida con el CCD E2V 4240.

En la gráfica 49 se muestra la primera imagen adquirida con nuestro sistema de adquisición, utilizando el CCD de ingeniería de la compañía E2V, modelo 4240. La gráfica muestra una fotografía del laboratorio de electrónica del Instituto de Astronomía en Ensenada. Las imperfecciones de la imagen fueron ocasionadas por la lente utilizada.

V.1 PROBLEMAS ENCONTRADOS.

En el transcurso del desarrollo del sistema nos enfrentamos a diversos problemas, los cuales se listan a continuación:

1. Ruido eléctrico en los voltajes de polarización y señal de video, el cual fue ocasionado por la longitud de los cables entre el sistema y el CCD, se tuvo que añadir un circuito dentro de la botella criogénica. Este circuito contiene un pre-amplificador para la señal de video y además genera los voltajes de polarización utilizando resistencias como divisores de voltaje reforzándolos con amplificadores operacionales. En el apéndice VII.8 puede consultar sus diagramas eléctricos. Debido a la utilización de este circuito, ya no fue necesario el uso de la tarjeta de fuentes programables, descrita en el capítulo anterior.
2. Variaciones en las cuentas adquiridas en la tarjeta de conversión analógica a digital. Este problema fue debido a que en el circuito impreso de esta tarjeta había señales digitales que pasaban debajo de algunos circuitos analógicos contaminándolos con ruido. Se realizó una segunda versión de la tarjeta de conversión analógica a digital enlutando las señales analógicas apartadas de la sección digital y mejorando los planos de tierra. Este problema prácticamente desapareció, solo una cuenta de variación obtenemos.
3. Al adquirir imágenes faltaban columnas de las imágenes y/o la imagen no salía completa. Esto fue debido a los errores de secuencia de lectura. Se revisó la secuencia y se realizó conforme a las secuencias descritas en la hoja de datos del CCD, ver apéndice VII.11.
4. El principal problema fue al realizar la curva de transferencia de fotones, debido a 2 factores, el ruido elevado (mayor de 20 cuentas) y la no linealidad de la región central de la curva. Este problema fue debido a que en la configuración mostrada en la figura 50, está no generaba una iluminación uniforme en el detector y no se generaba un cambio de intensidad de luz controlado. Fue entonces que se decidió

realizar el experimento utilizando la configuración mostrada en la figura 44 variando el tiempo de exposición y no la intensidad de la luz como lo estábamos realizando. Este método lo realizamos por la recomendaciones en el libro de Janes Janesick[14].

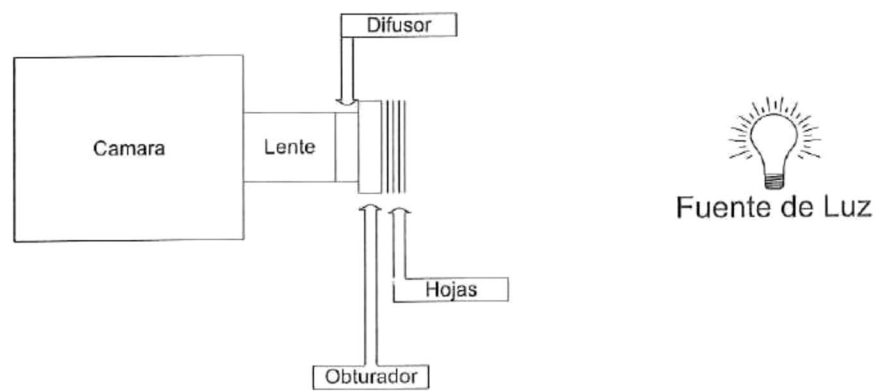


Figura 50.- Configuración óptica del experimento 2.

V.2 TRABAJOS FUTUROS.

Para obtener la versión final de este sistema de adquisición de imágenes de video y que sea utilizado por los astrónomos en el Observatorio Astronómico Nacional, se recomienda lo siguiente:

- Optimizar el espacio de los circuitos utilizando componentes de montaje superficial.
- Reducir la electrónica utilizando componentes programables (FPGAS).
- Anexar al sistema la electrónica necesaria para controlar un obturador.
- Anexar el control y despliegue de la temperatura del CCD.
- Desarrollar una interfaz de usuario amigable en un ambiente gráfico.

También es recomendable tener un laboratorio con un cuarto limpio para la protección y limpieza del CCD y los componentes internos de la botella criogénica. Además es necesaria una mesa óptica, equipo para caracterizar la respuesta del CCD tal como una esfera de integración y lámparas de comparación con su control de intensidad.

CAPITULO 6

VI. REFERENCIAS BIBLIOGRÁFICAS

Referencias computacionales:

1. Richard Stones Neil Matthew
Beginning linux programming
Segunda Edición.
Wrox
2. Alessandro Rubini.
Linux Device Drivers.
O'Reilly
Primera edición, 1998.
3. Bao Ha, Tina Nguyen
Linux Slackware Unleashed
Sams
Primera edición 1999.

Referencias de electrónica:

4. Dacosta, G.
Astronomical CCD Observing and Reduction.
ASP conference Series Vol. 23.
1992.
5. Holst Gerald.
CCD arrays Cameras and Displays.
JDC Publishing.
1996.
6. Christian Buil.
CCD astronomy
Willmann Bell Inc.
Primera edición, 1991.

7. Bair Stephan.
CCD Imaging Systems.
Burr Brown.
8. Kristian,J, Blouke, M.
Charge Coupled Devices in Astronomy.
Scientific American.
Octubre, 1992.
9. Ronald J. Tocci, Neal S. Widmer.
Digital systems: principles and applications.
Octava edición.
Prentice Hall.
10. James Janesick.
Electronics Design of High Performance Digital CCD Cameras.
The international Society for optical engineering.
Short Course Notes.
Enero, 2000.
11. James Janesick, Blouke, M.
Past and Present of Scientific CCD's.
Optics and Photonics News.
Abril, 1995.
12. Steve B. Howel.
Handbook of CCD Astronomy.
Cambridge University Press.
Primera edición, 2002.
13. Leonel, Gutiérrez.
Introducción a los CCD's.
Comunicaciones internas, UNAM.
2002.
14. James R. Janesick.
Scientific Charge Coupled Devices.
SPIE Press.
2001.

15. Thomas H. Ebben.
Low Noise Electronics
The international society for optical engineering (SPIE).
Short Course Notes.
16. Richard Berry.
The CCD Camera Cookbook.
Willmann Bell Inc.
1994.
17. **The ccd image sensor.**
Thomson composants militaires ET spatiaux

Referencias de Internet:

18. Apogee Instruments, Inc.
<http://www.ccd.com/ccdu.html>
19. Scientific imaging technologies, Inc.
<http://www.site-inc.com/tutorial1.htm>
"An introduction to Scientific imaging Charge-Couple Devices"
<http://www.site-inc.com/product-1024x1024-ccd.htm>
<http://www.site-inc.com/pdf/003datsh.pdf>

CD Interactivos

20. Rouper Scientific CD.
CCD Imaging Fundamentals.
21. James, Janesick
Introduction to charged coupled devices

CAPITULO 7

VII. APENDICES

VII.1 DEFINICIÓN DE TERMINOS

A continuación se definen algunos términos técnicos utilizados a lo largo del trabajo:

- **ADC**: Convertidor analógico a digital.
- **Bias**: Imagen con exposición de tiempo igual a cero.
- **CCD**: Siglas provenientes del inglés *Charged Coupled Device* que significa dispositivo de acoplamiento de carga. El CCD es una matriz de sensores que convierten la luz (fotones) a una señal eléctrica.
- **DAC**: Convertidor digital a analógico.
- **Dark**: Imagen tomada con el obturador cerrado con un periodo de tiempo diferente de cero.
- **DMA**: Siglas provenientes del inglés *Direct memory Access* que significa acceso directo a memoria.
- **EPC**: Siglas provenientes del inglés *Embedded Personal Computer*. Computadora personal industrial
- **GAL**: Arreglo de compuertas lógicas.
- **Resolución**: Es la medida horizontal y vertical en pixeles de una imagen.
- **MOS**: Metal Oxide Semiconductor.
- **Píxel**: Es el elemento mínimo utilizado para la representación gráfica de un elemento.
- **PLD**: Dispositivo lógico programable.

VII.2 INSTRUCCIONES DE LA TARJETA SECUENCIADORA.

#	Instrucción	Uso
01	Carga RAM	Cargar secuencia a RAM.
Mensaje:		
	#	Inicio
	01	Numero de instrucción
	NN	Dirección en RAM
	NNNNNNNNNN	Secuencia a almacenar
	\$	Fin del mensaje

Tabla 18.- Instrucción carga a RAM.

#	Instrucción	Uso
02	A secuencias	Pone al micro-controlador en modo de secuencias
Mensaje:		
	#	Inicio
	02	Numero de instrucción
	xx	No se usa
	xxxxxxxxxx	No se usa
	\$	Fin del mensaje

Tabla 19.- Instrucción a secuencias.

#	Instrucción	Uso
03	Retardo mueve línea	Retardo de mueve línea
Mensaje:		
	#	Inicio
	03	Numero de instrucción
	xx	No se usa
	xxxxxxxxNN	El byte menos significativo contiene el valor del retardo
	\$	Fin del mensaje

Tabla 20.- Instrucción Retardo mueve línea.

#	Instrucción	Uso
04	Numero de pasos DigPix	Numero de pasos de la secuencia de digitaliza píxel.
Mensaje:		
	#	Inicio
	04	Numero de instrucción
	xx	No se usa
	xxxxxxxxNN	El byte menos significativo contiene el valor del número de pasos.
	\$	Fin del mensaje

Tabla 21.- Instrucción Numero de pasos DigPix.

#	Instrucción	Uso
05	Numero de pasos MuevePIX	Numero de pasos de la secuencia mueve píxel.
Mensaje:		
	#	Inicio
	05	Numero de instrucción
	xx	No se usa
	xxxxxxxxNN	El byte menos significativo contiene el valor del número de pasos.
	\$	Fin del mensaje

Tabla 22.- Instrucción numero de pasos MuevePIX.

#	Instrucción	Uso
06	Numero de pasos Mueve línea	Numero de pasos de la secuencia mueve línea.
Mensaje:		
	#	Inicio
	06	Numero de instrucción
	xx	No se usa
	xxxxxxxxNN	El byte menos significativo contiene el valor del número de pasos.
	\$	Fin del mensaje

Tabla 23.- Instrucción numero de pasos mueve línea.

#	Instrucción	Uso
07	Retardo digitaliza píxel	Valor de retardo de digitaliza píxel
Mensaje:		
	#	Inicio
	07	Numero de instrucción
	xx	No se usa
	xxxxxxxxNN	El byte menos significativo contiene el valor del retardo.
	\$	Fin del mensaje

Tabla 24.- Instrucción retardo digitaliza píxel.

#	Instrucción	Uso
08	Retardo mueve Píxel	Valor de retardo de mueve píxel
Mensaje:		
	#	Inicio
	08	Numero de instrucción
	Xx	No se usa
	xxxxxxxxNN	El byte menos significativo contiene el valor del retardo.
	\$	Fin del mensaje

Tabla 25.- Instrucción retardo mueve píxel.

#	Instrucción	Uso
09	Numero de pasos mueve línea 1	Numero de pasos de la secuencia mueve línea tipo 1.
Mensaje:		
	#	Inicio
	09	Numero de instrucción
	xx	No se usa
	xxxxxxxxNN	El byte menos significativo contiene el valor del número de pasos.
	\$	Fin del mensaje

Tabla 26.- Instrucción para fijar el numero de pasos de mueve línea 1.

#	Instrucción	Uso
10	Numero de pasos mueve línea 2	Numero de pasos de la secuencia mueve línea tipo 2.
Mensaje:		
	#	Inicio
	10	Numero de instrucción
	xx	No se usa
	xxxxxxxxNN	El byte menos significativo contiene el valor del número de pasos.
	\$	Fin del mensaje

Tabla 27.- Instrucción para fijar el numero de pasos de mueve línea 2.

#	Instrucción	Uso
11	Numero de pasos mueve línea 3	Numero de pasos de la secuencia mueve línea tipo 3.
Mensaje:		
	#	Inicio
	11	Numero de instrucción
	xx	No se usa
	xxxxxxxxNN	El byte menos significativo contiene el valor del número de pasos.
	\$	Fin del mensaje

Tabla 28.- Instrucción para fijar el numero de pasos de mueve línea 3.

#	Instrucción	Uso
12	Mueve línea por siempre	Ciclo infinito de mueve línea.
Mensaje:		
	#	Inicio
	12	Numero de instrucción
	xx	No se usa
	xxxxxxxxxx	No se usa
	\$	Fin del mensaje

Tabla 29.- Instrucción de ciclo infinito de secuencia mueve línea.

#	Instrucción	Uso
13	Mueve línea y llena RAM	Ciclo infinito de mueve línea y llena la RAM con un dato.
Mensaje:		
	#	Inicio
	13	Numero de instrucción
	xx	No se usa
	xxxxxxxxNN	El byte menos significativo contiene el valor del número a grabar en toda la RAM.
	\$	Fin del mensaje

Tabla 30.- Instrucción de ciclo infinito de mueve línea y llena RAM.

VII.3 PROTOCOLO DE COMUNICACIÓN DE LAS TARJETAS DEL SISTEMA.

El protocolo para escribir caracteres al los microcontroladores de la tarjeta de fuentes, fases y secuenciadora es el mismo. A continuación se describen los pasos para escribir un carácter:

1. La computadora de control escribe el carácter en el registro de datos de la tarjeta deseada.
2. La PC escribe un "1" en el bit menos significativo del registro de estado.
3. La PC lee el dato del registro de estado y espera a que el bit menos significativo de este registro tenga el valor de "1".
4. La PC escribe un "0" en el bit menos significativo del registro de estado.
5. La PC lee el dato del registro de estado y espera a que el bit menos significativo de este registro tenga el valor de "0".
6. Este proceso se repite para cada carácter a enviar.

VII.4 CÁLCULO DE LA SUMA DE VERIFICACIÓN (CHECKSUM).

El cálculo del “check sum” utilizado para comunizarnos con las tarjetas del sistema se realiza de la siguiente manera:

- Se realiza la suma de todos los caracteres sin tomar en cuenta el carácter de inicio “#” ni el carácter final “\$”.
- Al resultado de la suma se le hace una negación BIT a BIT.
- Se aplica una operación AND al resultado con el valor 0FH.
- El resultado se codifica de acuerdo al código mostrado en la tabla 21.

VII.5 SECUENCIAS ALMACENADAS EN RAM PARA LA LECTURA DEL CCD.

En la RAM de la tarjeta secuenciadora se encuentra almacenada la siguiente secuencia para mover una línea del CCD hacia el registro de lectura. Esta secuencia se almacena en la posición 64 de la RAM.

La tabla consta con la siguiente información:

ID.- Identificador de la señales a utilizar para leer el CCD.

Valor.- Valor correspondiente de la señal en la RAM.

Bit.- Bit correspondiente de la señal en la RAM.

Pasos.- Estados lógicos de la señal en cada paso de la secuencia.

Val Hex.- Valor en hexadecimal almacenado en RAM.

ID	Valor	Bit	Paso:				
			1	2	3	4	5
I01.F1	2	1	0	0	0	0	1
I02.F0	1	0	1	1	1	0	0
I03.F2	4	2	0	0	1	1	1
R0.F6	64	6	1	1	1	1	1
R1.F4	16	4	1	1	1	1	1
R2.F5	32	5	1	1	1	1	1
R3.SW.F3	8	3	0	0	0	0	0
F24-res_c	16777216	24	0	0	0	0	0
F25-int_dw	33554432	25	1	1	1	1	1
F26-int_up	67108864	26	1	1	1	1	1
F27-desc_c	134217728	27	0	0	0	0	0
F28-convst-ca	268435456	28	1	1	1	1	1
VAL HEX			16000071	16000071	16000075	16000074	16000076

Tabla 31.- Secuencia para mover una línea al registro del CCD (pasos 1 al 5).

ID	Paso:						
	6	7	8	9	10	11	12
I01.F1	1	1	1	1	0	0	0
I02.F0	0	0	0	1	1	1	1
I03.F2	0	0	0	0	0	0	0
R0.F6	1	1	1	1	1	1	1

R1.F4	1	1	1	1	1	1	1
R2.F5	1	1	1	1	1	1	1
R3.SW.F3	0	0	0	0	0	0	0
F24-res_c	0	0	0	0	0	0	0
F25-int_dw	1	1	1	1	1	1	1
F26-int_up	1	1	1	1	1	1	1
F27-desc_c	0	0	0	0	0	0	0
F28-convst-ca	1	1	1	1	1	1	1
VAL HEX	16000072	16000072	16000072	16000073	16000071	16000071	16000071

Tabla 32.- Secuencia para mover una línea al registro del CCD (pasos 6 al 12).

ID	Paso:			
	13	14	15	16
I01.F1	0	0	0	0
I02.F0	1	1	1	1
I03.F2	0	0	0	0
R0.F6	1	0	0	0
R1.F4	0	0	1	0
R2.F5	1	0	0	1
R3.SW.F3	0	1	0	0
F24-res_c	0	0	0	0
F25-int_dw	1	1	1	1
F26-int_up	1	1	1	1
F27-desc_c	0	0	0	0
F28-convst-ca	1	1	1	1
VAL HEX	16000061	16000009	16000011	16000021

Tabla 33.- Secuencia para mover una línea al registro del CCD (pasos 13 al 16).

En las siguientes tablas se presenta la información almacenada en la RAM de la tarjeta secuenciadora para digitalizar un píxel del CCD. Estos valores son almacenados iniciando en la posición 32 de la RAM.

ID	Valor	Bit	Pasos:				
			1	2	3	4	5
I01.F1	2	1	0	0	0	0	0
I02.F0	1	0	1	1	1	1	1
I03.F2	4	2	0	0	0	0	0
R0.F6	64	6	1	1	1	1	0
R1.F4	16	4	0	0	0	0	0
R2.F5	32	5	1	1	1	1	1
R3.SW.F3	8	3	0	0	0	0	0
F24-res_c	16777216	24	0	0	0	0	1

F25-int_dw	33554432	25	1	1	1	1	1
F26-int_up	67108864	26	1	1	1	1	1
F27-desc_c	134217728	27	0	0	0	0	0
F28-convst-ca	268435456	28	1	1	1	1	1
VAL HEX			16000061	16000061	16000061	16000061	17000021

Tabla 34.- Secuencia para digitalizar un pixel (pasos 1 al 5).

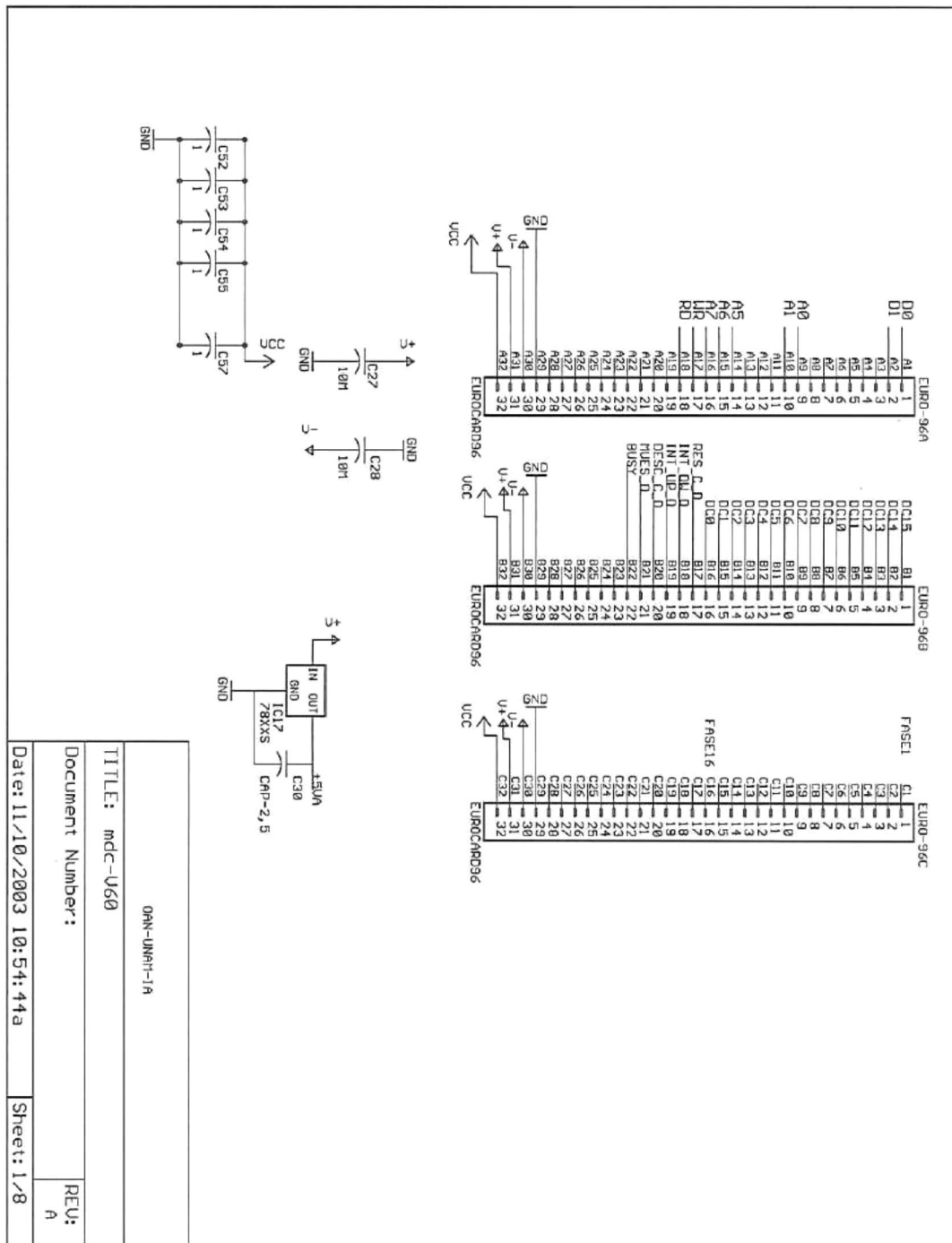
Pasos:							
ID	6	7	8	9	10	11	12
I01.F1	0	0	0	0	0	0	0
I02.F0	1	1	1	1	1	1	1
I03.F2	0	0	0	0	0	0	0
R0.F6	0	0	0	0	0	0	0
R1.F4	0	0	0	1	1	0	0
R2.F5	1	1	0	0	0	1	1
R3.SW.F3	0	0	1	0	0	0	0
F24-res_c	1	1	1	1	1	1	1
F25-int_dw	1	1	1	1	1	1	0
F26-int_up	1	1	0	1	1	1	1
F27-desc_c	0	0	1	1	1	1	1
F28-convst-ca	1	1	1	1	1	1	1
VAL HEX	17000021	17000021	1B000009	1F000011	1F000011	1F000021	1D000021

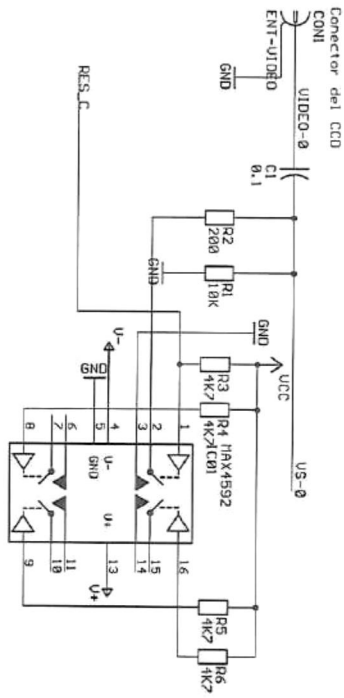
Tabla 35.- Secuencia para digitalizar un pixel (pasos 6 al 12).

Pasos:				
ID	13	14	15	16
I01.F1	0	0	0	0
I02.F0	1	1	1	1
I03.F2	0	0	0	0
R0.F6	0	0	0	0
R1.F4	0	0	0	0
R2.F5	1	1	1	1
R3.SW.F3	0	0	0	0
F24-res_c	1	1	1	1
F25-int_dw	1	1	1	1
F26-int_up	1	1	1	1
F27-desc_c	1	1	1	0
F28-convst-ca	1	0	1	1
VAL HEX	1F000021	0F000021	1F000021	17000021

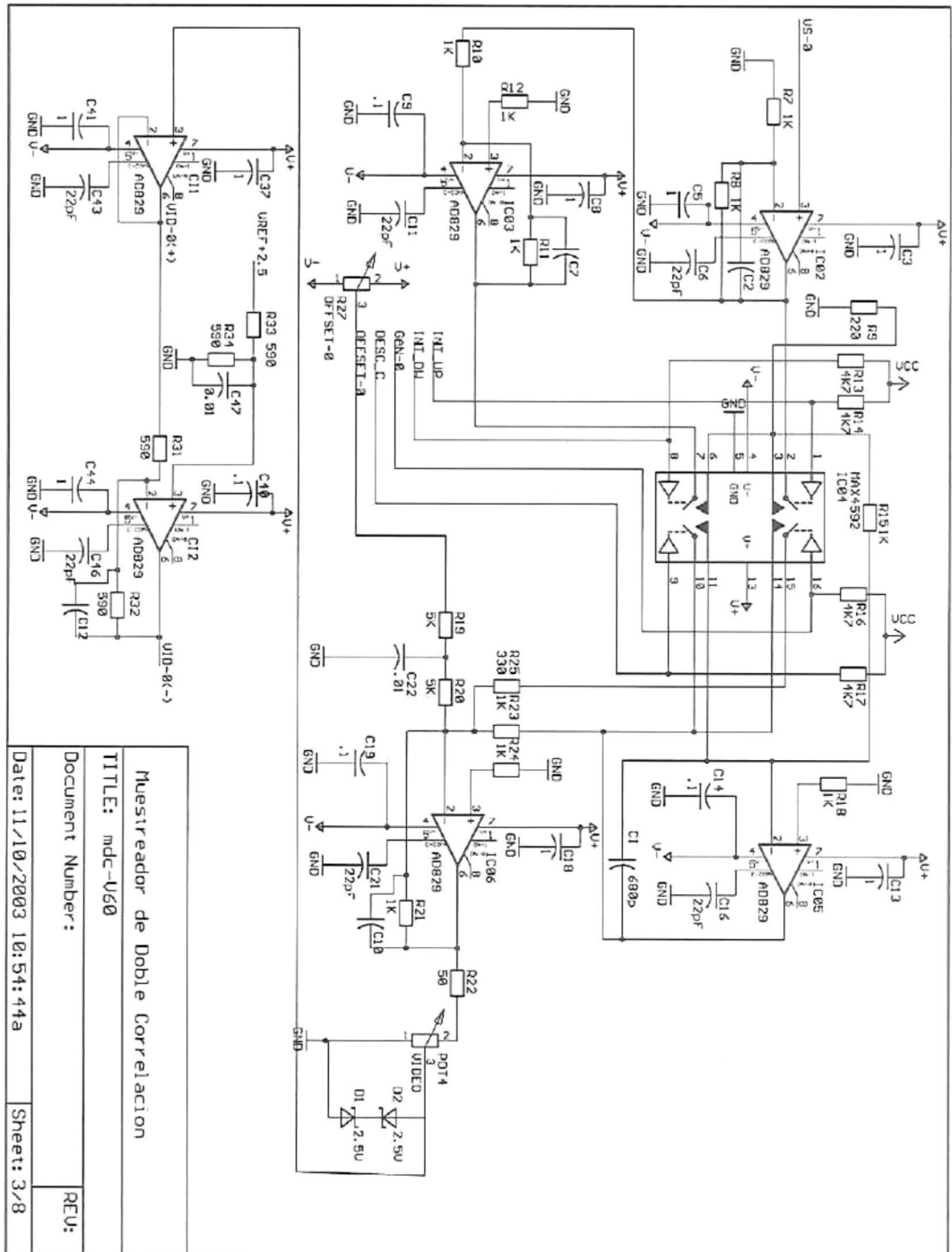
Tabla 36.- Secuencia para digitalizar un pixel (pasos 13 al 16).

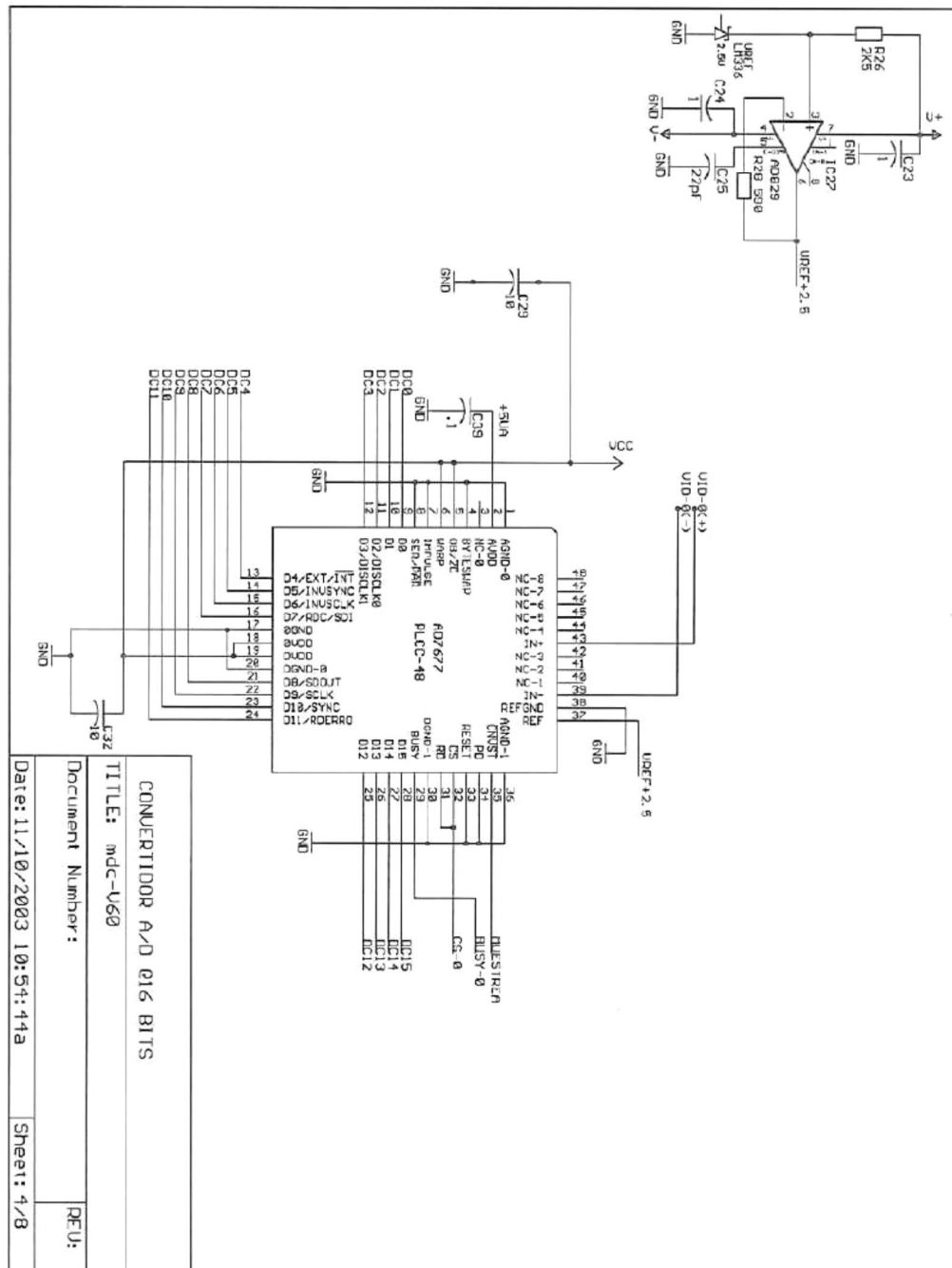
VII.6 ESQUEMATICOS DE LA TARJETA DEL ADC.

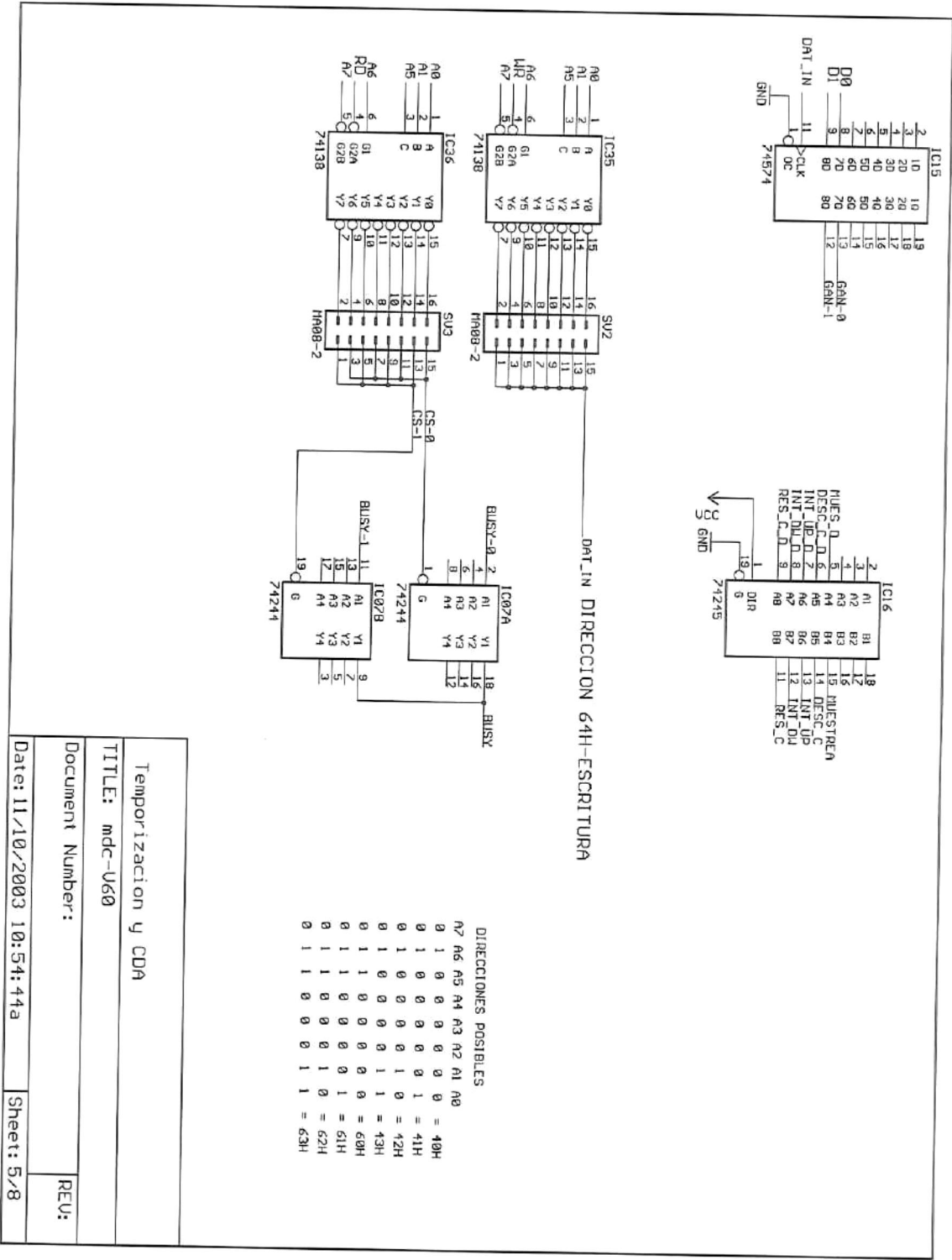




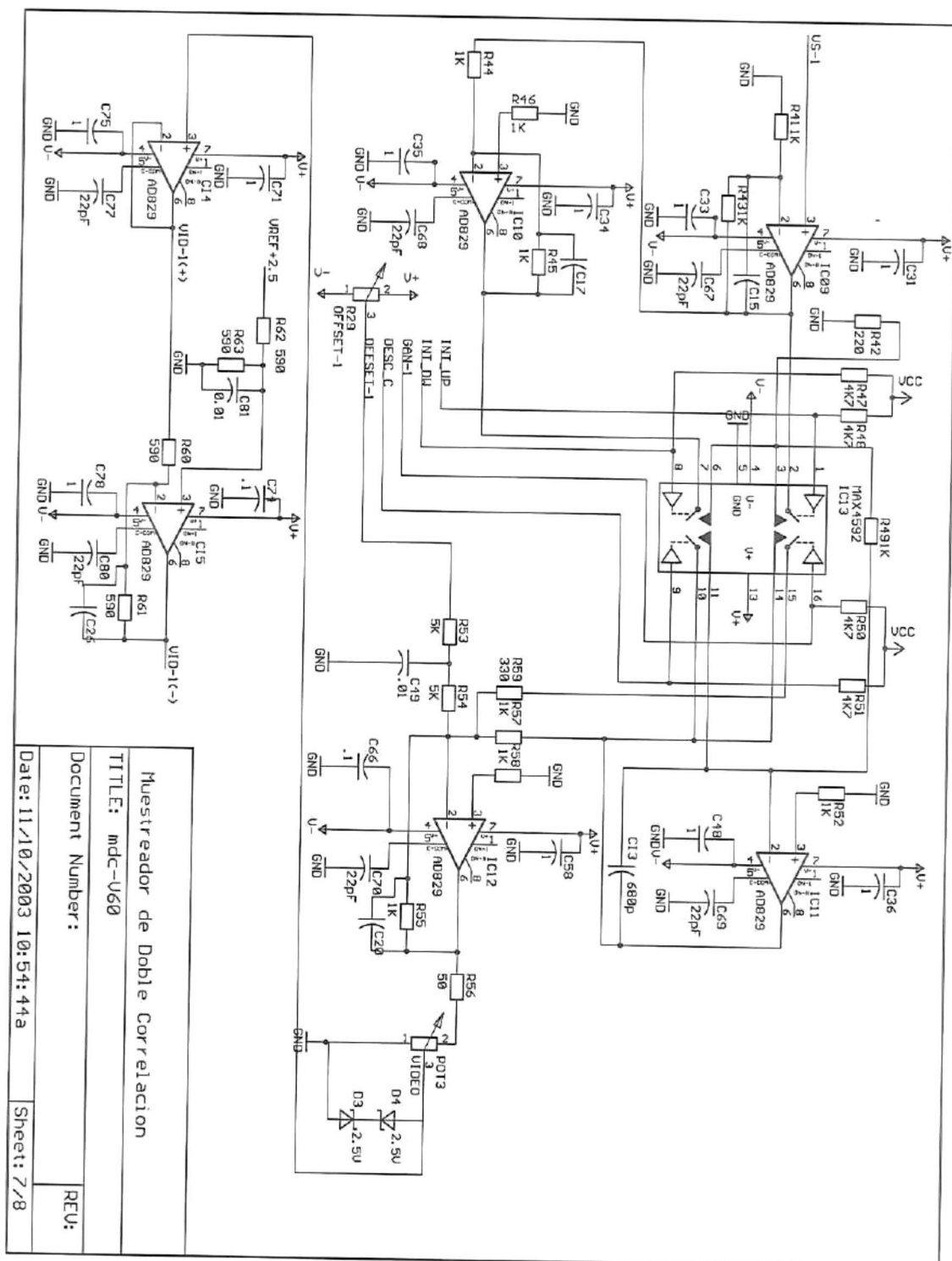
Circuito de reset del capacitor de entrada		
TITLE: mdc-U60		
Document Number:		REV:
Date: 11/10/2003 10:54:44a	Sheet: 2/8	

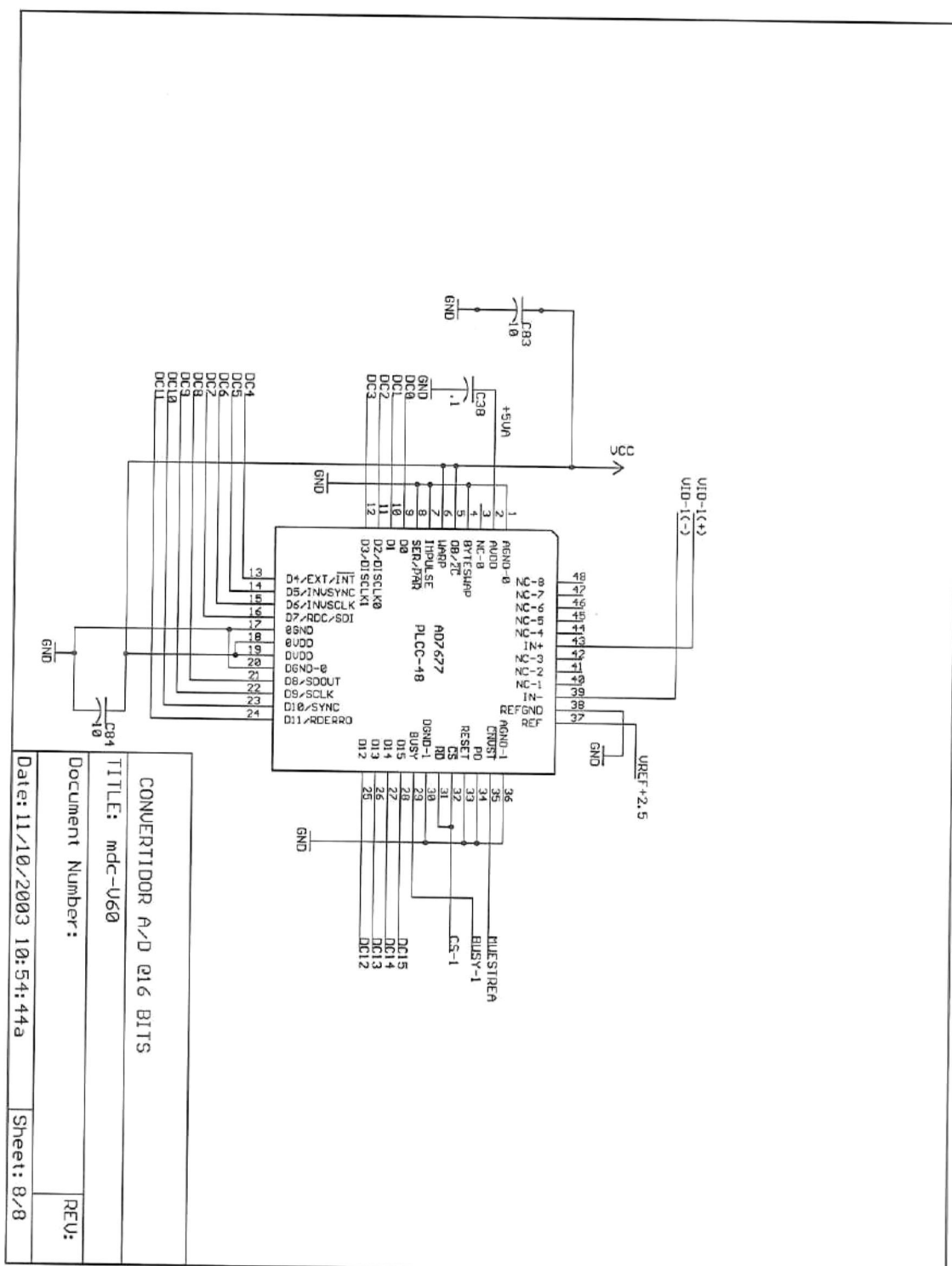


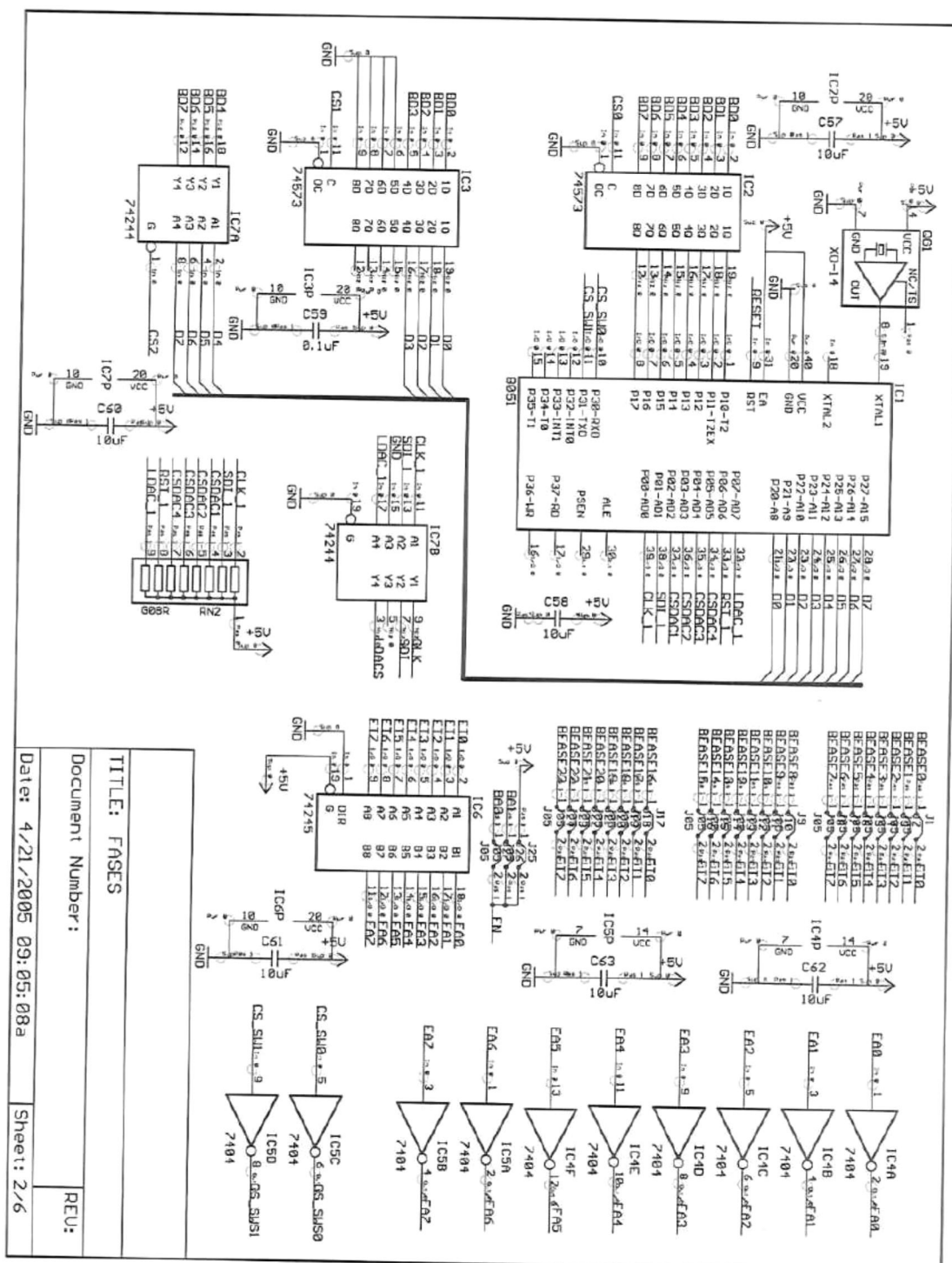


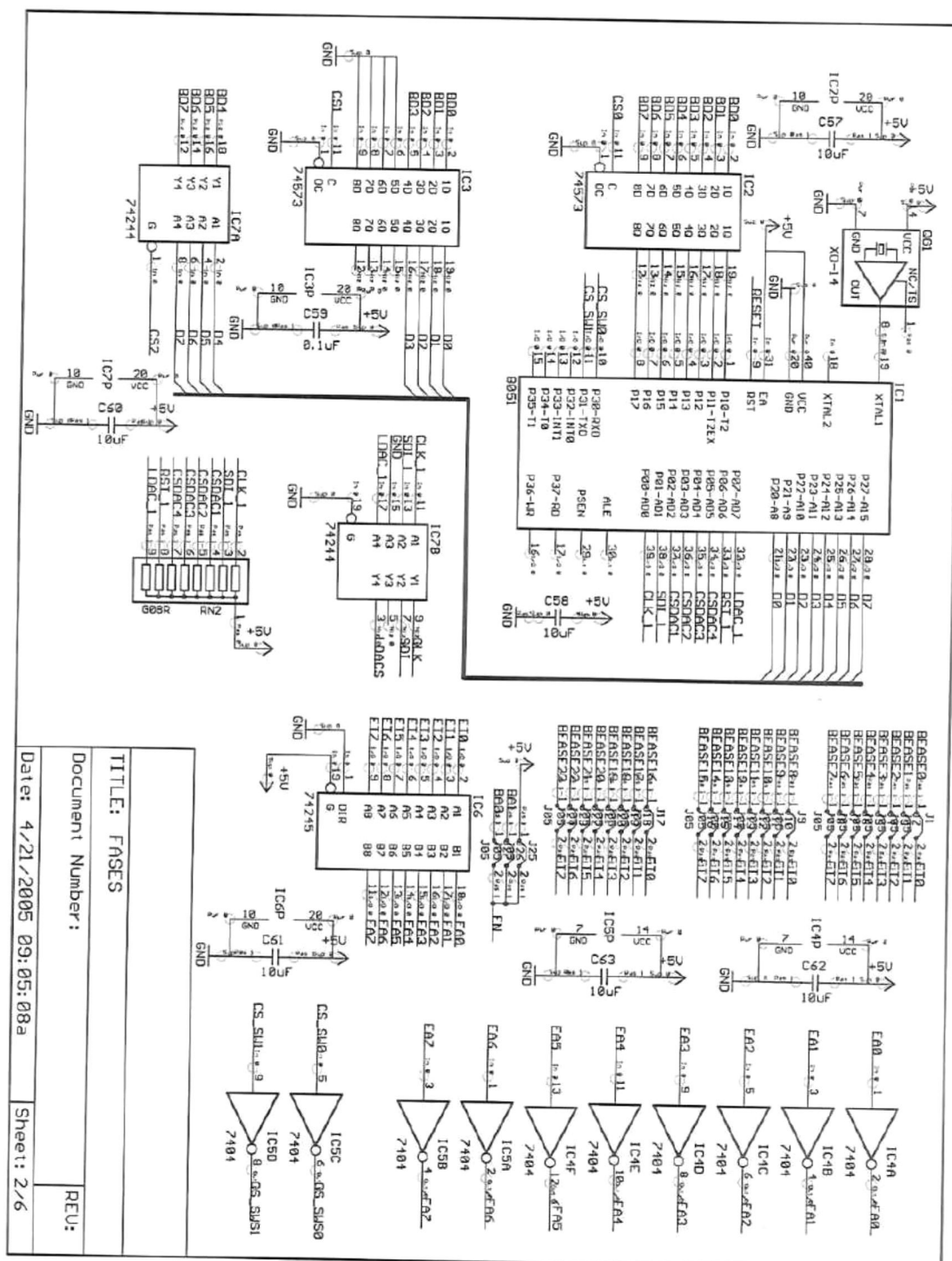


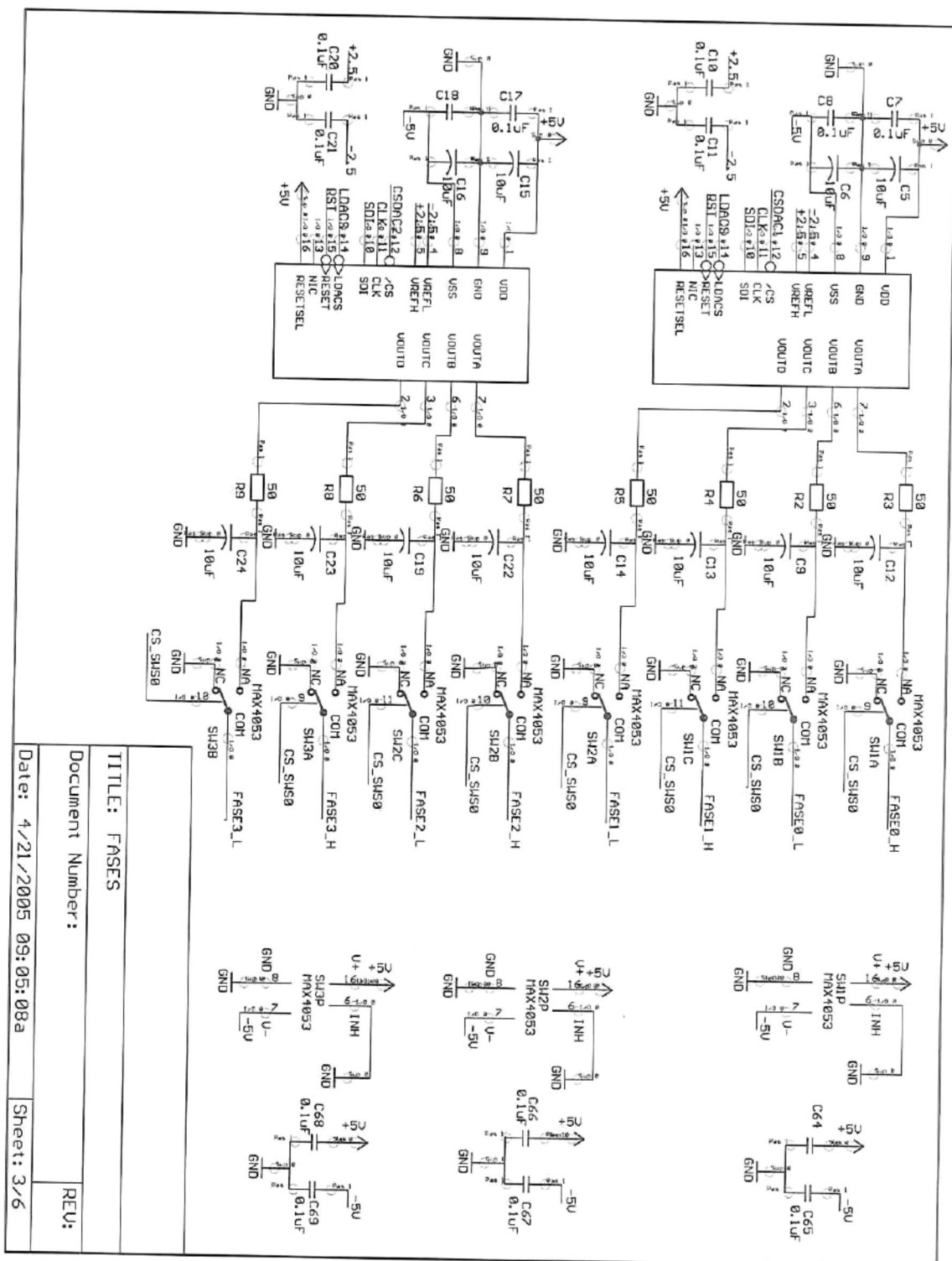
Temporization y CDA	
TITLE: mdc-U60	
Document Number:	REV:
Date: 11/10/2003 10:54:44a	Sheet: 5/8

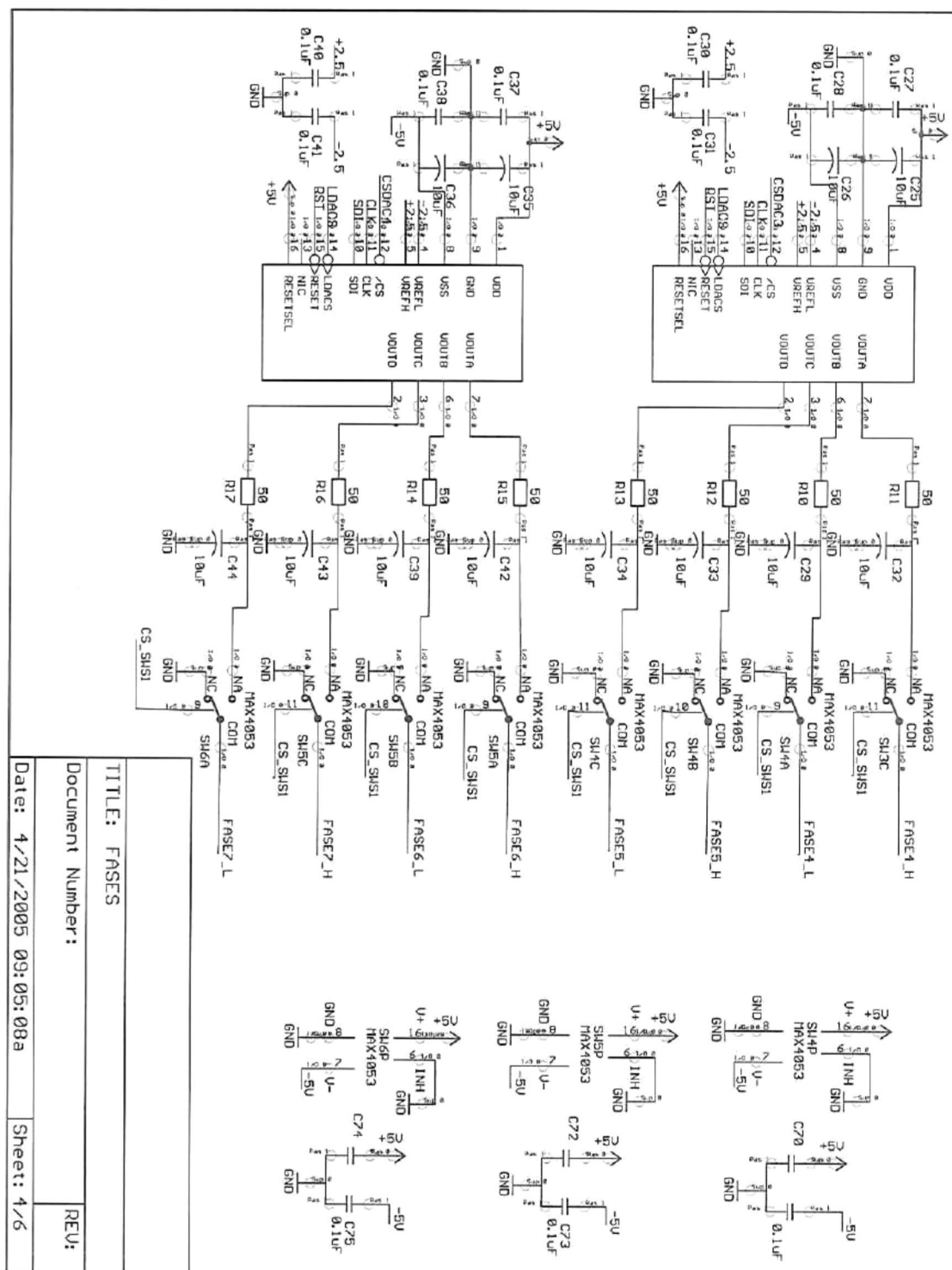


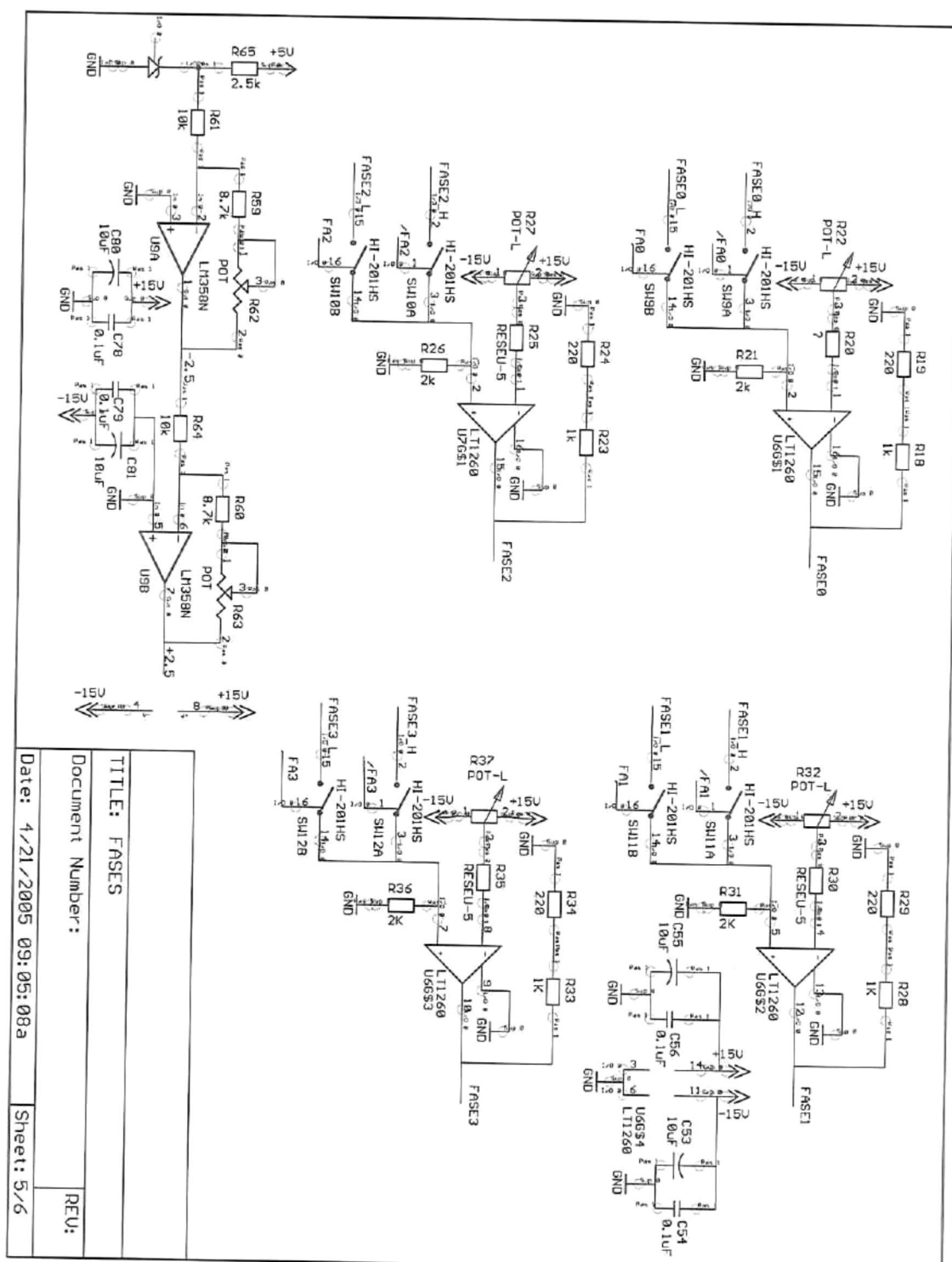


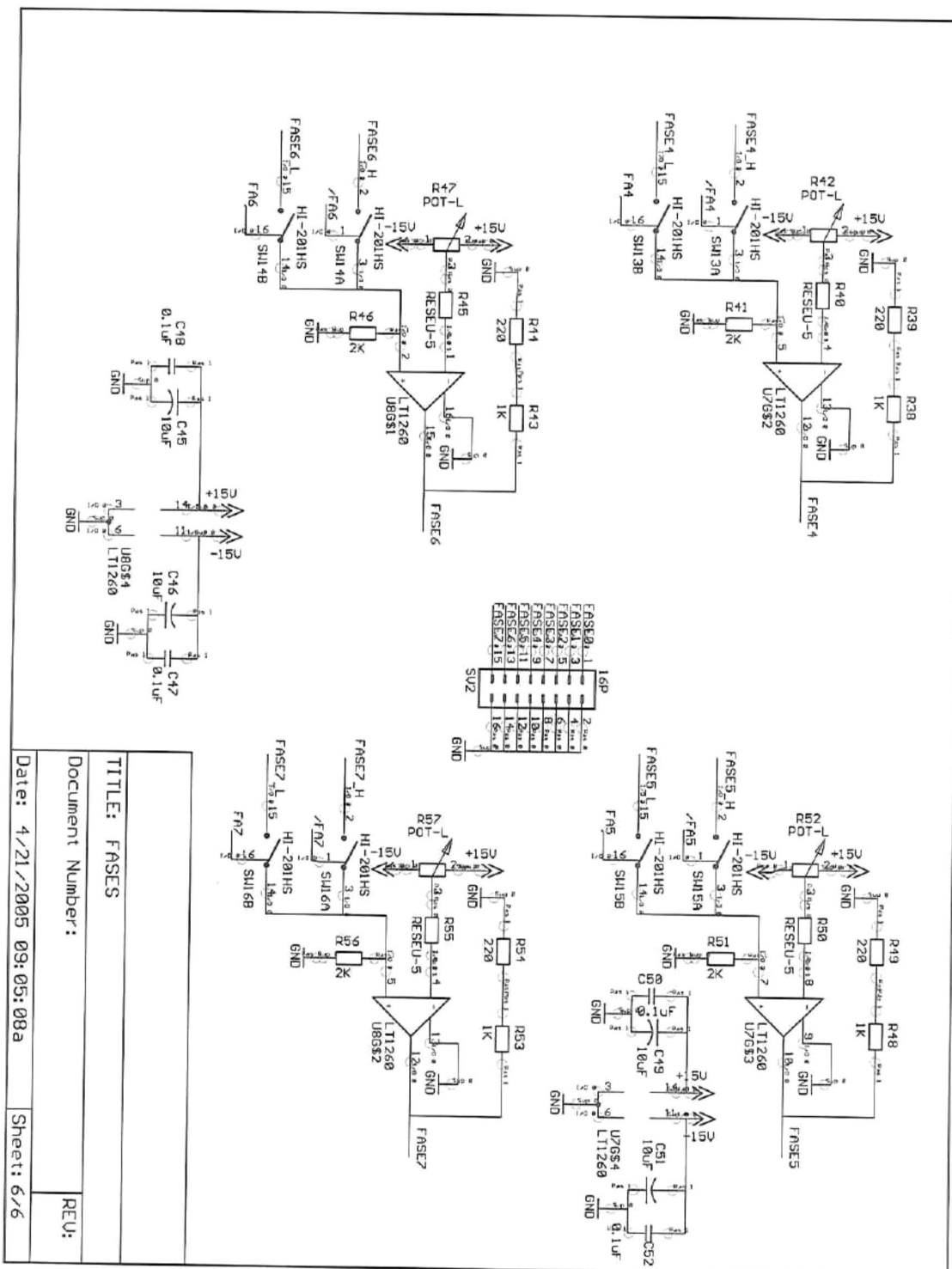




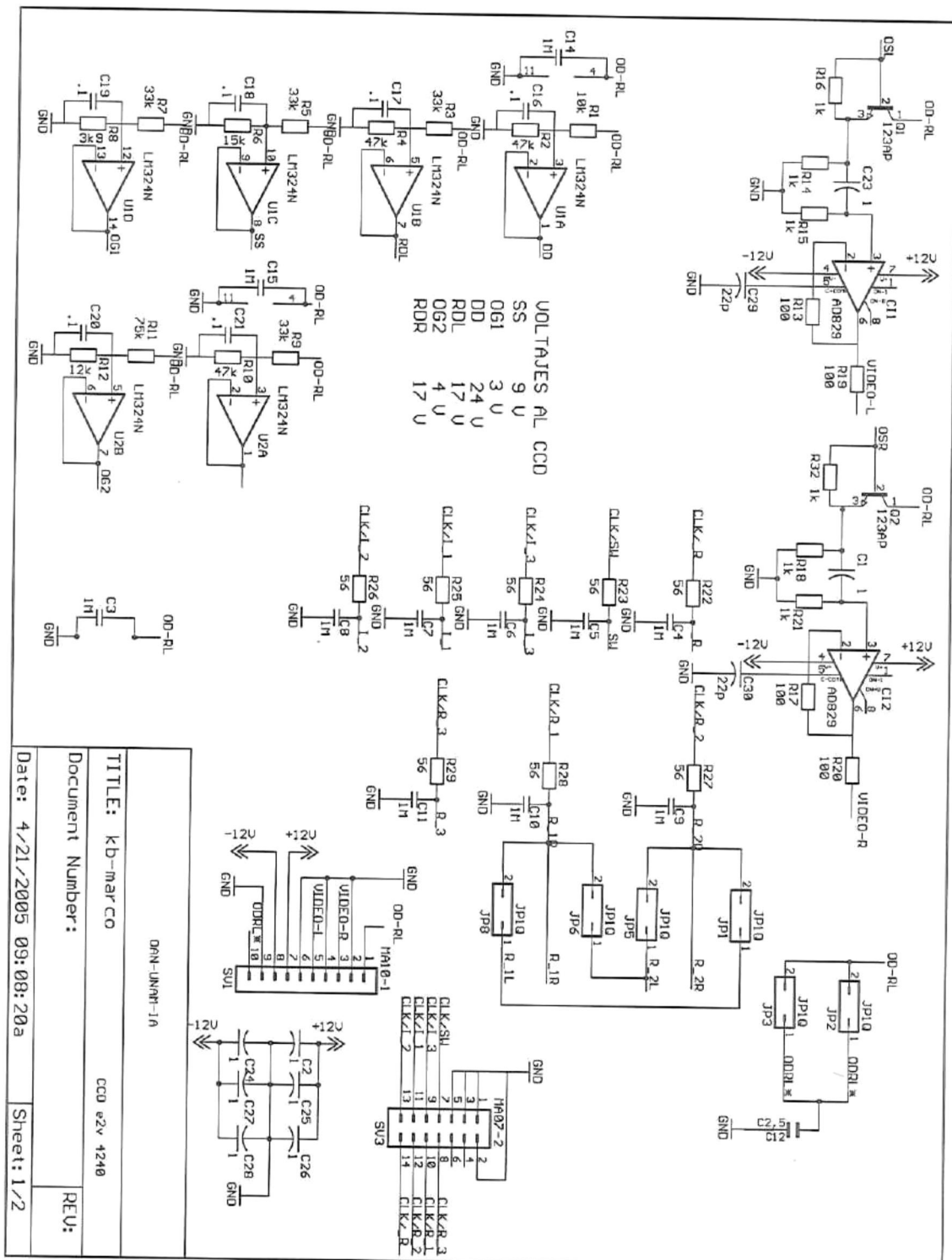


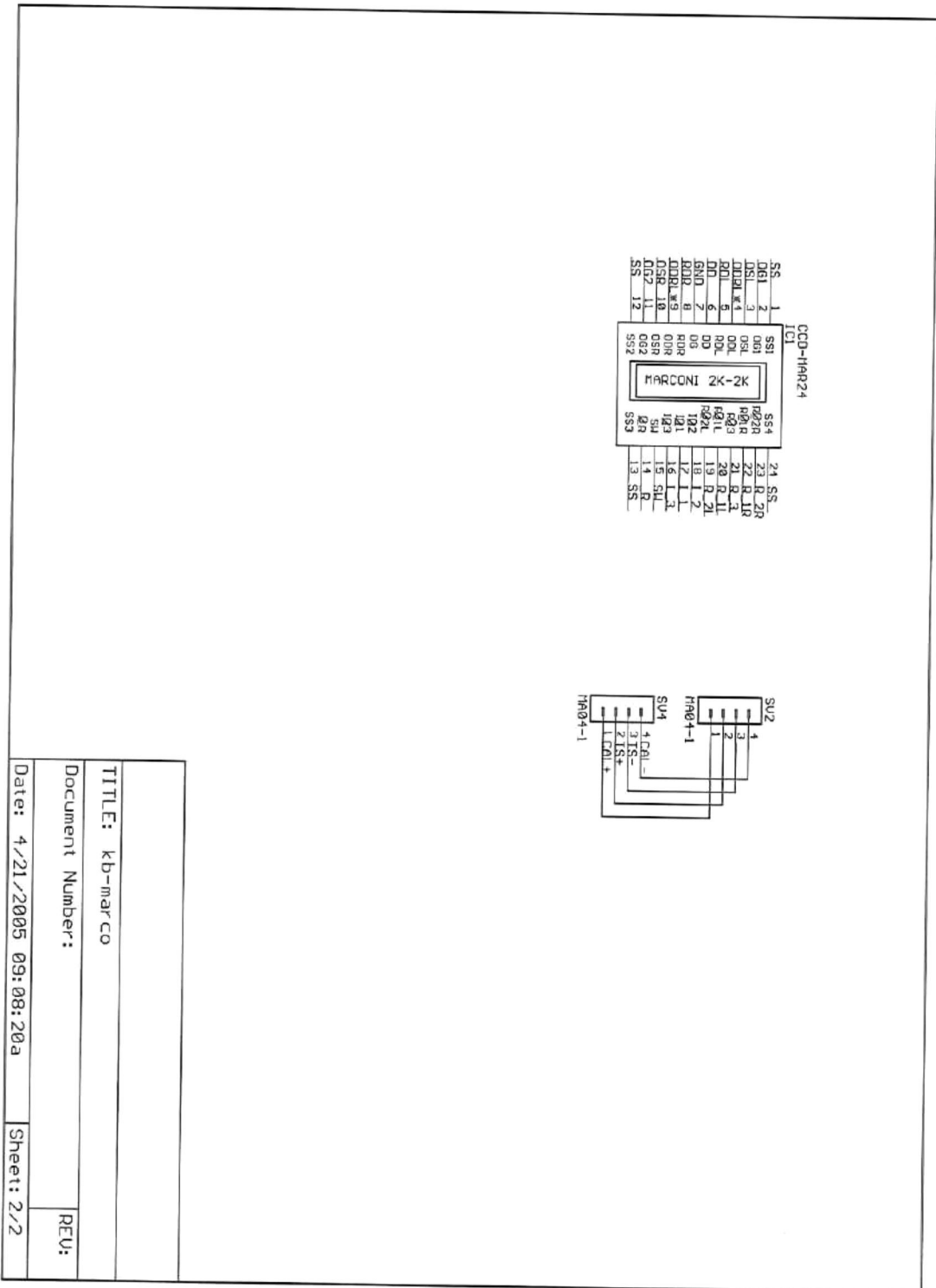


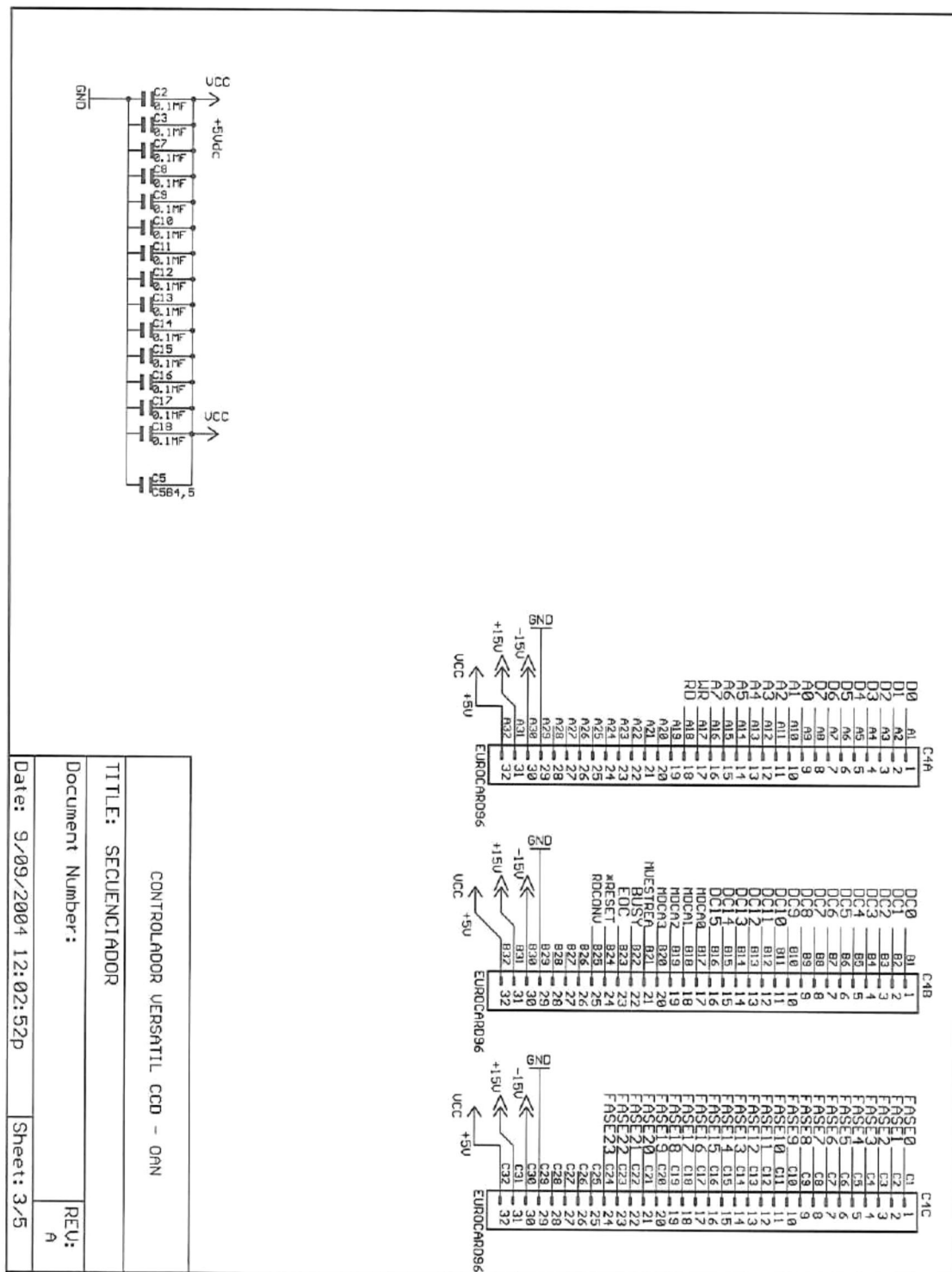


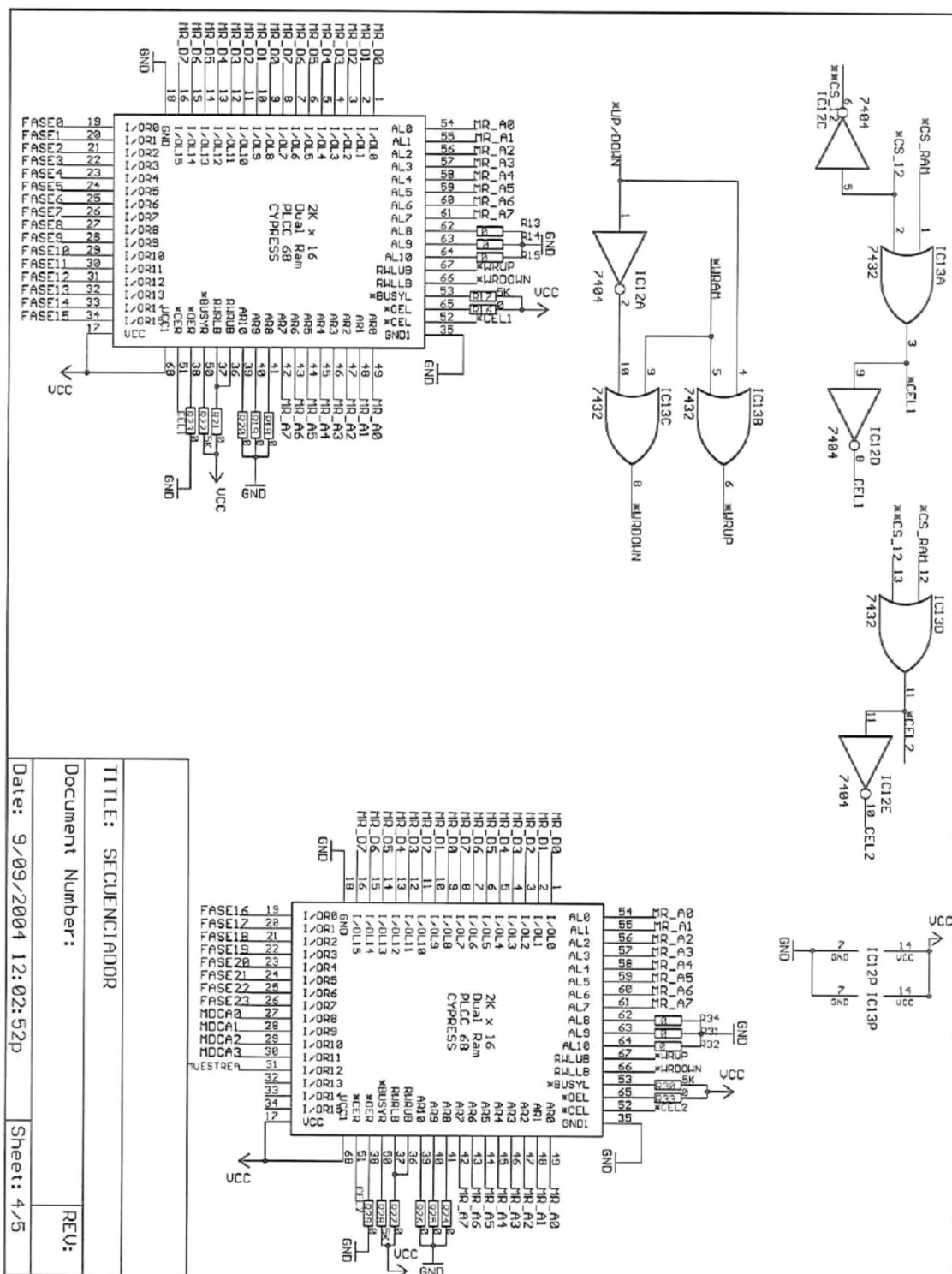


VII.8 ESQUEMATICOS DE LA TARJETA DEL PREAMPLIFICADOR.









VII.10 INSTRUCCIONES DEL PROGRAMA DE CONTROL.

En la siguiente tabla se enlistan las instrucciones aceptadas por el programa de control de la PC.

Instrucción	Parámetros	Significado
ABRE		Abre el obturador
BIAS		Adquiera una imagen de bias
BINN	x y	Suma de pixeles en ambos ejes
CANCELA		Cancela la operación actual
CIERRA		Cierra el obturador
DARK	t	Genera una imagen de dark dado el tiempo de exposición t (segundos)
DESHAB-ESTADISTICA		Deshabilita el cálculo estadístico de la imagen.
DIGPIX+		Realiza un ciclo infinito digitalizando los pixeles del CCD.
GANANCIA	k	Fija el nivel de ganancia a 1 o 4.
HAB-ESTADISTICA		Habilita el calculo y despliegue de la estadística de la imagen (valor máximo, valor mínimo, media, desviación estándar)
L2DP+		Descarga la carga almacenada en el CCD 2 veces consecutivas y comienza un ciclo infinito de la digitalización de los pixeles
LIMPIA		Descarga la carga almacenada en el CCD
MUEVELINEA+		Genera la secuencia de mueve línea
OBS	t	Adquiere una imagen con tiempo t de exposición.
RDI	x y s t	Adquiere una región de imagen de tamaño s pixeles iniciando en las coordenadas x y con un tiempo de exposición t

Tabla 37.- Instrucciones del programa de control.

VII.11 HOJAS DE DATOS DEL CCD E2V 4240.

e2v

e2v technologies

**CCD42-40 NIMO Back Illuminated
High Performance CCD Sensor****FEATURES**

- 2048 by 2048 pixel format
- $13.5 \mu\text{m}$ square pixels
- Image area $27.6 \times 27.6 \text{ mm}$
- Back illuminated format for high quantum efficiency
- Full-frame operation
- Symmetrical anti-static gate protection
- Very low noise output amplifiers
- Dual responsivity output amplifiers
- Wide dynamic range for 15-bit operation
- Gated dump drain on output register
- 100% active area
- New compact footprint package

APPLICATIONS

- Scientific Imaging
- Microscopy
- Medical Imaging

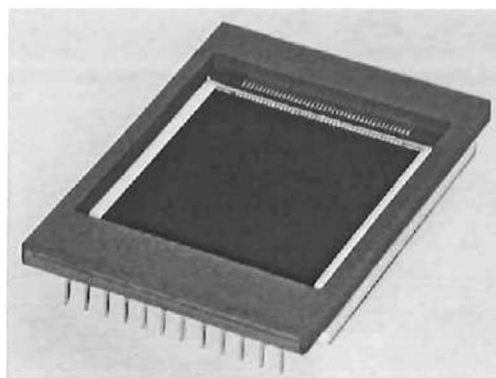
INTRODUCTION

This version of the CCD42 family of CCD sensors has full-frame architecture. Back illumination technology, in combination with extremely low noise amplifiers, makes the device well suited to the most demanding applications requiring a high dynamic range. To improve the sensitivity further, the CCD is manufactured without anti-blooming structures.

There are two low noise amplifiers in the read out register, one at each end. Charge can be made to transfer through either or both amplifiers by making the appropriate RQ connections. The readout register has a gate controlled dump drain to allow fast dumping of unwanted data.

The register is designed to accommodate four image pixels of charge and a summing well is provided capable of holding six image pixels of charge. The output amplifier has a feature to enable the responsivity to be reduced, allowing the reading of such large charge packets.

Other variants of the CCD42-40 available are front illuminated format and inverted mode. In common with all e2v technologies CCD Sensors, the front illuminated CCD42-40 can be supplied with a fibre optic window or taper, or with a phosphor coating. Designers are advised to consult e2v technologies should they be considering using CCD sensors in abnormal environments or if they require customised packaging.

**TYPICAL PERFORMANCE
(Low noise mode)**

Maximum readout frequency	3	MHz
Output amplifier responsivity	4.5	$\mu\text{V}/e$
Peak signal	150	ke^-/pixel
Dynamic range (at 20 kHz)	$\leq 50,000:1$	
Spectral range	200 - 1000	nm
Readout noise (at 20 kHz)	3	$e^- \text{ rms}$

GENERAL DATA**Format**

Image area	27.6×27.6	mm
Active pixels (H)	2048	
(V)	2048 ± 4	
Pixel size	13.5×13.5	μm
Number of output amplifiers	2	
number of underscan (serial) pixels	50	
Fill factor	100	%

Package

Package size	37.0×51.7	mm
Number of pins	24	
Inter-pin spacing	2.54	mm
Inter-row spacing across sensor	45.72	mm
Window material	removable glass	
Package type	ceramic DIL array	

e2v technologies limited, Waterhouse Lane, Chelmsford, Essex CM1 2GU, England. Telephone: +44 (0)1245 493403 Facsimile: +44 (0)1245 492492
e-mail: enquiries@e2vtechnologies.com Internet: www.e2vtechnologies.com Holding Company: e2v holdings limited

e2v technologies inc. 4 Westchester Plaza, PO Box 1482, Elmsford, NY 10523-1482, USA Telephone: (914) 592-6050 Facsimile: (914) 592-5148
e-mail: enquiries@e2vtechnologies.us

© e2v technologies limited 2003

A1A-CCD42-40 NIMO Back Illuminated Issue 4, April 2003

5275899

PERFORMANCE

	Min	Typical	Max	
Peak charge storage (see note 1)	100k	150k	-	e^-/pixel
Peak output voltage (unbinned)	-	675	-	mV
Dark signal at 293 K (see notes 2 and 3)	-	20 000	45 000	$e^-/\text{pixel/s}$
Dynamic range (see note 4)	-	50 000:1	-	
Charge transfer efficiency (see note 5): parallel	99.999	99.9999	-	%
serial	99.999	99.9993	-	%
Output amplifier responsivity: low noise mode (see note 3)	3.0	4.5	6.0	$\mu\text{V}/e^-$
high signal mode	-	1.5	-	$\mu\text{V}/e^-$
Readout noise at 243 K: low noise mode (see notes 3 and 6)	-	3.0	4.0	rms e^-/pixel
high signal mode	-	6.0	-	rms e^-/pixel
Maximum readout frequency (see note 7)	-	20	3000	kHz
Dark signal non-uniformity at 293 K (std. deviation) (see notes 3 and 8)	-	2000	4500	$e^-/\text{pixel/s}$
Output node capacity (see note 9)	-	1,000,000	-	e

Spectral Response at 243 K

Wavelength (nm)	Minimum Response (QE)					Maximum Response Non-uniformity (1 σ)	
	Enhanced Process UV Coated	Enhanced Process Broadband Coated	Basic Process Mid-band Coated	Basic Process Broadband Coated	Basic Process Uncoated		
300	45	-	-	-	-	-	%
350	45	50	15	25	10	5	%
400	55	80	40	55	25	3	%
500	60	80	85	75	55	3	%
650	60	75	85	75	50	3	%
900	30	30	30	30	30	5	%

The uncoated process is suitable for soft X-ray and EUV applications.

ELECTRICAL INTERFACE CHARACTERISTICS

Electrode capacitances (measured at mid-clock level)

	Min	Typical	Max	
I ϕ /I ϕ interphase	-	16	-	nF
I ϕ /SS	-	32	-	nF
R ϕ /R ϕ interphase	-	80	-	pF
R ϕ /(SS + DG + OD)	-	150	-	pF
Output impedance at typical operating conditions	-	350	-	Ω

NOTES

- Signal level at which resolution begins to degrade.
- Measured between 243 and 293 K, typically. The typical average (background) dark signal at any temperature T (kelvin) between 230 K and 300 K may be estimated from:

$$Q_d/Q_{d,293} = 1221^{\frac{293}{T} - 6400/T}$$
 where $Q_{d,293}$ is the dark signal at 293 K.
- Test carried out at e2v technologies on all sensors.
- Dynamic range is the ratio of full-well capacity to readout noise measured at 243 K and 20 kHz readout frequency.
- CCD characterisation measurements made using charge generated by X-ray photons of known energy.
- Measured using a dual slope integrator technique (i.e. correlated double sampling) with a 20 μs integration period.
- Readout above 3 MHz can be achieved but performance to the parameters given cannot be guaranteed.
- Measured between 243 and 293 K, excluding white defects.
- With output circuit configured in low responsivity/high capacity mode (OG2 high).

BLEMISH SPECIFICATION

Traps Pixels where charge is temporarily held. Traps are counted if they have a capacity greater than 200 e⁻ at 243 K.

Slipped columns Are counted if they have an amplitude greater than 200 e⁻.

Black spots Are counted when they have a signal level of less than 80% of the local mean at a signal level of approximately half full-well.

White spots Are counted when they have a generation rate 25 times the specified maximum dark signal generation rate (measured between 243 and 293 K). The typical temperature dependence of white spot blemishes is the same as that of the average dark signal i.e.:

$$Q_d/Q_{d0} = 122T_0^{6400/T}$$

Column defects A column which contains at least 50 white or 50 black defects.

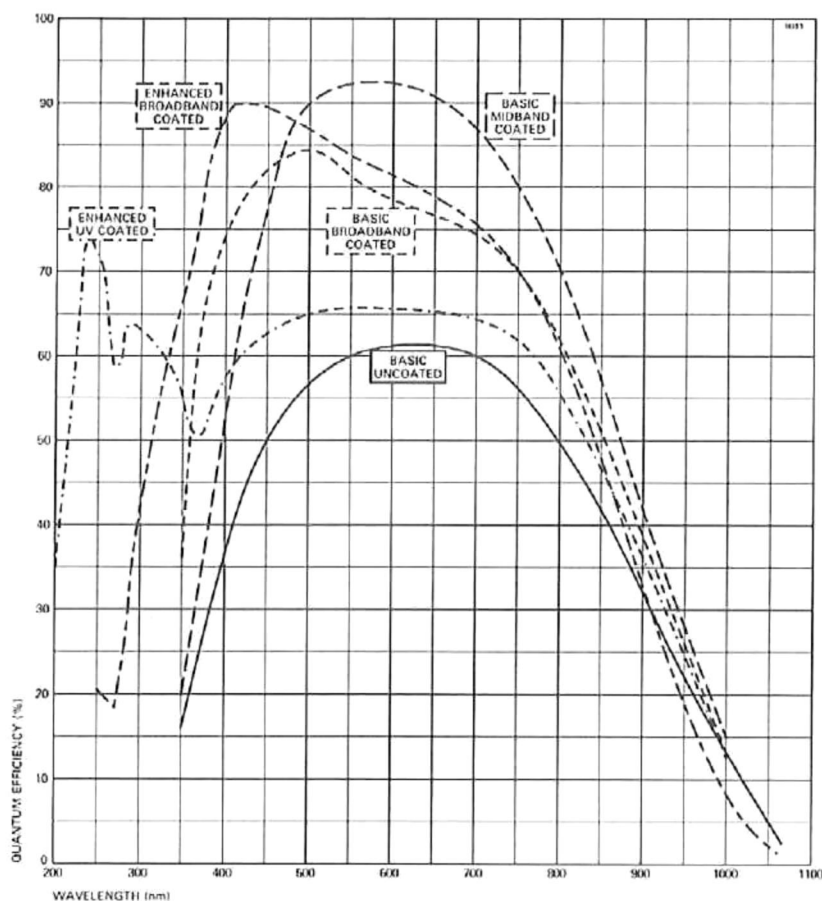
GRADE	0	1	2
Column defects; black or white	0	3	6
Black spots	100	150	250
Traps > 200 e ⁻	10	20	30
White spots	100	150	200

Grade 5

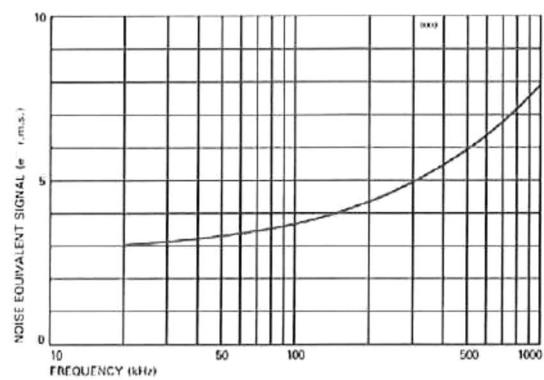
Devices which are fully functional, with image quality below that of grade 2, and which may not meet all other performance parameters.

Note The effect of temperature on defects is that traps will be observed less at higher temperatures but more may appear below 243 K. The amplitude of white spots and columns will decrease rapidly with temperature.

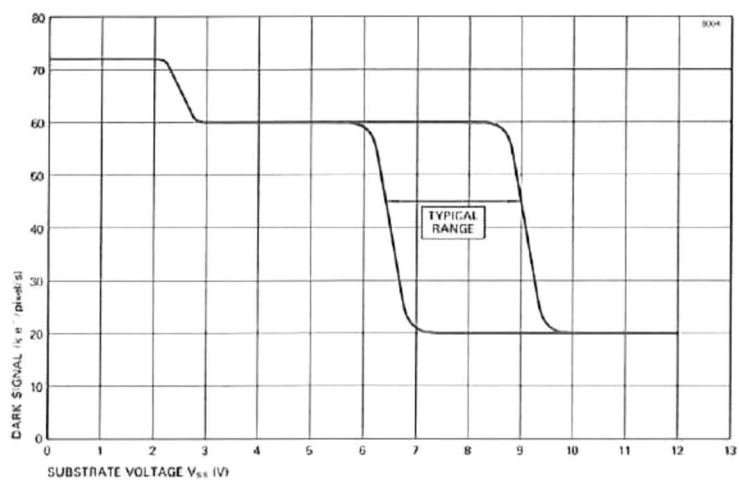
TYPICAL SPECTRAL RESPONSE (At -30 °C, no window)



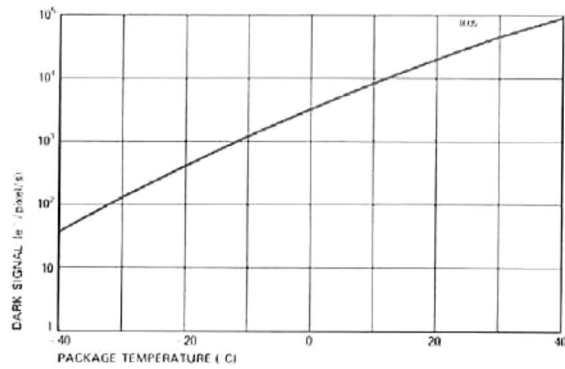
TYPICAL OUTPUT CIRCUIT NOISE (Measured using clamp and sample)



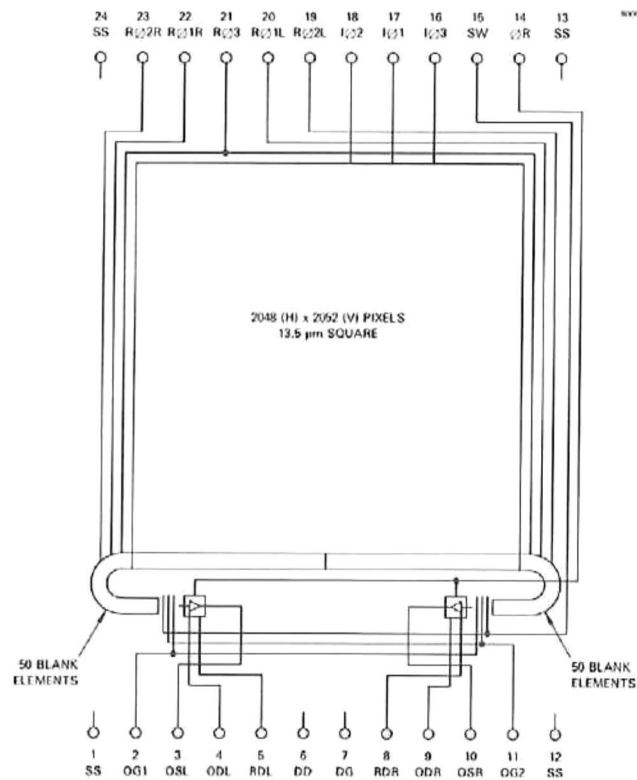
TYPICAL VARIATION OF DARK CURRENT WITH SUBSTRATE VOLTAGE



TYPICAL VARIATION OF DARK SIGNAL WITH TEMPERATURE



DEVICE SCHEMATIC



CONNECTIONS, TYPICAL VOLTAGES AND ABSOLUTE MAXIMUM RATINGS

PIN	REF	DESCRIPTION	CLOCK LOW Typical	CLOCK HIGH OR DC LEVEL (V)			MAXIMUM RATINGS with respect to V _{SS}
				Min	Typical	Max	
1	SS	Substrate	n/a	0	9	10	-
2	OG1	Output gate 1	n/a	2	3	4	± 20 V
3	OSL	Output transistor source (left)	n/a	see note 9			-0.3 to +25 V
4	ODL	Output drain (left)	n/a	27	29	31	-0.3 to +25 V
5	RDL	Reset drain (left)	n/a	15	17	19	-0.3 to +25 V
6	DD	Dump drain	n/a	22	24	26	-0.3 to +25 V
7	DG	Dump gate (see note 10)	0	-	12	15	± 20 V
8	RDR	Reset drain (right)	n/a	15	17	19	-0.3 to +25 V
9	ODR	Output drain (right)	n/a	27	29	31	-0.3 to +25 V
10	OSR	Output transistor source (right)	n/a	see note 9			-0.3 to +25 V
11	OG2	Output gate 2 (see note 11)	4	16	20	24	± 20 V
12	SS	Substrate	n/a	0	9	10	-
13	SS	Substrate	n/a	0	9	10	-
14	RGR	Reset gate	0	8	12	15	± 20 V
15	SW	Summing well		Clock as RQ3			± 20 V
16	IQ3	Image area clock, phase 3	0	8	10	15	± 20 V
17	IQ1	Image area clock, phase 1	0	8	10	15	± 20 V
18	IQ2	Image area clock, phase 2	0	8	10	15	± 20 V
19	RQ2L	Register clock phase 2 (left)	1	8	11	15	± 20 V
20	RQ1L	Register clock phase 1 (left)	1	8	11	15	± 20 V
21	RQ3	Register clock phase 3	1	8	11	15	± 20 V
22	RQ1R	Register clock phase 1 (right)	1	8	11	15	± 20 V
23	RQ2R	Register clock phase 2 (right)	1	8	11	15	± 20 V
24	SS	Substrate	n/a	0	9	10	-

If all voltages are set to the typical values, operation at or close to specification should be obtained. Some adjustment within the range specified may be required to optimise performance. Refer to the specific device test data if possible.

Maximum voltages between pairs of pins:

pin 3 (OSL) to pin 4 (ODL) ± 15 V

pin 9 (ODR) to pin 10 (OSR) ± 15 V

Maximum output transistor current 10 mA

NOTES

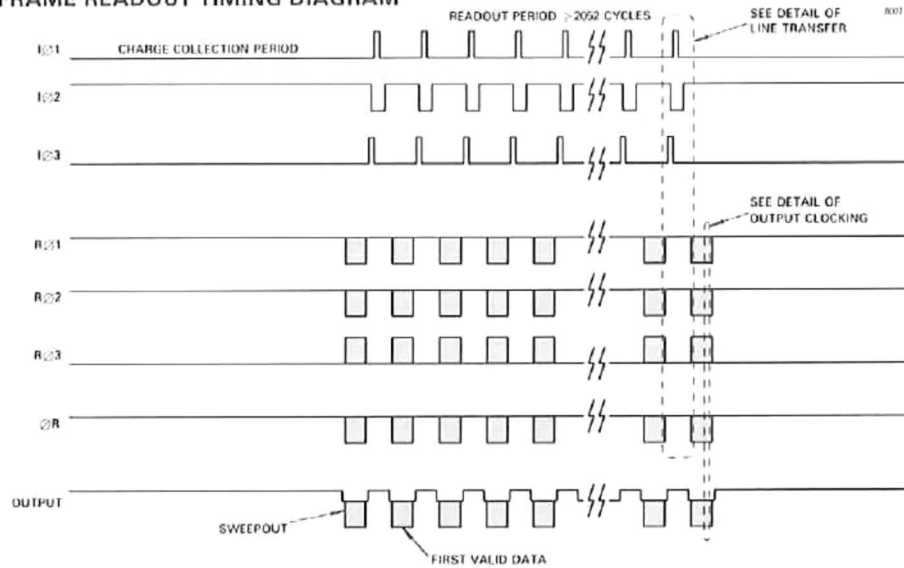
9. Not critical; OS = 3 to 5 V below OD typically. Connect to ground using a 3 to 5 mA current source or appropriate load resistor (typically 5 to 10 kΩ).

10. This gate is normally low. It should be pulsed high for charge dump.

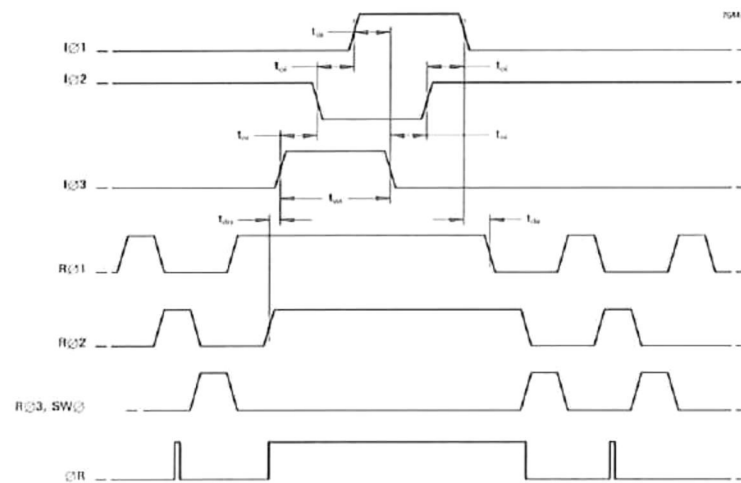
11. OG2 = OG1 + 1 V for operation of the output in high responsivity, low noise mode. For operation at low responsivity, high signal, OG2 should be set high.

12. With the RQ connections shown, the device will operate through both outputs simultaneously. In order to operate from the left output only, RQ1R and RQ2R should be reversed.

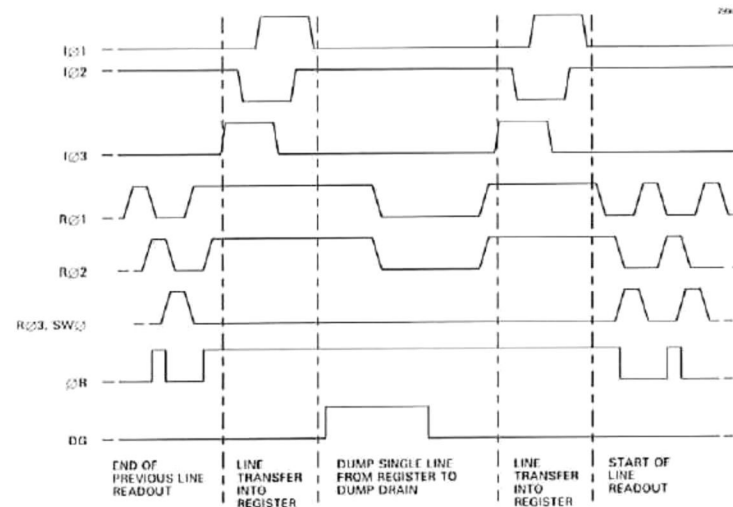
FRAME READOUT TIMING DIAGRAM



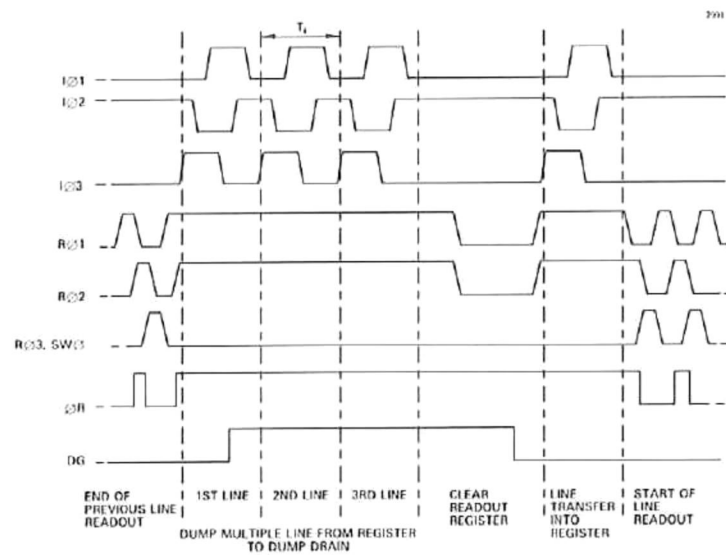
DETAIL OF LINE TRANSFER (Not to scale)



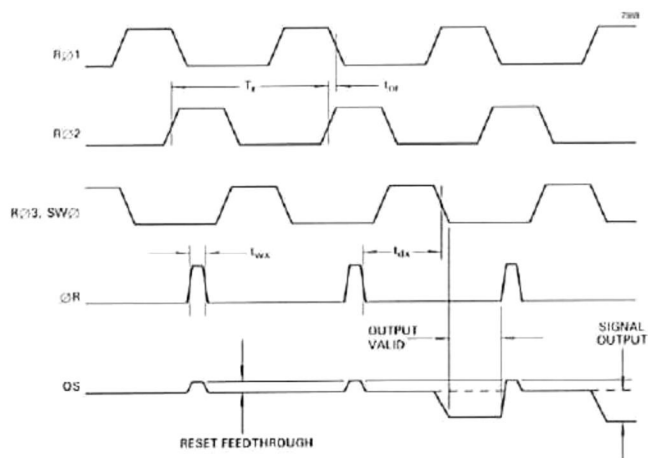
DETAIL OF VERTICAL LINE TRANSFER (Single line dump)



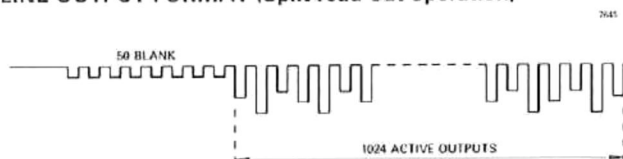
DETAIL OF VERTICAL LINE TRANSFER (Multiple line dump)



DETAIL OF OUTPUT CLOCKING (Operation through both outputs)



LINE OUTPUT FORMAT (Split read-out operation)



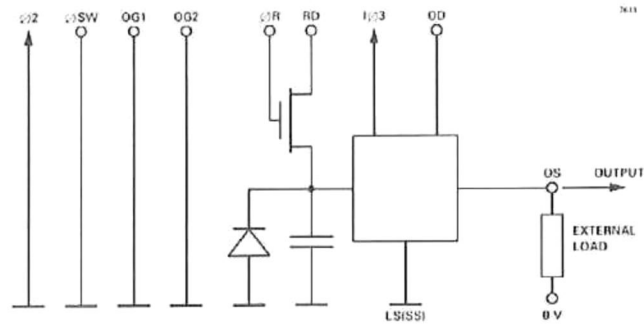
CLOCK TIMING REQUIREMENTS

Symbol	Description	Min	Typical	Max	
T_c	Image clock period	10	20	see note 13	μs
t_{wa}	Image clock pulse width	5	10	see note 13	μs
t_{r1}	Image clock pulse rise time (10 to 90%)	1	2	$0.2T_c$	μs
t_{f1}	Image clock pulse fall time (10 to 90%)	t_{r1}	t_{r1}	$0.2T_c$	μs
t_{ov}	Image clock pulse overlap	$(t_{r1} + t_{f1})/2$	2	$0.2T_c$	μs
t_{dr}	Delay time, $Q3R$ stop to $RQ3$ start	3	5	see note 13	μs
t_{da}	Delay time, $RQ3$ stop to $Q3R$ start	1	2	see note 13	μs
T_o	Output register clock cycle period	300	see note 14	see note 13	ns
t_{r2}	Clock pulse rise time (10 to 90%)	50	$0.1T_o$	$0.3T_o$	ns
t_{f2}	Clock pulse fall time (10 to 90%)	t_{r2}	$0.1T_o$	$0.3T_o$	ns
t_{ov}	Clock pulse overlap	20	$0.5t_{r2}$	$0.1T_o$	ns
t_{wa}	Reset pulse width	30	$0.1T_o$	$0.3T_o$	ns
t_{r3}, t_{f3}	Reset pulse rise and fall times	20	$0.5t_{r2}$	$0.1T_o$	ns
t_{dr}	Delay time, $Q3R$ low to $RQ3$ low	30	$0.5T_o$	$0.8T_o$	ns

NOTES

13. No maximum other than that necessary to achieve an acceptable dark signal at the longer readout times.
 14. As set by the readout period.

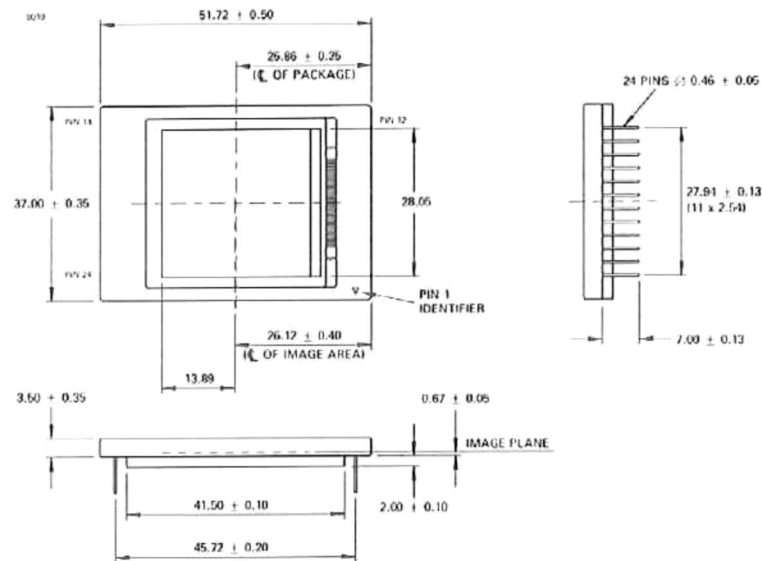
OUTPUT CIRCUIT



NOTES

15. The amplifier has a DC restoration circuit which is internally activated whenever I/O2 is high.
 16. External load not critical; can be a 3 to 5 mA constant current supply or an appropriate load resistor.

OUTLINE (All dimensions in millimetres; dimensions without limits are nominal)



ORDERING INFORMATION

Options include:

- Temporary quartz window
- Temporary glass window
- Fibre-optic coupling
- UV coating
- X-ray phosphor coating

For further information on the performance of these and other options, please contact e2v technologies.

HANDLING CCD SENSORS

CCD sensors, in common with most high performance MOS IC devices, are static sensitive. In certain cases a discharge of static electricity may destroy or irreversibly degrade the device. Accordingly, full antistatic handling precautions should be taken whenever using a CCD sensor or module. These include:

- Working at a fully grounded workbench
- Operator wearing a grounded wrist strap
- All receiving socket pins to be positively grounded
- Unattended CCDs should not be left out of their conducting foam or socket.

Evidence of incorrect handling will invalidate the warranty. All devices are provided with internal protection circuits to the gate electrodes (pins 2, 7, 11, 14, 15, 16, 17, 18, 19, 20, 21, 22, 23) but not to the other pins.

HIGH ENERGY RADIATION

Device parameters may begin to change if subject to an ionising dose of greater than 10^4 rads.

Certain characterisation data are held at e2v technologies. Users planning to use CCDs in a high radiation environment are advised to contact e2v technologies.

TEMPERATURE LIMITS

	Min	Typical	Max	
Storage	153	-	373	K
Operating	153	243	323	K

Operation or storage in humid conditions may give rise to ice on the sensor surface on cooling, causing irreversible damage.

Maximum device heating/cooling 5 K/min

Whilst e2v technologies has taken care to ensure the accuracy of the information contained herein it accepts no responsibility for the consequences of any use thereof and also reserves the right to change the specification of goods without notice. e2v technologies accepts no liability beyond that set out in its standard conditions of sale in respect of infringement of third party patents arising from the use of tubes or other devices in accordance with information contained herein.

VII.12 HOJAS DE DATOS DEL SENSOR HEL-700

Temperature Sensors Platinum RTDs

HEL-700



FEATURES

- Linear resistance vs temperature
- Accurate and interchangeable
- Excellent stability
- Small for fast response
- Wide temperature range
- 3-packaging options

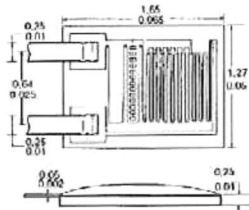
TYPICAL APPLICATIONS

- HVAC - room, duct and refrigerant equipment
- Electronic assemblies - thermal management, temperature compensation
- Process control - temperature regulation

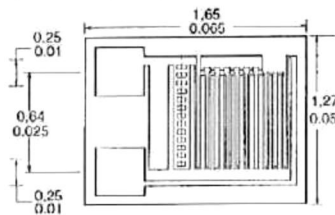
HEL-700 Thin Film Platinum RTDs (Resistance Temperature Detectors) provide excellent linearity, accuracy, stability and interchangeability. Resistance changes linearly with temperature. Laser trimming provides $\pm 0.3^\circ\text{C}$ interchangeability at 25°C .

1000 Ω , 375 α provides 10X greater sensitivity and signal-to-noise. Both 1000 Ω and 100 Ω provide interchangeabilities of $\pm 0.6^\circ\text{C}$ or better from -100°C to 100°C , and $\pm 3.0^\circ\text{C}$ at 500°C .

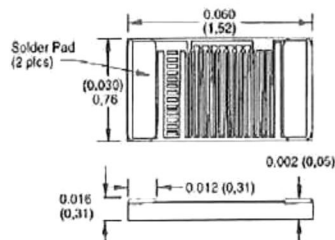
MOUNTING DIMENSIONS (for reference only) HEL-700 Ribbon Lead



HEL-700 Radial Chip



HEL-700 SMT (Axial) Flip Chip



ORDER GUIDE

HEL-700	Thin Film Platinum RTD
-U	1000 Ω , 0.00375 $\Omega/^\circ\text{C}$
-T	100 Ω , 0.00385 $\Omega/^\circ\text{C}$ DIN Standard
+0	$\pm 0.2\%$ Resistance Trim (Standard)
+1	$\pm 0.1\%$ Resistance Trim (Optional)
-A	Radial Ribbon Lead
-B	Radial Chip
-C	SMT Axial Flip Chip (1000 Ω ONLY)

Fig. 1: Linear Output Voltage

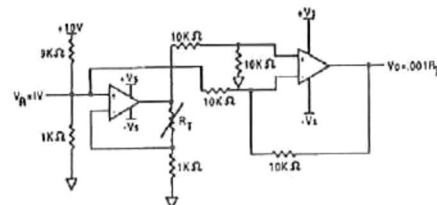
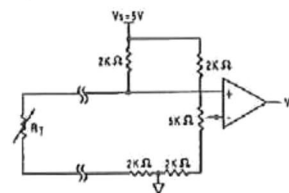


Fig. 2: Adjustable Point (Comparator) Interface



Temperature

Temperature Sensors Platinum RTDs

HEL-700



FEATURES

- Linear resistance vs temperature
- Accurate and interchangeable
- Excellent stability
- Small for fast response
- Wide temperature range
- 3-packaging options

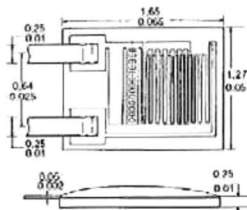
TYPICAL APPLICATIONS

- HVAC - room, duct and refrigerant equipment
- Electronic assemblies - thermal management, temperature compensation
- Process control - temperature regulation

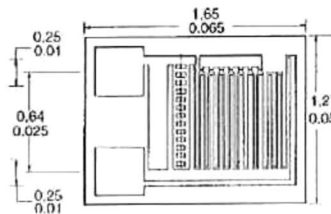
HEL-700 Thin Film Platinum RTDs (Resistance Temperature Detectors) provide excellent linearity, accuracy, stability and interchangeability. Resistance changes linearly with temperature. Laser trimming provides $\pm 0.3^\circ\text{C}$ interchangeability at 25°C .

1000 Ω , 375 α provides 10X greater sensitivity and signal-to-noise. Both 1000 Ω and 100 Ω provide interchangeabilities of $\pm 0.6^\circ\text{C}$ or better from -100°C to 100°C , and $\pm 3.0^\circ\text{C}$ at 500°C .

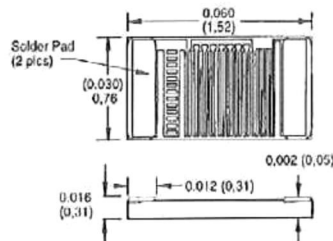
MOUNTING DIMENSIONS (for reference only) HEL-700 Ribbon Lead



HEL-700 Radial Chip



HEL-700 SMT (Axial) Flip Chip



ORDER GUIDE

HEL-700	Thin Film Platinum RTD
-U	1000 Ω , 0.00375 $\Omega/\text{m}^\circ\text{C}$
-T	100 Ω , 0.00385 $\Omega/\text{m}^\circ\text{C}$ DIN Standard
-0	$\pm 0.2\%$ Resistance Trim (Standard)
-1	$\pm 0.1\%$ Resistance Trim (Optional)
-A	Radial Ribbon Lead
-B	Radial Chip
-C	SMT Axial Flip Chip (1000 Ω ONLY)

Fig. 1: Linear Output Voltage

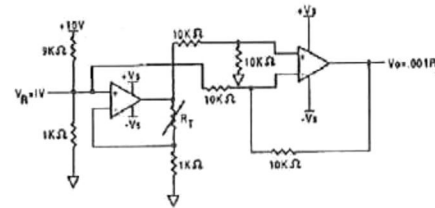
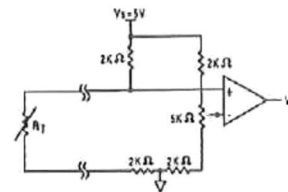


Fig. 2: Adjustable Point (Comparator) Interface



Temperature

Temperature Sensors

Platinum RTDs

HEL-700

FUNCTIONAL BEHAVIOR

$$R_t = R_0(1 + \alpha T + \beta T^2 + \gamma T^3 + \delta T^4)$$

R_t = Resistance (Ω) at temperature T ($^{\circ}\text{C}$)

R_0 = Resistance (Ω) at 0°C

T = Temperature in $^{\circ}\text{C}$

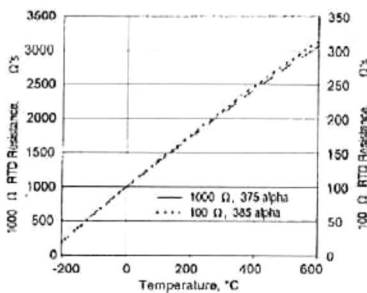
$$A = \alpha + \frac{\alpha\beta}{100} \quad B = \frac{-\alpha\beta}{100^2} \quad C_{T=0} = \frac{-\alpha\beta}{100^3}$$

CONSTANTS

Alpha, α ($^{\circ}\text{C}^{-1}$)	0.00375 ± 0.000029	0.003850 ± 0.000010
Delta, δ ($^{\circ}\text{C}$)	1.605 ± 0.009	1.4999 ± 0.007
Beta, β ($^{\circ}\text{C}$)	0.16	0.10863
A ($^{\circ}\text{C}^{-1}$)	3.81×10^{-3}	3.908×10^{-3}
B ($^{\circ}\text{C}^{-2}$)	-6.02×10^{-7}	-5.775×10^{-7}
C ($^{\circ}\text{C}^{-3}$)	-6.0×10^{-12}	-4.183×10^{-12}

Both $\beta = 0$ and $C = 0$ for $T > 0^{\circ}\text{C}$

RESISTANCE VS TEMPERATURE CURVE



ACCURACY VS TEMPERATURE

HEL-700 platinum RTDs are available in two base resistance trim tolerances: $\pm 0.2\%$ or $\pm 0.1\%$. The corresponding resistance interchangeability and temperature accuracy for these tolerances are:

Tolerance	Standard $\pm 0.2\%$		Optional $\pm 0.1\%$	
Temperature ($^{\circ}\text{C}$)	$\pm \Delta R^*$ (Ω)	$\pm \Delta T$ ($^{\circ}\text{C}$)	$\pm \Delta R^*$ (Ω)	$\pm \Delta T$ ($^{\circ}\text{C}$)
-200	6.8	1.6	5.1	1.2
-100	2.9	0.8	2.4	0.6
0	2.0	0.5	1.0	0.3
100	2.9	0.8	2.2	0.6
200	5.6	1.6	4.3	1.2
300	8.2	2.4	6.2	1.8
400	11.0	3.2	8.3	2.5
500	12.5	4.0	9.6	3.0
600	15.1	4.8	10.4	3.3

*1000 Ω RTD: Divide ΔR by 10 for 100 Ω RTD

CAUTION

PRODUCT DAMAGE

The inherent design of this component causes it to be sensitive to electrostatic discharge (ESD). To prevent ESD induced damage and/or degradation, take normal ESD precautions when handling this product.

SPECIFICATIONS

Sensor Type	Thin film platinum RTD; $R_0 = 1000 \Omega$ @ 0°C ; $\alpha = 0.00375 \Omega/\Omega/^{\circ}\text{C}$ $R_0 = 100 \Omega$ @ 0°C ; $\alpha = 0.00385 \Omega/\Omega/^{\circ}\text{C}$
Temperature Range	-200 to $+540^{\circ}\text{C}$ (-300 to $+1000^{\circ}\text{F}$)
Temperature Accuracy	$\pm 0.5^{\circ}\text{C}$ or 0.8% of temperature, $^{\circ}\text{C}$ ($R_0 \pm 0.2\%$ trim), whichever is greater $\pm 0.3^{\circ}\text{C}$ or 0.6% of temperature, $^{\circ}\text{C}$ ($R_0 \pm 0.1\%$ trim), whichever is greater (optional)
Base Resistance and Interchangeability, $R_0 \pm \Delta R_0$	$1000 \pm 2 \Omega$ ($\pm 0.2\%$) @ 0°C $1000 \pm 1 \Omega$ ($\pm 0.1\%$) @ 0°C (optional)
Linearity	$\pm 0.1\%$ of full scale for temperatures spanning -40° to $+125^{\circ}\text{C}$ $\pm 2.0\%$ of full scale for temperatures spanning -200° to $+540^{\circ}\text{C}$
Time Constant	< 0.15 seconds in water @ 3 ft./sec. < 1 second on metal surfaces; < 4 seconds in air @ 10 ft./sec.
Operating Current	2 mA max. For self-heating errors of 1°C 1 mA recommended
Stability	Better than $0.25^{\circ}\text{C/year}$; $0.05^{\circ}\text{C/5 years}$ for occupied environments
Self-Heating	$0.3 \text{ mW/}^{\circ}\text{C}$
Insulation Resistance	$> 50 \text{ M}\Omega$ @ 50 VDC @ 25°C
Case Material	99% alumina support, vapor deposited alumina passivated resistance portion, refractory glass passivated overall
Lead Material - Ribbon	Platinum ribbon, $0.002 \times 0.010 \times 0.16 \text{ in.}$ long nominal
Lead Pull Strength - Ribbon	200 grams nominal pulling up from surface

Temperature Sensors

Platinum RTDs

HEL-700 Series



FEATURES

- Linear resistance vs temperature
- Accurate and interchangeable
- Excellent stability
- Teflon or fiberglass lead wires
- Wide temperature range
- Ceramic case material

TYPICAL APPLICATIONS

- HVAC – room, duct and refrigerant equipment
- Instrument and probe assemblies – temperature compensation
- Process control – temperature regulation

HEL-700 Series elements are fully assembled, ready to use directly or in probe assemblies without the need for fragile splices to extension leads.

The 1000Ω, 375 α version, provides 10X greater sensitivity and signal-to-noise. Optional NIST calibrations improve accuracy to $\pm 0.03^\circ\text{C}$ at 0°C .

ORDER GUIDE

HEL-705	28 ga. TFE Teflon, 2-wire only
HEL-707	28 ga. Fiberglass, 2-wire only
HEL-711	28 ga. TFE Teflon (2-wire 1000Ω, 3-wire 100Ω)
HEL-712	28 ga. Fiberglass (2-wire 1000Ω, 3-wire 100Ω)
HEL-716	24 ga. TFE Teflon (2-wire 1000Ω, 3-wire 100Ω)
HEL-717	24 ga. Fiberglass (2-wire 1000Ω, 3-wire 100Ω)
-U	1000Ω, 0.00375 Ω/Ω/°C
-T	100Ω, 0.00385 Ω/Ω/°C DIN Standard
-0	+0.2% Resistance Trim (Standard)
-1	±0.1% Resistance Trim (Optional)
-12	Lead wire length, 12 inches
-00	No NIST calibration
-C1	NIST @ 0°C
-C2	NIST @ 0°C & 100°C
-C3	NIST @ 0°C , 100°C & 260°C

MOUNTING DIMENSIONS (for reference only)

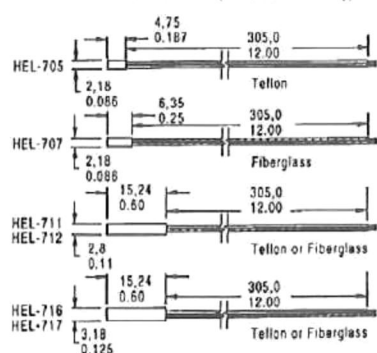


Fig. 1: Wheatstone Bridge 2-Wire Interface

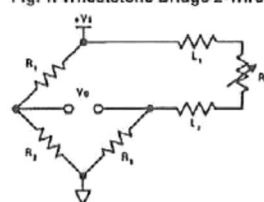


Fig. 2: Linear Output Voltage

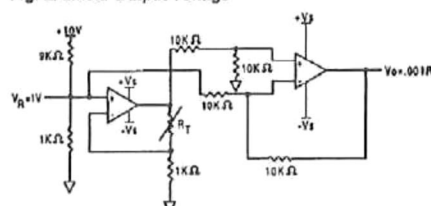
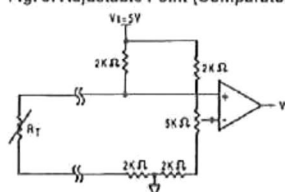


Fig. 3: Adjustable Point (Comparator) Interface



CAUTION

PRODUCT DAMAGE

The inherent design of this component causes it to be sensitive to electrostatic discharge (ESD). To prevent ESD-induced damage and/or degradation, take normal ESD precautions when handling this product.